



Πανεπιστήμιο Δυτικής Μακεδονίας

ΜΙΚΡΟΕΠΕΞΕΡΓΑΣΤΕΣ

Δρ. Ζιούζιος Δημήτρης

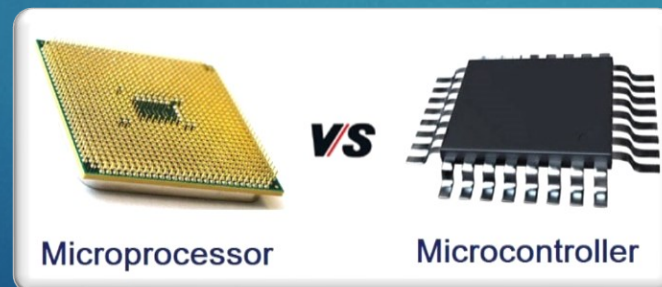
dziouzios@uowm.gr



Μικροελεγκτές vs. Μικροεπεξεργαστές

Ποια είναι η διαφορά μεταξύ ενός μικροεπεξεργαστή και ενός μικροελεγκτή;

Με τον μικροεπεξεργαστή εννοούνται οι μικροεπεξεργαστές γενικής χρήσης, όπως η οικογένεια x86 της Intel (8086, 80286, 80386, 80486 και Pentium) ή η οικογένεια PowerPC της Motorola. Αυτοί οι μικροεπεξεργαστές δεν περιέχουν μνήμη RAM, καμία ROM και καμία θύρα εισόδου / εξόδου στο ίδιο το τσιπ. Για το λόγο αυτό, συνήθως αναφέρονται ως μικροεπεξεργαστές γενικού σκοπού.





Μικροελεγκτές vs. Μικροεπεξεργαστές

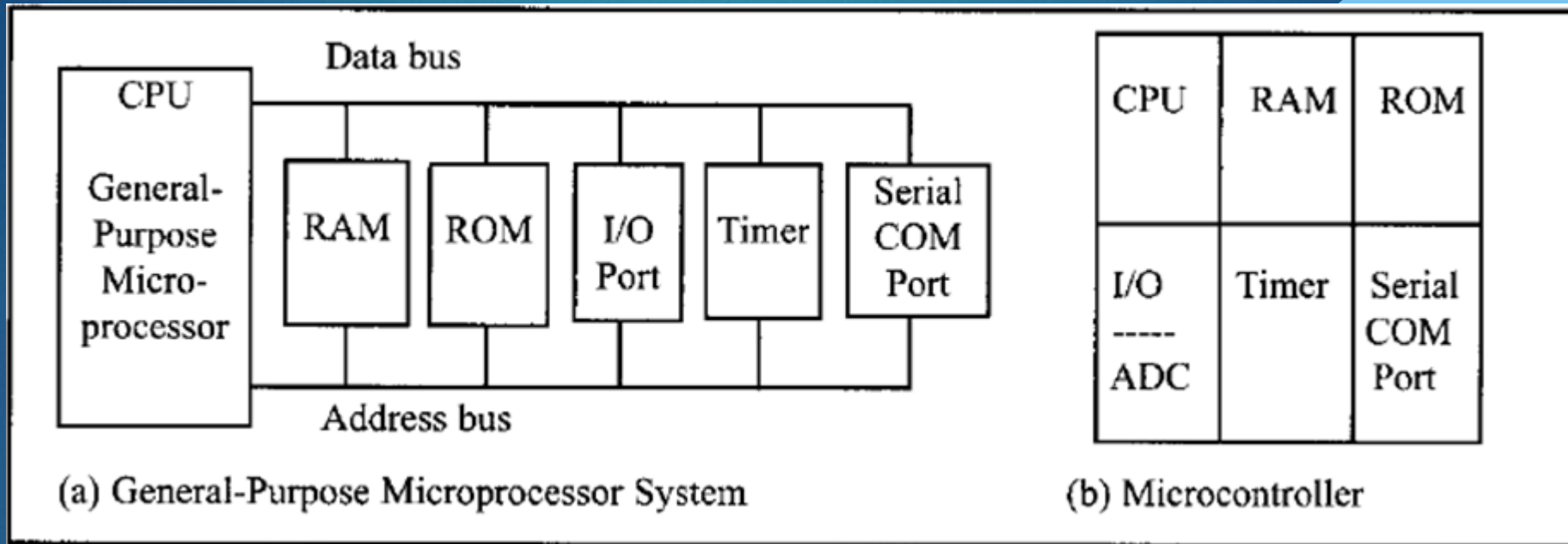
Ένας σχεδιαστής συστημάτων που χρησιμοποιεί έναν μικροεπεξεργαστή γενικού σκοπού, όπως το Pentium ή το PowerPC, πρέπει να προσθέσει RAM, ROM, θύρες εισόδου / εξόδου και χρονιστές εξωτερικά ώστε να είναι λειτουργικές. Αν και η προσθήκη εξωτερικών RAM, ROM και I/O θυρών καθιστά αυτά τα συστήματα ογκώδη και πολύ πιο ακριβά, έχουν το πλεονέκτημα της ευελιξίας, επιτρέποντας στον σχεδιαστή να αποφασίσει για το μέγεθος μνήμης RAM, ROM και I/O που χρειάζονται ώστε να ταιριάζει με το συγκεκριμένο έργο που χειρίζεται.

Αυτό δεν συμβαίνει με τους μικροελεγκτές.

Ο μικροελεγκτής βασίζεται σε μια CPU (μικροεπεξεργαστή) εκτός από μια σταθερή ποσότητα μνήμης RAM, ROM, θύρες εισόδου/εξόδου και ένα χρονιστή σε ένα μόνο τσιπ. Με άλλα λόγια, ο επεξεργαστής, η μνήμη RAM, η ROM, οι θύρες I/O και ο χρονιστής ενσωματώνονται μαζί σε ένα τσιπ. Επομένως, ο σχεδιαστής δεν μπορεί να προσθέσει εξωτερική μνήμη, I/O ή χρονιστή. Η σταθερή ποσότητα μνήμης ROM, μνήμης RAM και ο αριθμός θυρών I/O σε μικροελεγκτές τους καθιστά ιδανικούς για πολλές εφαρμογές στις οποίες το κόστος και ο χώρος είναι κρίσιμοι.



Διαφορές μεταξύ Μικροελεγκτή και Μικροεπεξεργαστή





Επιλέγοντας Μικροελεγκτή

Υπάρχουν πέντε μεγάλοι μικροελεγκτές 8-bit. Είναι:

1. Free Scale Semiconductors (πρώην Motorola) 68HC08 / 68HC11,
2. 8051 της Intel,
3. AVR του Atmel,
4. Z8 της Zilog και
5. PIC από την Microchip Technology.

Κάθε ένας από τους παραπάνω μικροελεγκτές έχει ένα μοναδικό σετ εντολών και ένα σύνολο καταχωρητών. Ως εκ τούτου, αυτοί οι μικροελεγκτές δεν είναι συμβατοί μεταξύ τους. Τα προγράμματα που γράφονται για έναν δεν θα τρέξουν στους άλλους. Υπάρχουν επίσης μικροελεγκτές 16-bit και 32-bit από διάφορους κατασκευαστές.

Με όλους αυτούς τους διαφορετικούς μικροελεγκτές, ποια κριτήρια θεωρούν οι σχεδιαστές για την επιλογή;

Τρία κριτήρια για την επιλογή των μικροελεγκτών είναι τα εξής:

1. Η ικανοποιητική και οικονομικά αποδοτική κάλυψη των υπολογιστικών αναγκών του έργου,
2. Διαθεσιμότητα εργαλείων ανάπτυξης λογισμικού και υλικού όπως μεταγλωττιστές, συναρμολογητές, εντοπιστές σφαλμάτων και εξομοιωτές.
3. Ευρεία διαθεσιμότητα και αξιόπιστες πηγές του μικροελεγκτή.



AVR

Το AVR είναι ένας μικροελεγκτής RISC 8-bit με αρχιτεκτονική Harvard που συνοδεύεται από μερικά τυπικά χαρακτηριστικά όπως ROM (code), RAM δεδομένων, EEPROM δεδομένων, χρονιστές και θύρες I/O.

Οι περισσότερες συσκευές AVR διαθέτουν ορισμένα πρόσθετα χαρακτηριστικά όπως ADC, PWM και διάφορα είδη σειριακών διεπαφών όπως USART, SPI, I2C (IWI), CAN, USB κ.ο.κ. Λόγω της σημασίας αυτών των περιφερειακών συσκευών.

Οι λεπτομέρειες των χαρακτηριστικών μνήμης RAM και ROM και I/O του Mega θα συζητηθούν σε επόμενες διαφάνειες.



Αρχιτεκτονική RISC (1/2)

Στις αρχές της δεκαετίας του 1980 ξέσπασε μια διαμάχη στην κοινότητα σχεδιασμού ηλεκτρονικών υπολογιστών, αλλά σε αντίθεση με τις περισσότερες αντιπαραθέσεις, δεν ξεπεράστηκε. Από τη δεκαετία του 1960, σε όλα τα Main-Frames και στους μικροεπεξεργαστές, οι σχεδιαστές έβαζαν ως σετ εντολών (Instructions) όσα θα μπορούσαν να σκεφτούν σε ένα CPU. Ορισμένες από αυτές τις εντολές εκτελούσαν πολύπλοκες εργασίες. Ένα παράδειγμα είναι η προσθήκη θέσεων μνήμης δεδομένων και η αποθήκευση του αθροίσματος στη μνήμη.

Επειδή αυτοί οι μικροεπεξεργαστές χρησιμοποιούσαν έναν τόσο μεγάλο αριθμό εντολών, πολλοί από τους οποίους διεξήγαγαν εξαιρετικά πολύπλοκες δραστηριότητες, ήταν γνωστοί ως επεξεργαστές CISC (Complex Instruction Set Computer).

Σύμφωνα με αρκετές μελέτες στη δεκαετία του 1970, πολλές από αυτές τις περίπλοκες οδηγίες που υλοποιήθηκαν σε έναν τέτοιο CPU δεν χρησιμοποιήθηκαν ποτέ από προγραμματιστές και μεταγλωττιστές.

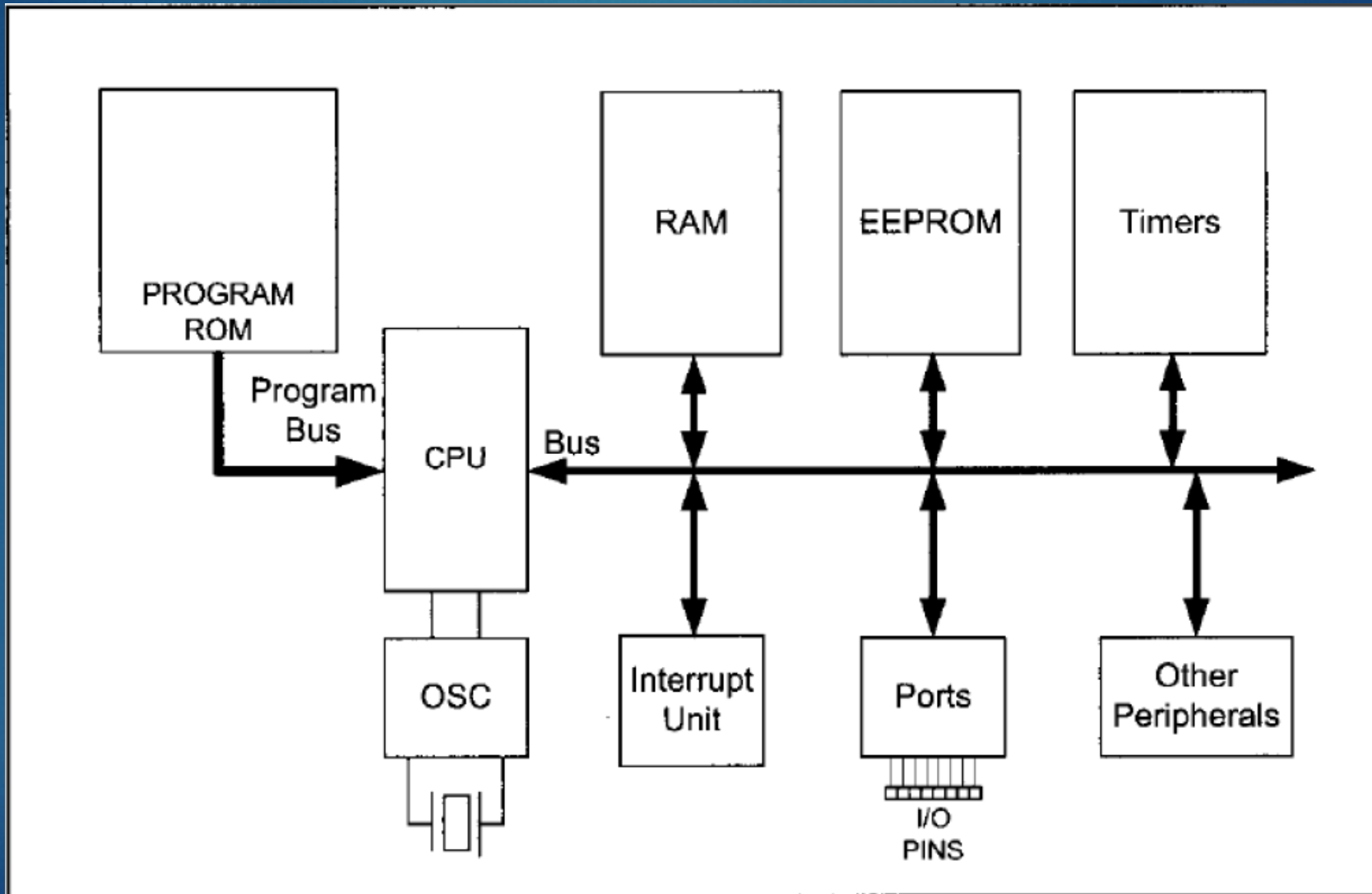


Αρχιτεκτονική RISC (2/2)

Το τεράστιο κόστος εφαρμογής ενός μεγάλου αριθμού εντολών (μερικές από αυτές είναι πολύπλοκες) στον μικροεπεξεργαστή, συν το γεγονός ότι ένα μεγάλο μέρος των τρανζίστορ σε τσιπ χρησιμοποιείται από τον αποκωδικοποιητή εντολών, μερικοί σχεδιαστές σκέφτηκαν να απλουστεύσουν και να μειώσουν τον αριθμό των εντολών. Καθώς αναπτύχθηκε αυτή η έννοια, οι επεξεργαστές που προέκυψαν ήρθαν και είναι γνωστοί ως RISC (Reduced Instruction Set Computer).



Απλοποιημένη παρουσίαση ενός μικροελεγκτή AVR

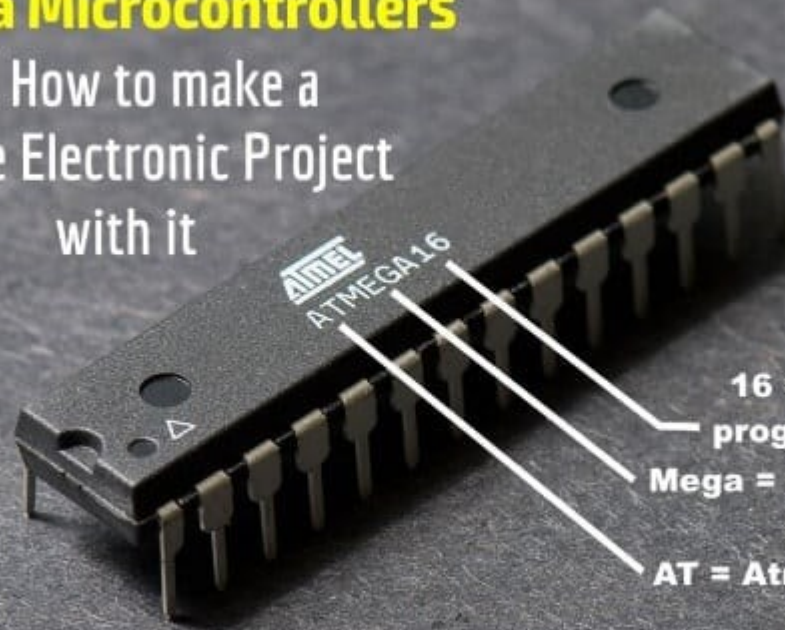




Μικροελεγκτής ATmega

What is **ATMega Microcontrollers**

and How to make a
Simple Electronic Project
with it



16 = 16kb flash
program memory

Mega = Mega AVR

AT = Atmel



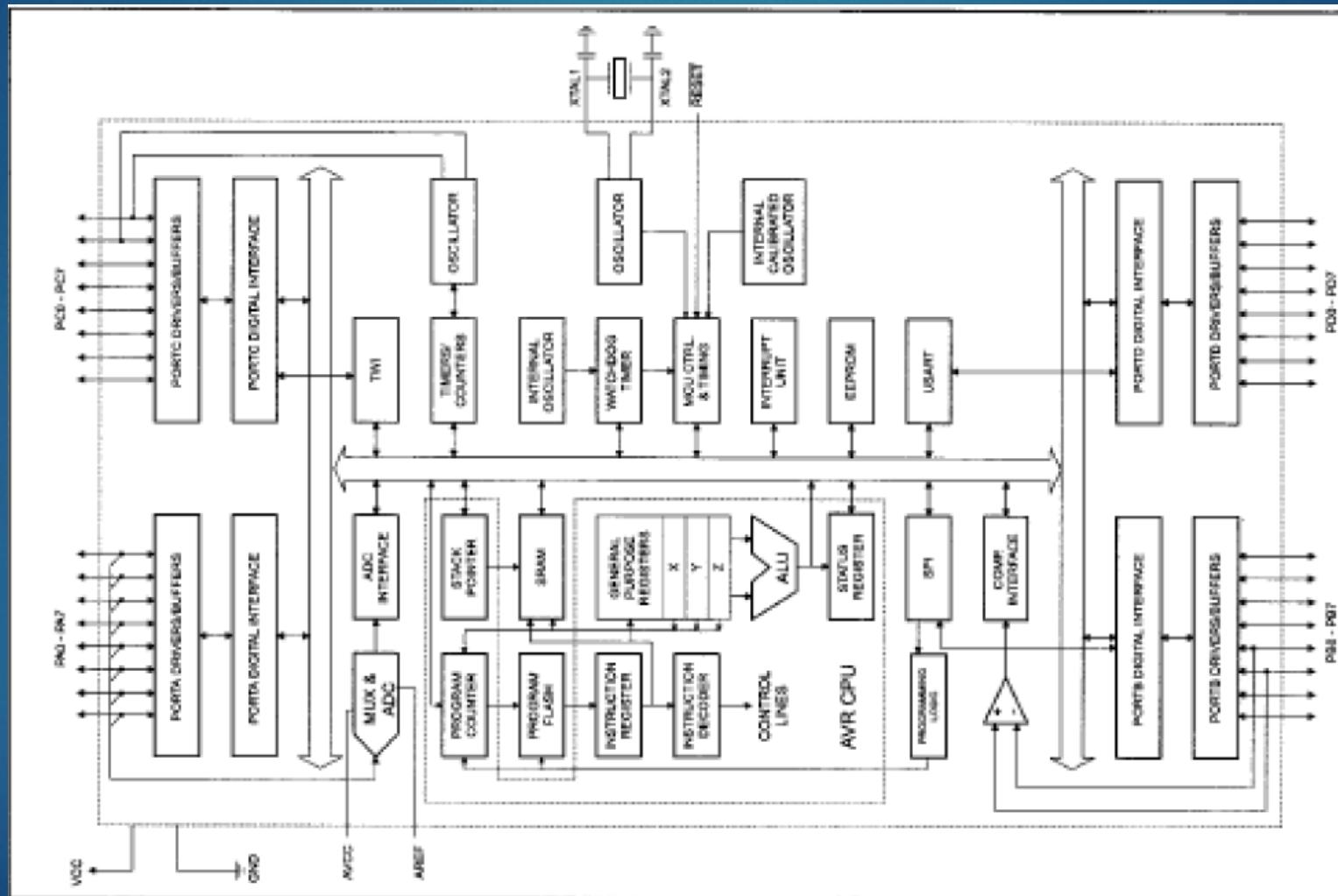


Μικροελεγκτής ATmega

Device	ATmega8	ATmega8A	ATmega88	ATmega88P	ATmega168	ATmega168P	ATmega328	ATmega328P
Flash	8192	8192	8192	8192	16384	16384	32768	32768
SRAM	1024	1024	1024	1024	1024	1024	2048	2048
EEPROM	512	512	512	512	512	512	1024	1024
Max Freq (MHz)	16	16	20	20	20	20	20	20
Touch Chnls	12	12	16	16	16	16	16	16
Ext Interrupts	2	2	24	24	24	24	24	24
SPI	1	1	2	2	2	2	2	2
Temp	N	N	N	Y	N	Y	Y	Y
picoPower	N	N	N	Y	N	Y	N	Y
Vcc	2.7 to 5.5	2.7 to 5.5	1.8 to 5.5	1.8 to 5.5	1.8 to 5.5	1.8 to 5.5	1.8 to 5.5	1.8 to 5.5
In Compare	0	1	1	1	1	1	1	1
Out Compare	0	3	6	6	6	6	6	6
PWM	3	3	6	6	6	6	6	6

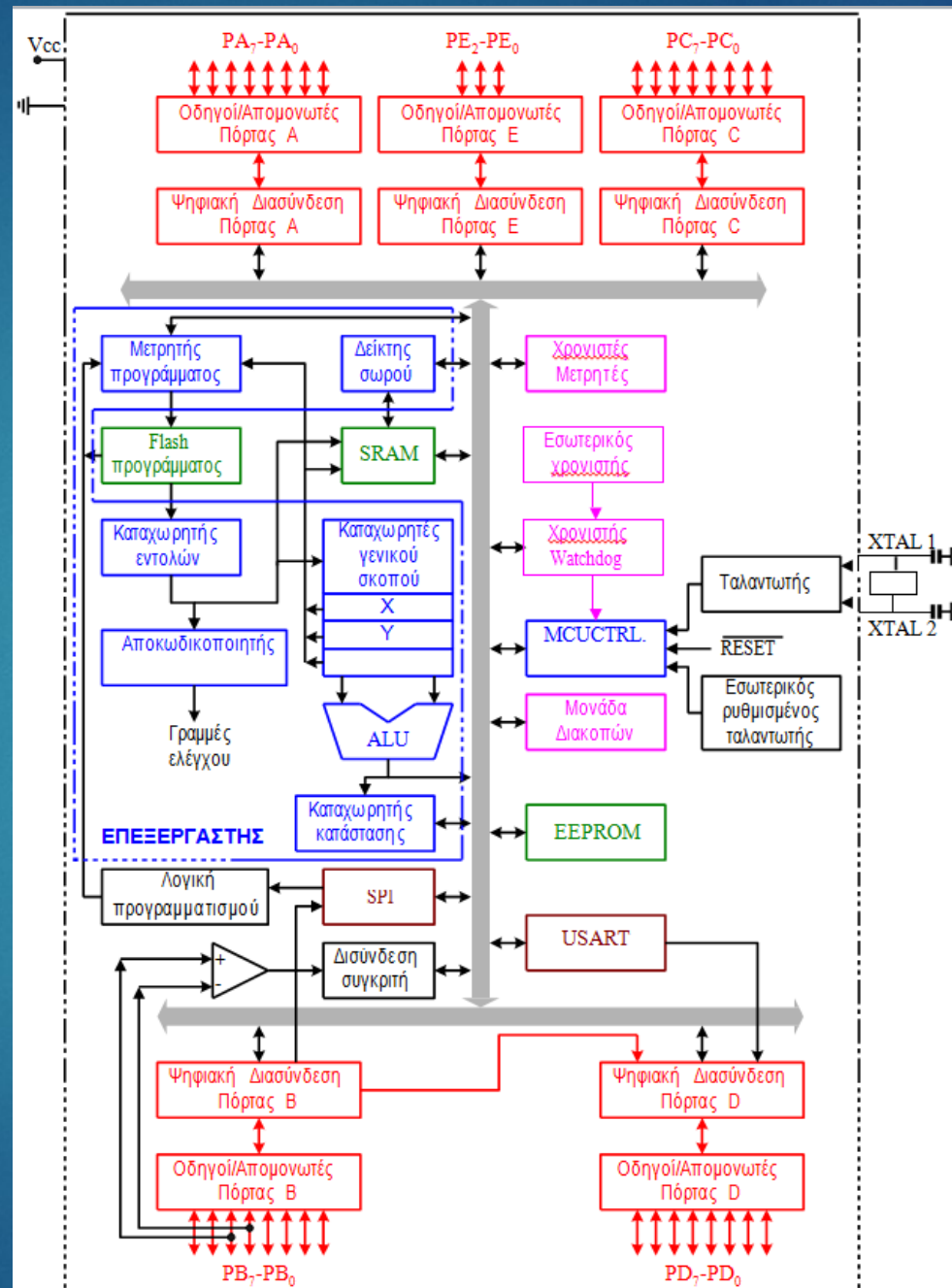


Μπλοκ Διάγραμμα ενός μικροελεγκτή ATmega32





Αρχιτεκτονική δομή Μικροελεγκτή Atmega8515





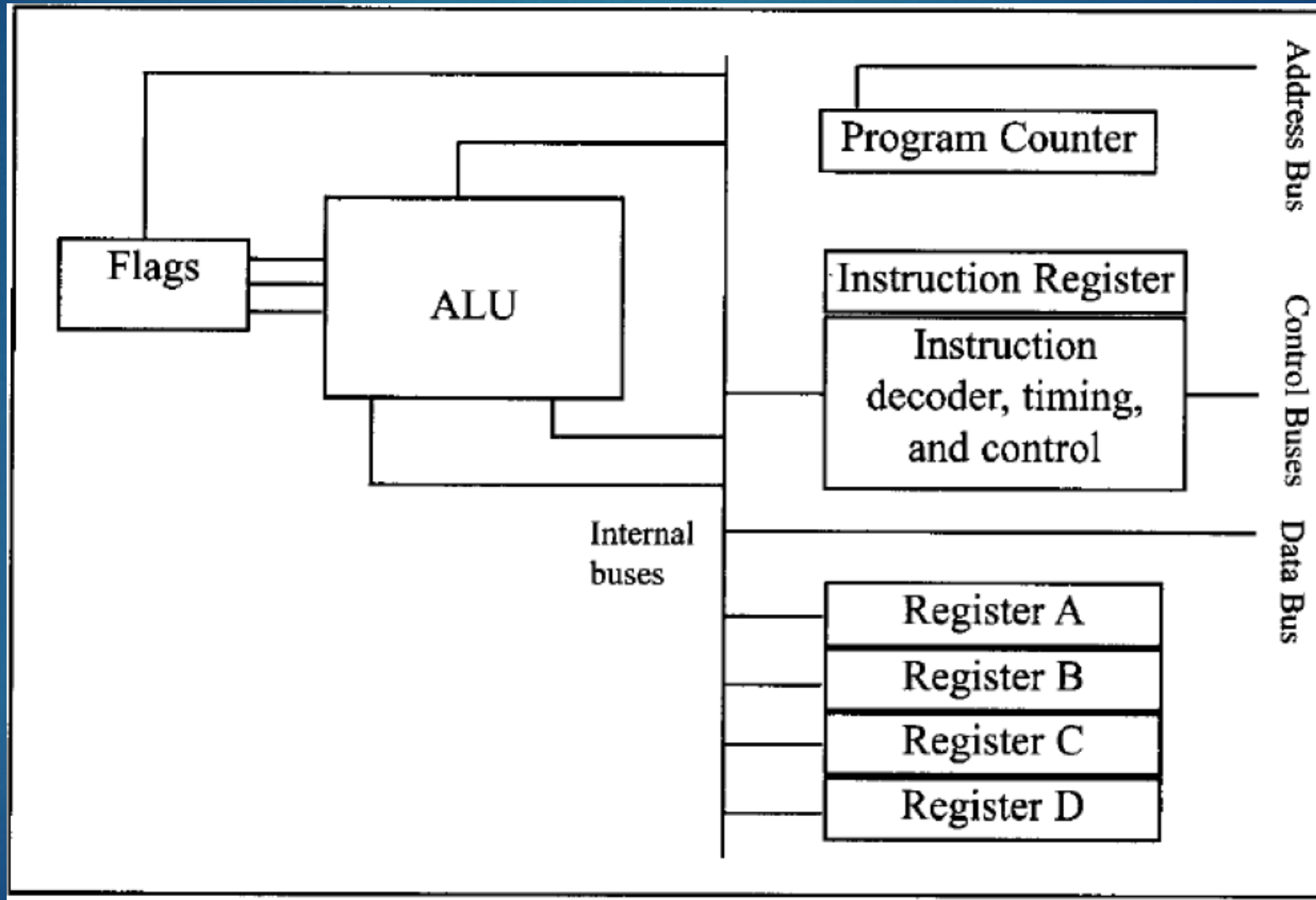
Ο ATmega8515 περιέχει:

Επεξεργαστή (CPU) αποτελούμενο από:

- Αριθμητική Λογική Μονάδα συνδεδεμένη με 32 ενεργούς καταχωρητές γενικού σκοπού (General Purpose Registers – GPRs),
- Μετρητή προγράμματος (Program Counter – PC),
- Καταχωρητή κατάστασης (Status Register ή Flag Register),
- Δείκτη σωρού (Stack Pointer)
- Καταχωρητή εντολών (Instruction Register - IR),
- Αποκωδικοποιητή εντολών (Instruction Decoder),
- Μονάδα ελέγχου (Control Unit).

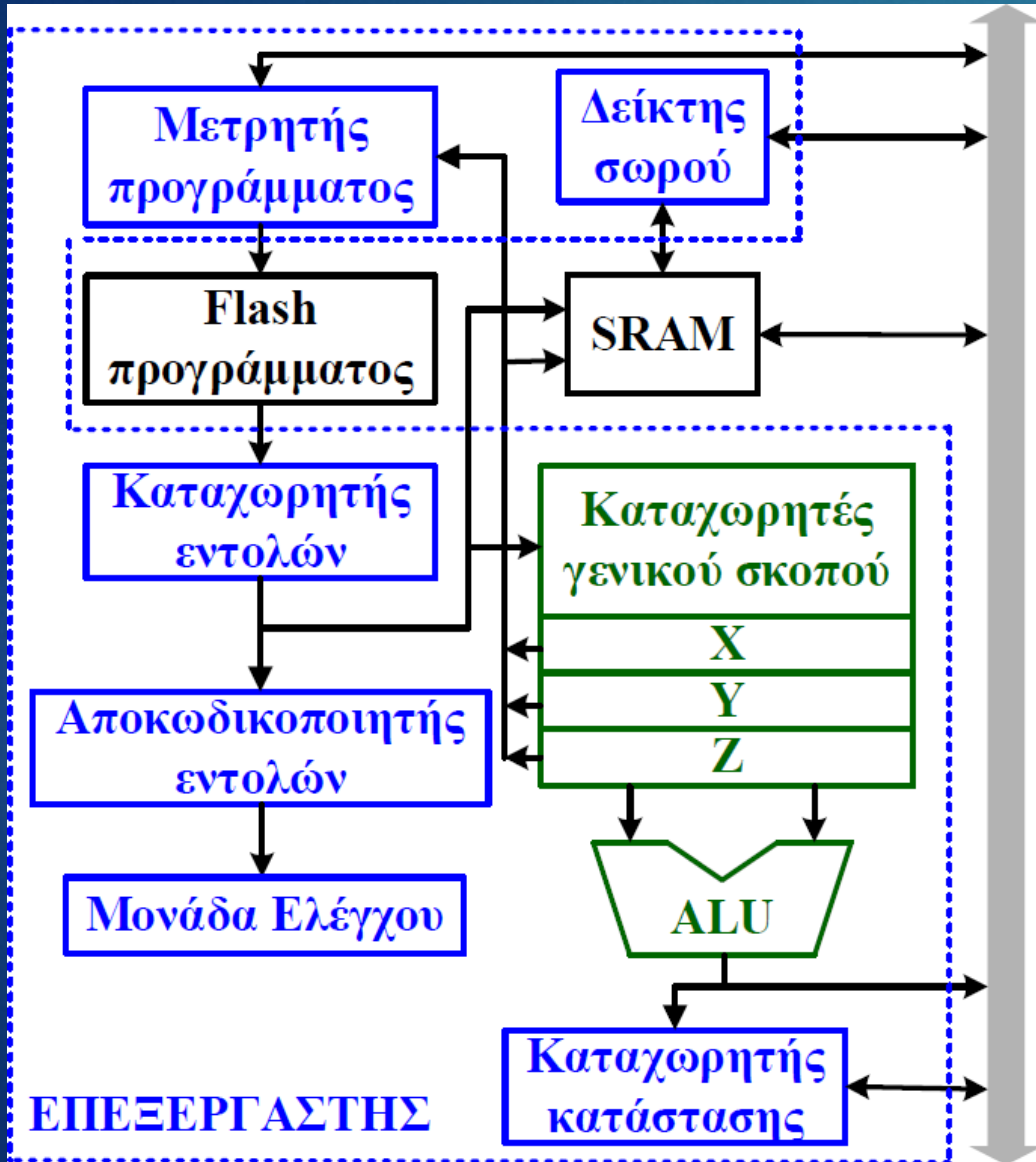


Ο ΑΤmega8515 περιέχει:





Ο ATmega8515 περιέχει:



Αριθμητική
Λογική Μονάδα
(ALU)
συνδεδεμένη με
32 ενεργούς
καταχωρητές
γενικού σκοπού



Ο ATmega8515 περιέχει:

Οι 32 καταχωρητές γενικού σκοπού

			Διεύθυνση		
Καταχωρητές γενικού σκοπού	d ₇	R0	d ₀	\$00	
		R1		\$01	
		R2		\$02	
		...			
		R13		\$0D	
		R14		\$0E	
		R15		\$0F	
		R16		\$10	
		R17		\$11	
		...			
		R26		\$1A	Κατχωρητής X χαμηλό byte
		R27		\$1B	Κατχωρητής X υψηλό byte
		R28		\$1C	Κατχωρητής Y χαμηλό byte
		R29		\$1D	Κατχωρητής Y υψηλό byte
		R30		\$1E	Κατχωρητής Z χαμηλό byte
		R31		\$1F	Κατχωρητής Z υψηλό byte



Ο ATmega8515 περιέχει:

Οι 32 καταχωρητές γενικού σκοπού χωρίζονται σε 2 τμήματα, κάθε ένα από τα οποία διαθέτει συνολικά 16 καταχωρητές, τους R0 έως R15 και R16 έως R31. Ο καταχωρητής R0 χρησιμοποιείται στην εντολή LPM (Load Program Memory).

Οι καταχωρητές R26 έως R31 χρησιμοποιούνται ως καταχωρητές δείκτες (pointer registers). Οι καταχωρητές αυτοί χρησιμοποιούνται σε πολλές από τις εντολές με έμμεση διευθυνσιοδότηση.

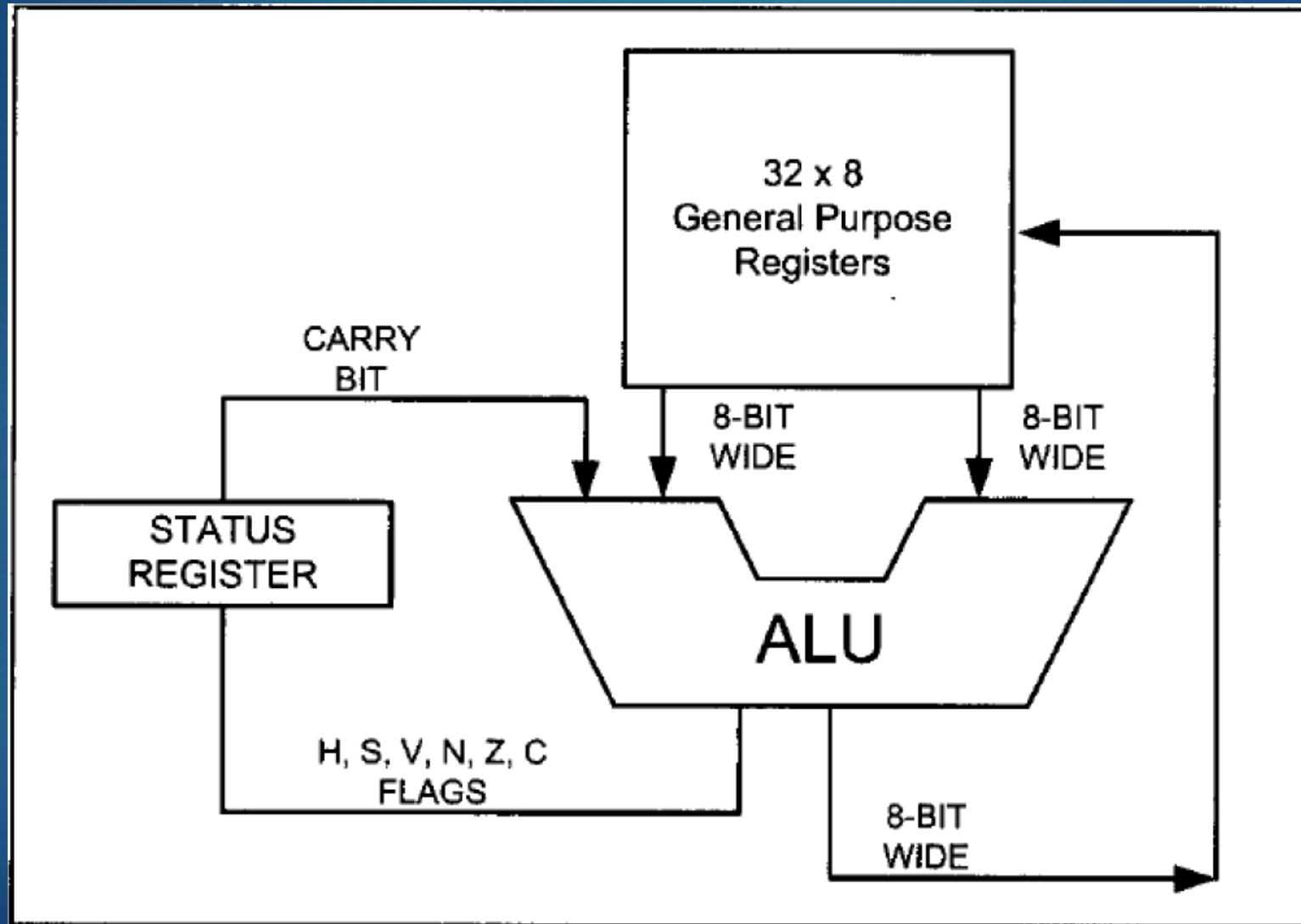
Καταχωρητής X (R26- R27)

Καταχωρητής Y (R28- R29)

Καταχωρητής Z (R30 –R31)



AVR Γενικής χρήσης καταχωρητές και ALU





Καταχωρητής Κατάστασης (1/5)



d0 - Ο δείκτης κρατούμενου C (Carry flag),

d1 - Ο δείκτης μηδενός Z (Zero flag),

d2 - Ο δείκτης άρνησης N (Negative flag)

d3 - Ο δείκτης υπερχείλισης V (Overflow flag),

d4 - Ο δείκτης προσήμου S (Sign Flag),

d5 - Ο δείκτης μισού κρατούμενου H (Half Carry flag)

d6 - Ο δείκτης αποθήκευσης αντιγραφής ψηφίου T (Bit Copy Storage),

d7 - Ο δείκτης διακοπής I (Interrupt flag)



Καταχωρητής Κατάστασης (2/5)

1. Ο δείκτης κρατουμένου C (Carry flag), ο οποίος παίρνει την τιμή "1", εάν η εκτέλεση της προηγούμενης εντολής έδωσε κρατούμενο.

Στην περίπτωση των αριθμητικών εντολών παίρνει την τιμή "1", εφόσον η προηγούμενη πρόσθεση έδωσε κρατούμενο ή εάν η προηγούμενη αφαίρεση χρειάστηκε δανεικό. Διαφορετικά παίρνει την τιμή "0".

2. Ο δείκτης μηδενός Z (Zero flag), που παίρνει την τιμή "1", όταν η εκτέλεση της προηγούμενης εντολής έδωσε αποτέλεσμα "0". Διαφορετικά παίρνει την τιμή "0".

3. Ο δείκτης άρνησης N (Negative flag) ο οποίος παίρνει την τιμή "1", εάν η εκτέλεση της προηγούμενης εντολής έδωσε αποτέλεσμα αρνητικό αριθμό. Διαφορετικά παίρνει την τιμή "0".



Καταχωρητής Κατάστασης (3/5)

4. Ο δείκτης υπερχείλισης **V (oVerflow flag)**, ο οποίος παίρνει την τιμή "1", στην περίπτωση που η εκτέλεση της προηγούμενης πρόσθεσης δύο ομόσημων αριθμών παρήγαγε υπερχείλιση, δηλαδή ξεπέρασε τη δυνατότητα της αριθμητικής-λογικής μονάδας σε προσημασμένες πράξεις.

5. Ο δείκτης πρόσημου **S (Sign Flag)**, που είναι πάντοτε το «αποκλειστικό ή» μεταξύ των δεικτών **N** και **V**

$$S = N \oplus V$$

6. Ο δείκτης μισού κρατούμενου **H (Half Carry flag)**, που παίρνει την τιμή "1" εάν η προηγούμενη αριθμητική εντολή έδωσε κρατούμενο στο ψηφίο d_3 , αλλιώς λαμβάνει την τιμή "0". Ο δείκτης **H** χρησιμοποιείται στις αριθμητικές εντολές **BCD**. Μερικές φορές λέγεται και **Additional Carry (AC) flag**.



Καταχωρητής Κατάστασης (4/5)

7. Ο δείκτης αποθήκευσης αντιγραφής ψηφίου T (Bit Copy Storage), που χρησιμοποιείται ως προέλευση ή προορισμός του ψηφίου πάνω στο οποίο εκτελείται η εντολή, όταν εκτελούνται εντολές αντιγραφής ψηφίου BLD (BitLoaD) ή αποθήκευσης ψηφίου BST (BitSTore).

Ένα ψηφίο που προέρχεται από κάποιον από τους καταχωρητές του αρχείου καταχωρητών αντιγράφεται στο δείκτη T με την εντολή BLD ή ο δείκτης T αντιγράφεται σε ένα ψηφίο κάποιου από τους καταχωρητές του αρχείου καταχωρητών με την εντολή BST.



Καταχωρητής Κατάστασης (5/5)

8. Ο δείκτης διακοπής I (Interrupt flag), που δείχνει εάν ο επεξεργαστής δέχεται ή όχι διακοπές.

Στην περίπτωση του AVR, για να δεχτεί ο επεξεργαστής διακοπές, πρέπει ο δείκτης I να τοποθετηθεί στο "1" πριν από την αίτηση για διακοπή.

Ο έλεγχος ενεργοποίησης των επιμέρους διακοπών γίνεται στη συνέχεια σε ξεχωριστούς καταχωρητές ελέγχου.

Εάν ο δείκτης I είναι στο "0" ο επεξεργαστής δεν δέχεται διακοπές, ανεξάρτητα από τις επιμέρους ρυθμίσεις ενεργοποίησης διακοπών.

Ο δείκτης I καθαρίζεται από το κύκλωμα και γίνεται "1" από την εντολή RTI, προκειμένου να επιτραπούν διαδοχικές διακοπές.

Ο δείκτης I μπορεί επίσης να γίνει "1" ή "0" με τις εντολές SEI και CLI.



Σωρός

Ψηφίο	7	6	5	4	3	2	1	0
SPH	SP15	SP14	SP13	SP12	SP11	SP10	SP9	SP8
SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0

Ο σωρός μπορεί να τοποθετηθεί οπουδήποτε μέσα στη στατική μνήμη γενικών δεδομένων SRAM και επομένως το μέγεθός του περιορίζεται μόνο απ' το μέγεθος της μνήμης SRAM και τη χρήση της.

Στην προκειμένη περίπτωση για τον ATmega8515 ο πάτος του σωρού είναι η θέση μνήμης \$025F που είναι η υψηλότερη διεύθυνση της εσωτερικής SRAM.

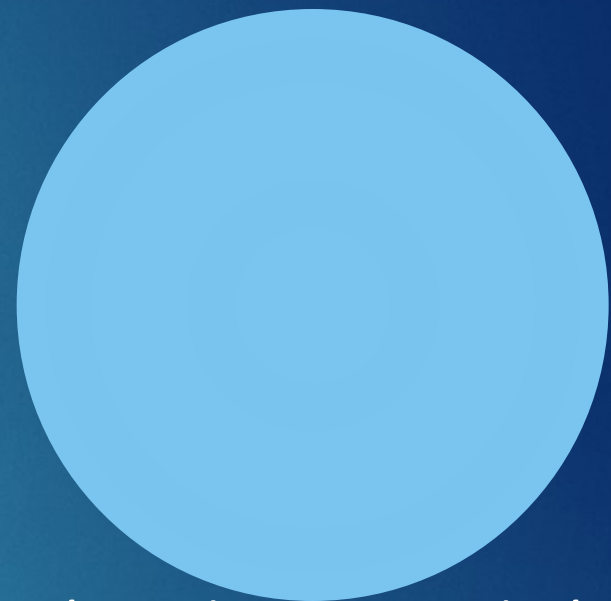
Ο δείκτης στοίβας (SP, Stack Pointer) είναι ένας καταχωρητής που δείχνει στη διεύθυνση της κορυφής του stack. Σε αρχιτεκτονικές που χρησιμοποιούν καταχωρητές 16-bit, το SP χωρίζεται σε δύο 8-bit καταχωρητές:

1. SPL (Stack Pointer Low) – Περιέχει τα χαμηλότερα 8 bits της διεύθυνσης του stack pointer.
2. SPH (Stack Pointer High) – Περιέχει τα υψηλότερα 8 bits της διεύθυνσης του stack pointer.



Δείκτης σωρού

- Δείχνει πάντα την επόμενη προς πλήρωση θέση στο σωρό
 - Αρχικά δείχνει την κορυφή (**pop** για ανάκτηση)
- Τα δεδομένα «σπρώχνονται» (**push**) στο σωρό
 - Από υψηλές διευθύνσεις προς χαμηλές
 - Ο σωρός αυξάνει και ο δείκτης σωρού μειώνεται
- Στον AVR υλοποιείται από δύο καταχωρητές 8 ψηφίων
- Στις περισσότερες περιπτώσεις εφαρμογών ο χώρος δεδομένων (**data space**) είναι αρκετά μικρός και αρκούν 8 ψηφία, επομένως χρησιμοποιείται μόνο ο ένας (**SPL**) και ο άλλος (**SPH**) απουσιάζει

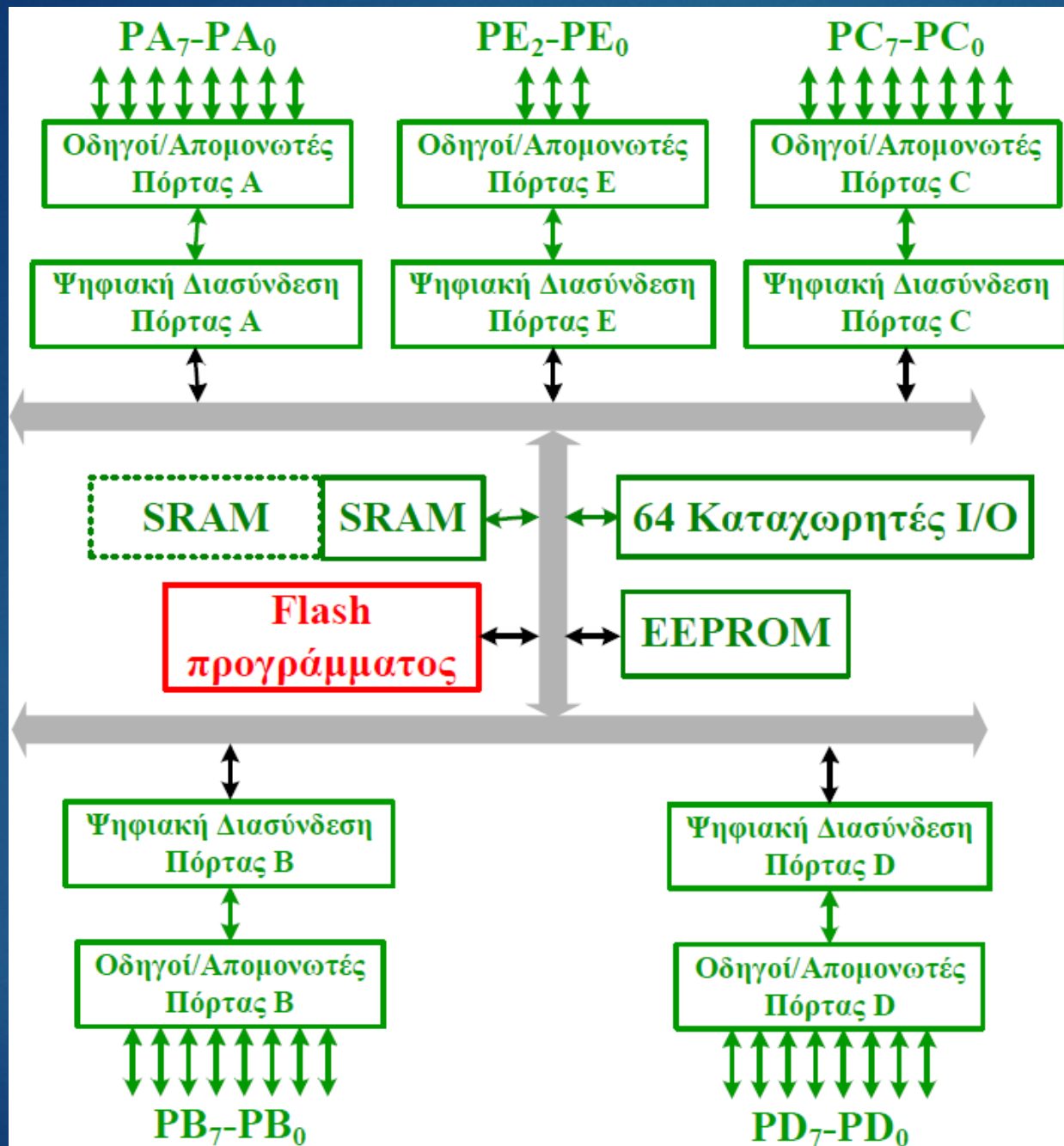




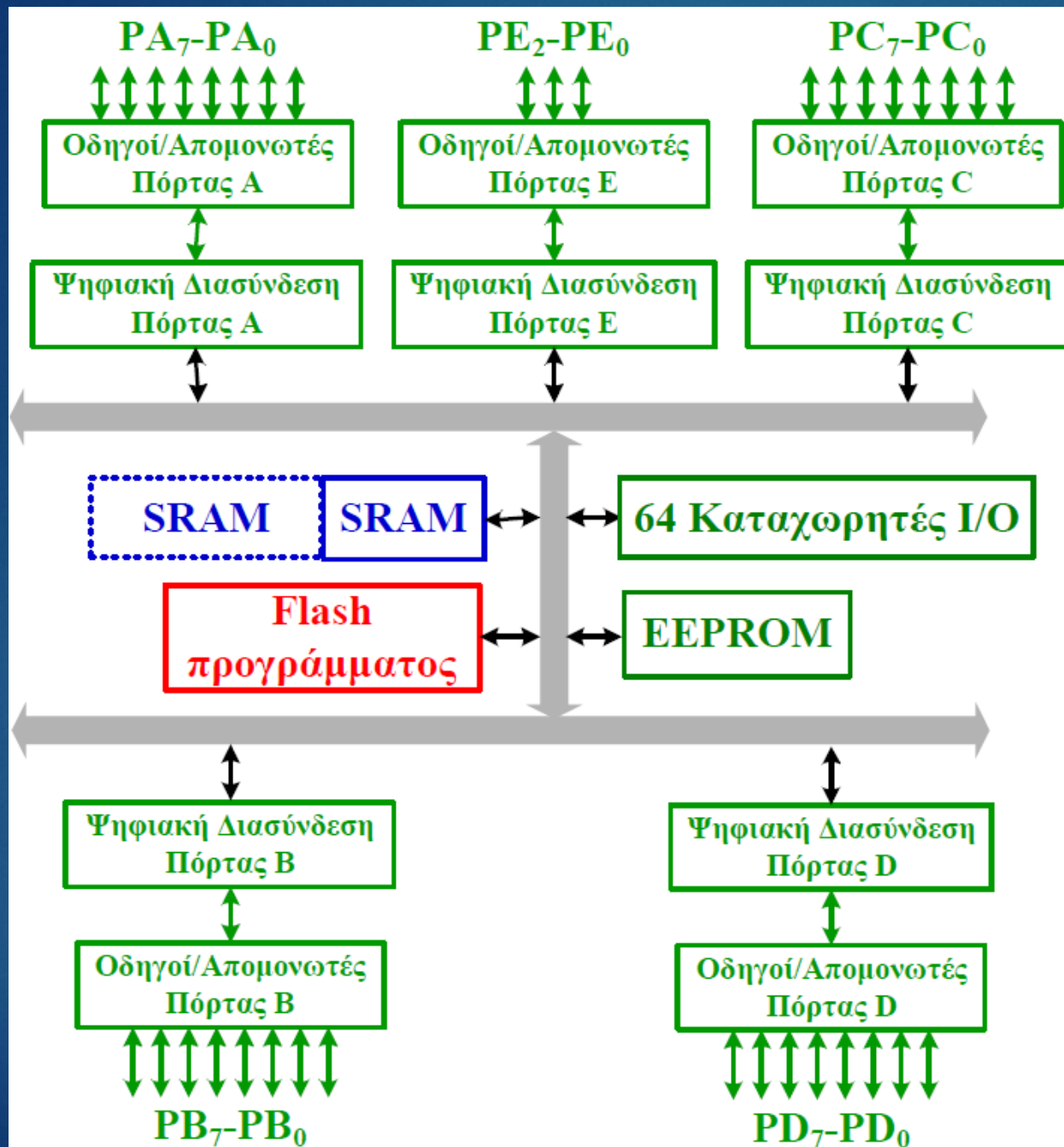
Εκτός από τον επεξεργαστή, ο μικροελεγκτής ATmega8515 (και αντίστοιχα ο ATmega328P) έχει και:

Υποσύστημα μνήμης αποτελούμενο από:

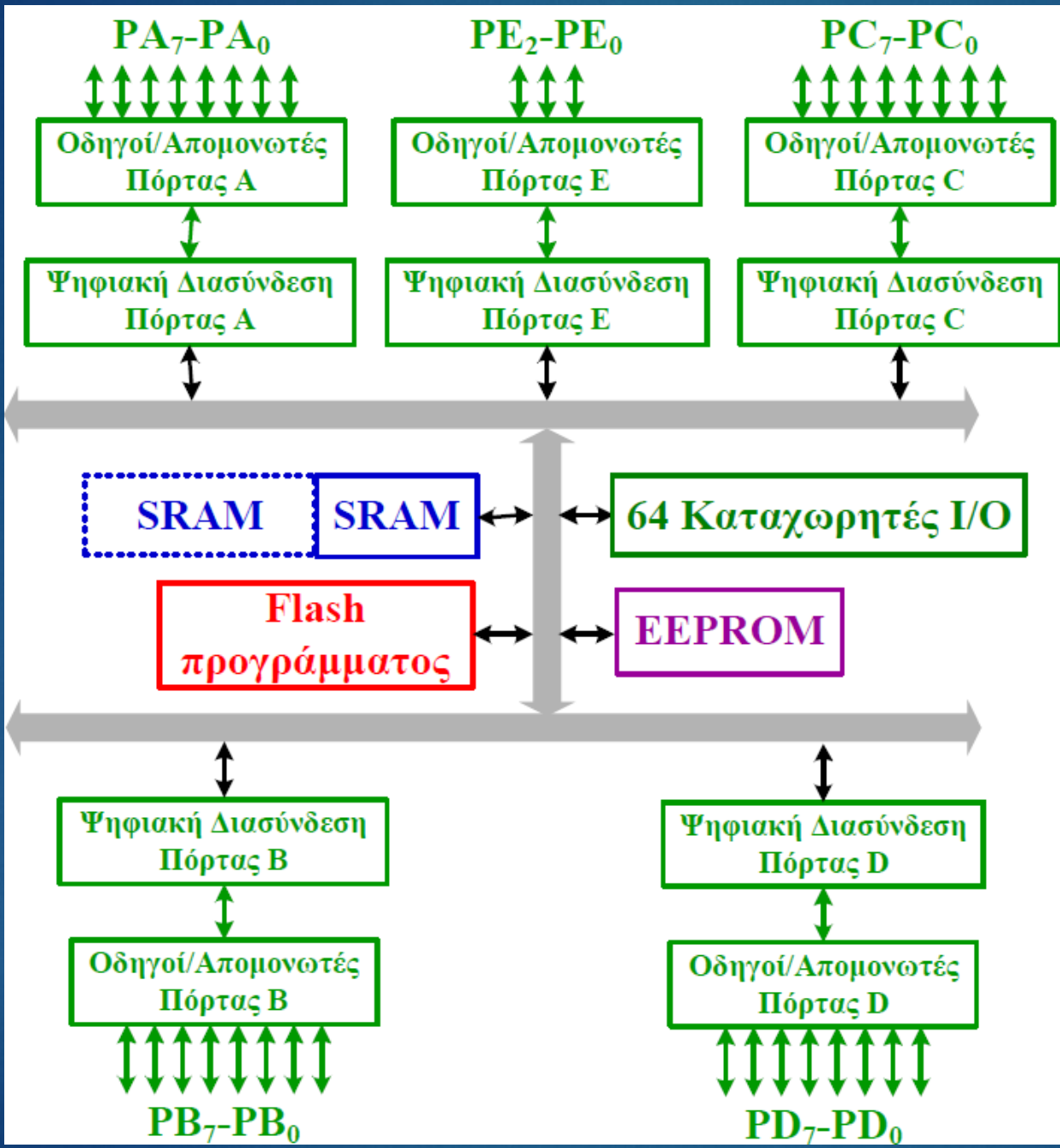
- 8 Kbyte (32KB) προγραμματιζόμενης μέσα στο σύστημα ταχείας μνήμης (In System Programmable flash memory ή ISP flash) απ' την οποία μπορεί να γίνει ανάγνωση ενώ ταυτόχρονα γίνεται εγγραφή.
- 512 (1024) byte EEPROM,
- 1024 (2048) bytes στατικής RAM (Static RAM ή SRAM), δυνατότητα διασύνδεσης εξωτερικής μνήμης χωρητικότητας έως και 64 Kbyte,
- 32 ενεργούς καταχωρητές γενικού σκοπού,
- 35 γραμμές I/O γενικού σκοπού.



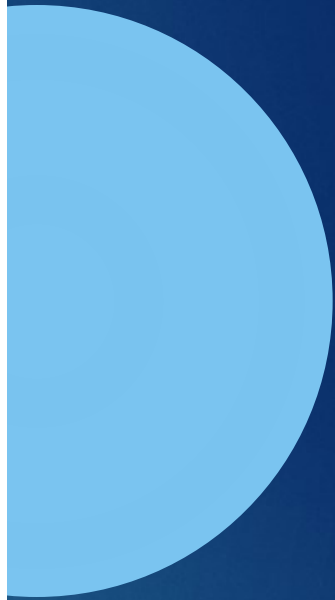
1. 8 (32) Kbytes προγραμματιζόμενης μέσα στο σύστημα ταχείας μνήμης (In System Programmable flash memory ή ISP flash) απ' την οποία μπορεί να γίνει ανάγνωση ενώ ταυτόχρονα γίνεται εγγραφή.

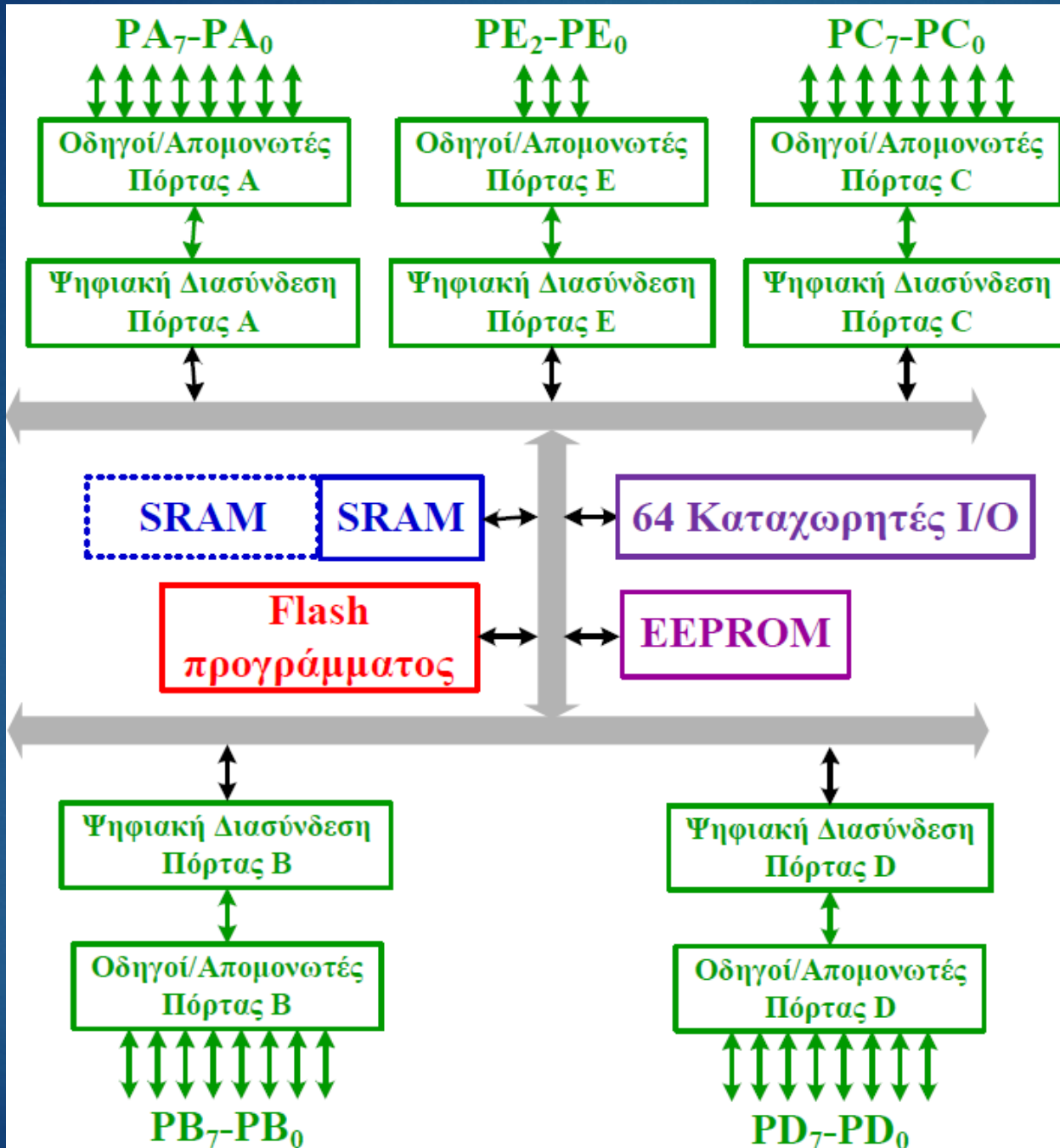


2. 1024 (2048) bytes
στατικής RAM
(Static RAM ή
SRAM), με
δυνατότητα
διασύνδεσης
εξωτερικής μνήμης
χωρητικότητας έως
και 64 Kbyte,



3. 512 (1024) bytes
EEPROM





4. 64 καταχωρητές I/O γενικού σκοπού.

Τέλος 2ης διάλεξης

Δρ. Δημήτρης Ζιούζιος

dziouzos@uowm.gr