

Ακολουθιακά Κυκλώματα

Μανδαλωτής RS

Μανδαλωτής D

D FLIP-FLOP

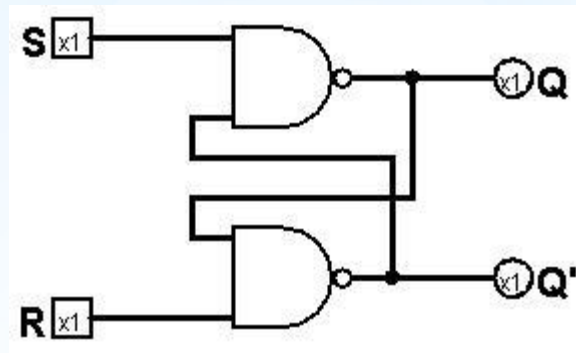
ΔΥΑΔΙΚΟΣ ΜΕΤΡΗΤΗΣ

Ακολουθιακά Κυκλώματα

- Στα ακολουθιακά κυκλώματα οι τιμές των εξόδων δεν εξαρτώνται μόνο από τις τρέχουσες τιμές των εισόδων αλλά και από την ακολουθία των προηγούμενων εισόδων.
- Η ακολουθία των εισόδων καθορίζει την κατάσταση (state) του κυκλώματος
- Η κατάσταση του κυκλώματος αποθηκεύεται σε στοιχεία μνήμης που υπάρχουν στο κύκλωμα.
- Τα στοιχεία μνήμης ονομάζονται flip-flop.



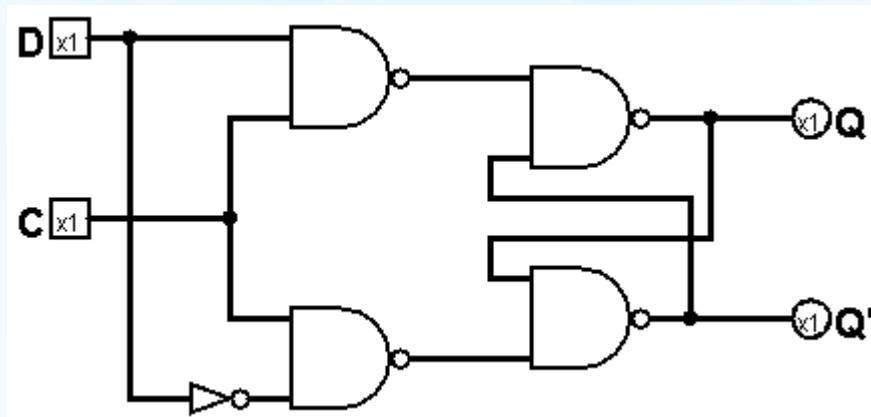
Μανδαλωτής (Latch) RS



S	R	Q	Q'
0	0	Απροσδιόριστη	Απροσδιόριστη
0	1	1	0
1	0	0	1
1	1	Q	Q'

Πίνακας Αληθείας Μανδαλωτή RS

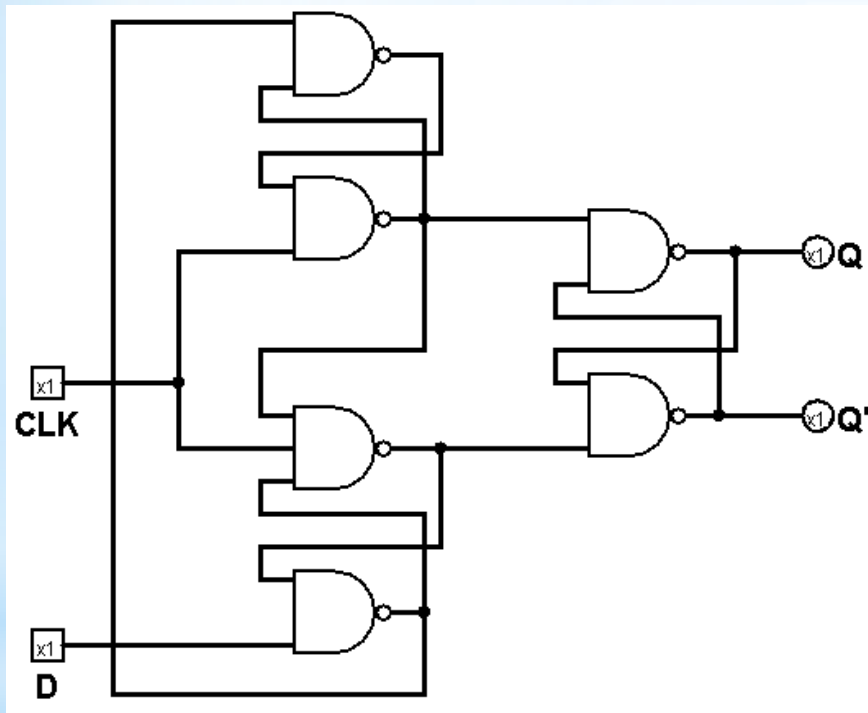
Μανδαλωτής (Latch) D



C	D	Q	Q'
0	0	Q	Q'
0	1	Q	Q'
1	0	0	1
1	1	1	0

Πίνακας Αληθείας Μανδαλωτή D

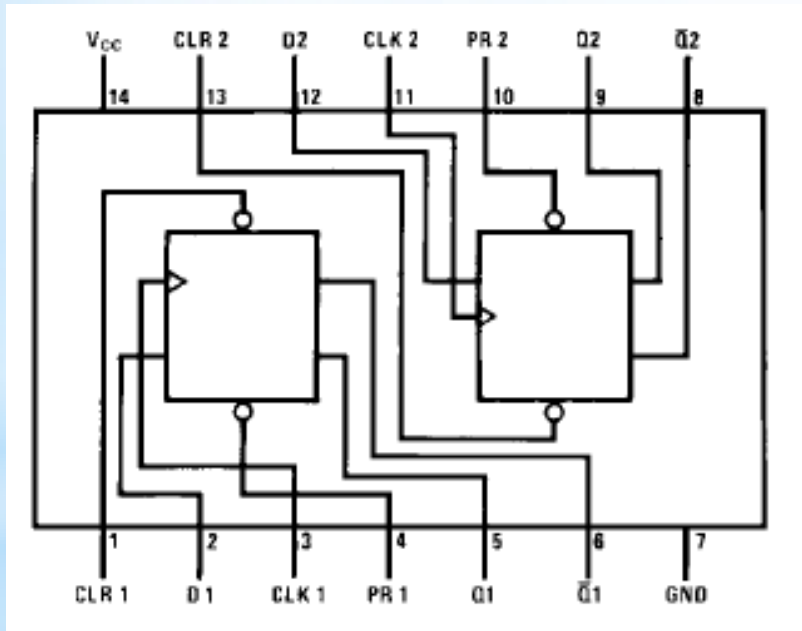
D FLIP-FLOP



CLK	D	Q	Q'
0	X	Q	Q'
↑	1	1	0
↑	0	0	1

Πίνακας Λειτουργίας D Flip-Flop

ΟΛΟΚΛΗΡΩΜΕΝΟ 7474 DUAL D FLIP-FLOP with PRESET and CLEAR



Διάγραμμα Συνδέσεων των D Flip-Flop

Inputs				Outputs	
PR	CLR	CLK	D	Q	\bar{Q}
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H (Note 1)	H (Note 1)
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	\bar{Q}_0

H = HIGH Logic Level

X = Either LOW or HIGH Logic Level

L = LOW Logic Level

↑ = Positive-going Transition

Q₀ = The output logic level of Q before the indicated input conditions were established.

Note 1: This configuration is nonstable; that is, it will not persist when either the preset and/or clear inputs return to their inactive (HIGH) level.

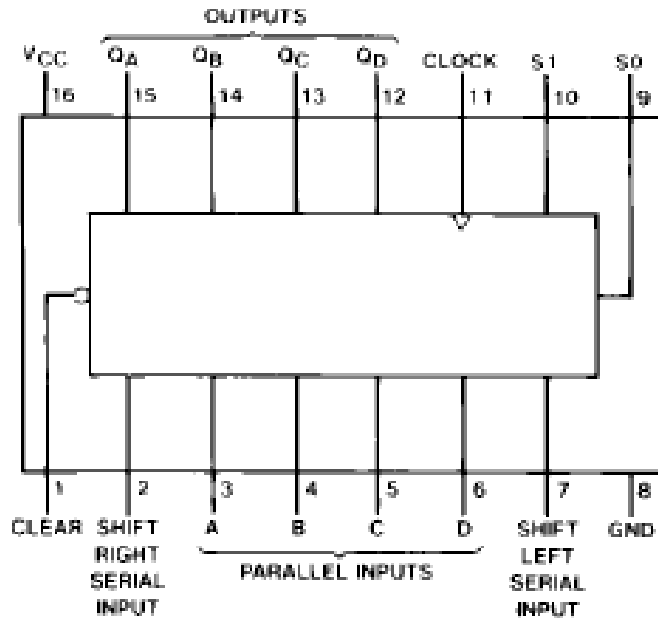
Πίνακας Λειτουργίας D Flip-Flop

Καταχωρητές (Registers)

Διάταξη πολλών Flip-Flop με κοινό ρολόι ώστε οι έξοδοι να αλλάζουν ταυτόχρονα.

- Παράλληλοι Καταχωρητες (Parallel Registers)
- Καταχωρητές ολίσθησης (Serial shift Registers)

ΟΛΟΚΛΗΡΩΜΕΝΟ 74194 4-Bit Bidirectional Universal Shift Register



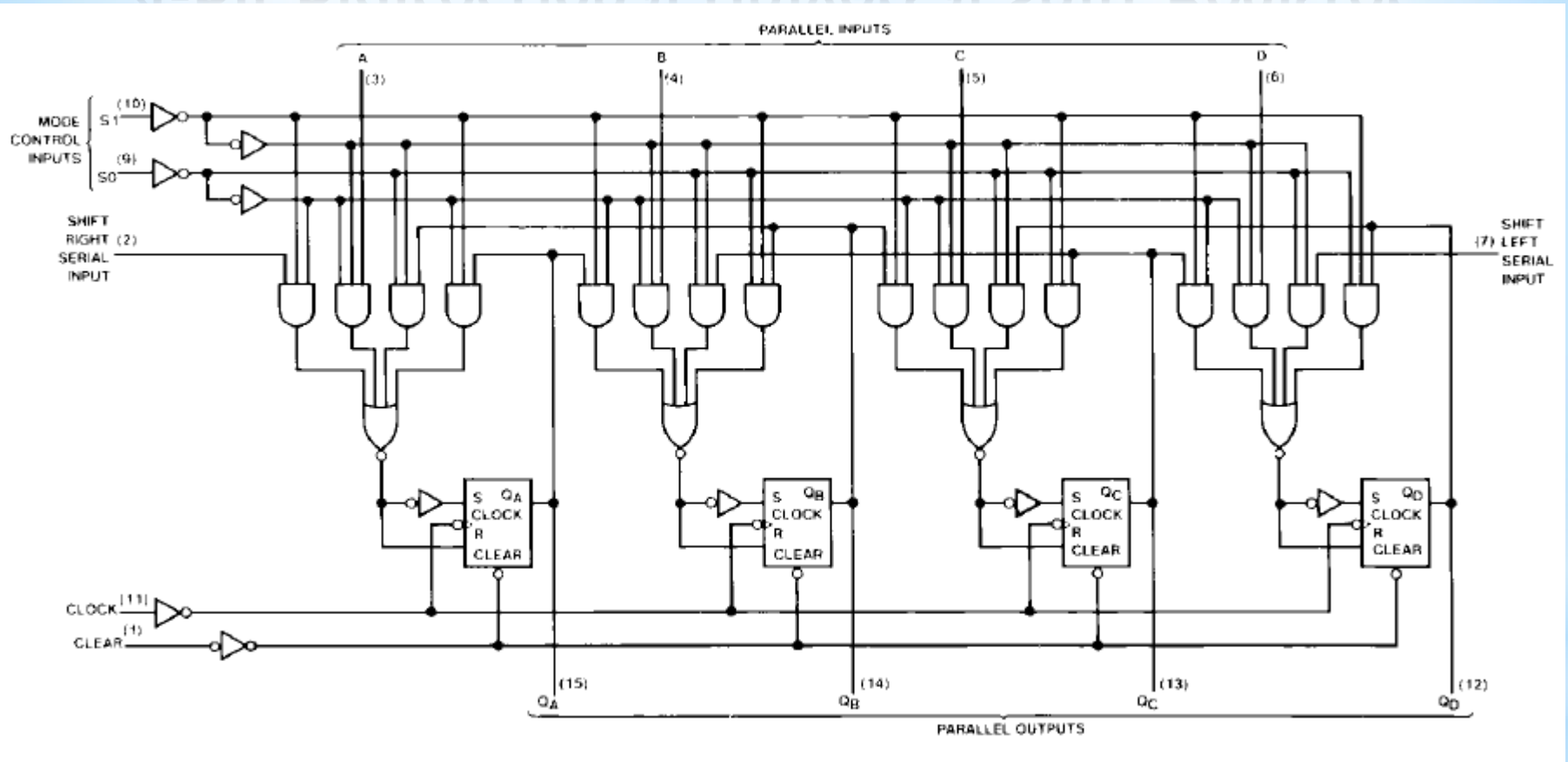
Διάγραμμα Συνδέσεων
του καταχωρητή

Clear	Mode		Clock	Inputs				Outputs					
	S1	S0		Serial		Parallel		Q _A	Q _B	Q _C	Q _D		
				Left	Right	A	B					C	D
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	Q _{An}	Q _{Bn}	Q _{Cn}
H	L	H	↑	X	L	X	X	X	X	L	Q _{An}	Q _{Bn}	Q _{Cn}
H	H	L	↑	H	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	H
H	H	L	↑	L	X	X	X	X	X	Q _{Bn}	Q _{Cn}	Q _{Dn}	L
H	L	L	X	X	X	X	X	X	X	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

Πίνακας Λειτουργίας καταχωρητή

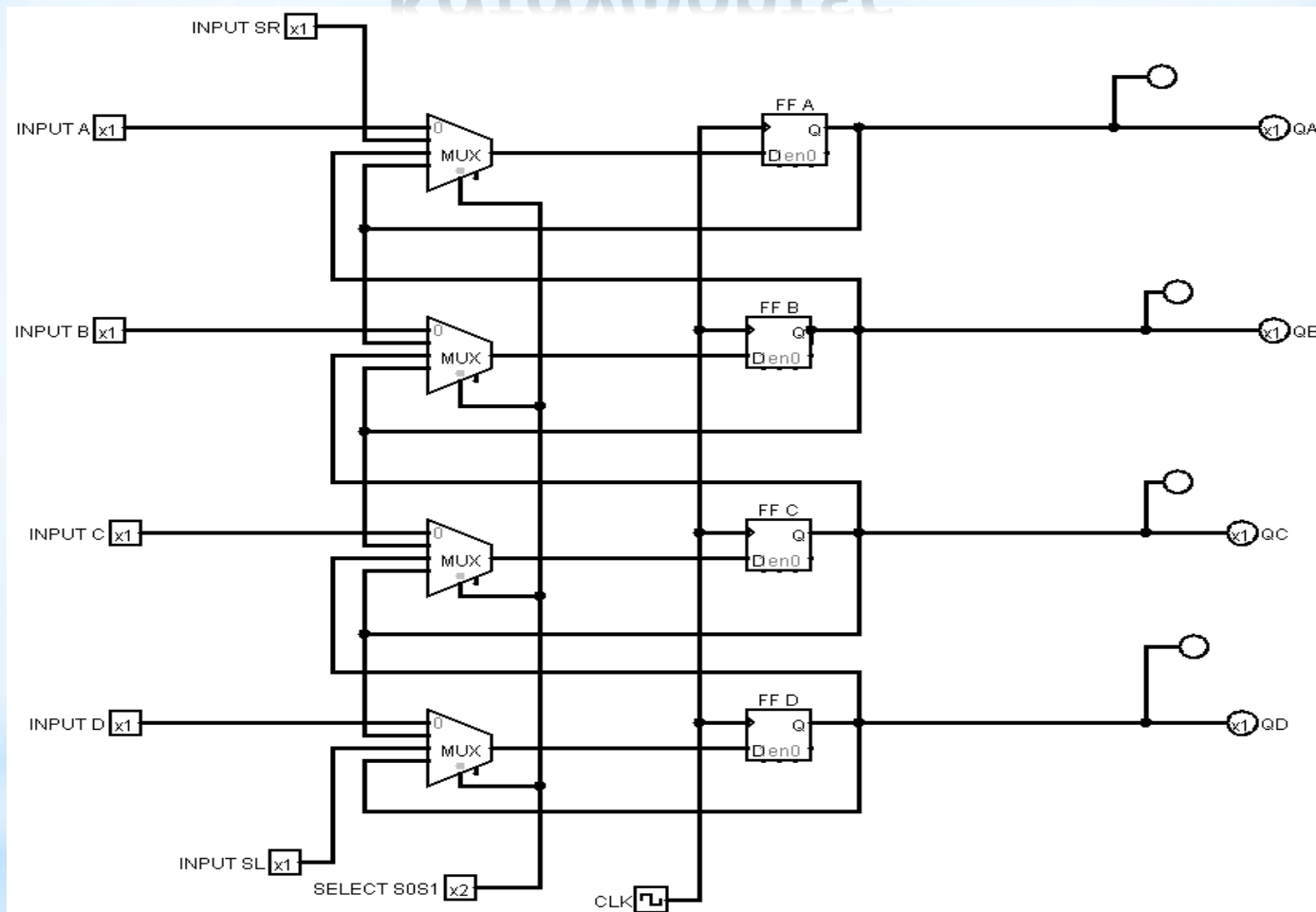
ΟΛΟΚΛΗΡΩΜΕΝΟ 74194

4-Bit Bidirectional Universal Shift Register



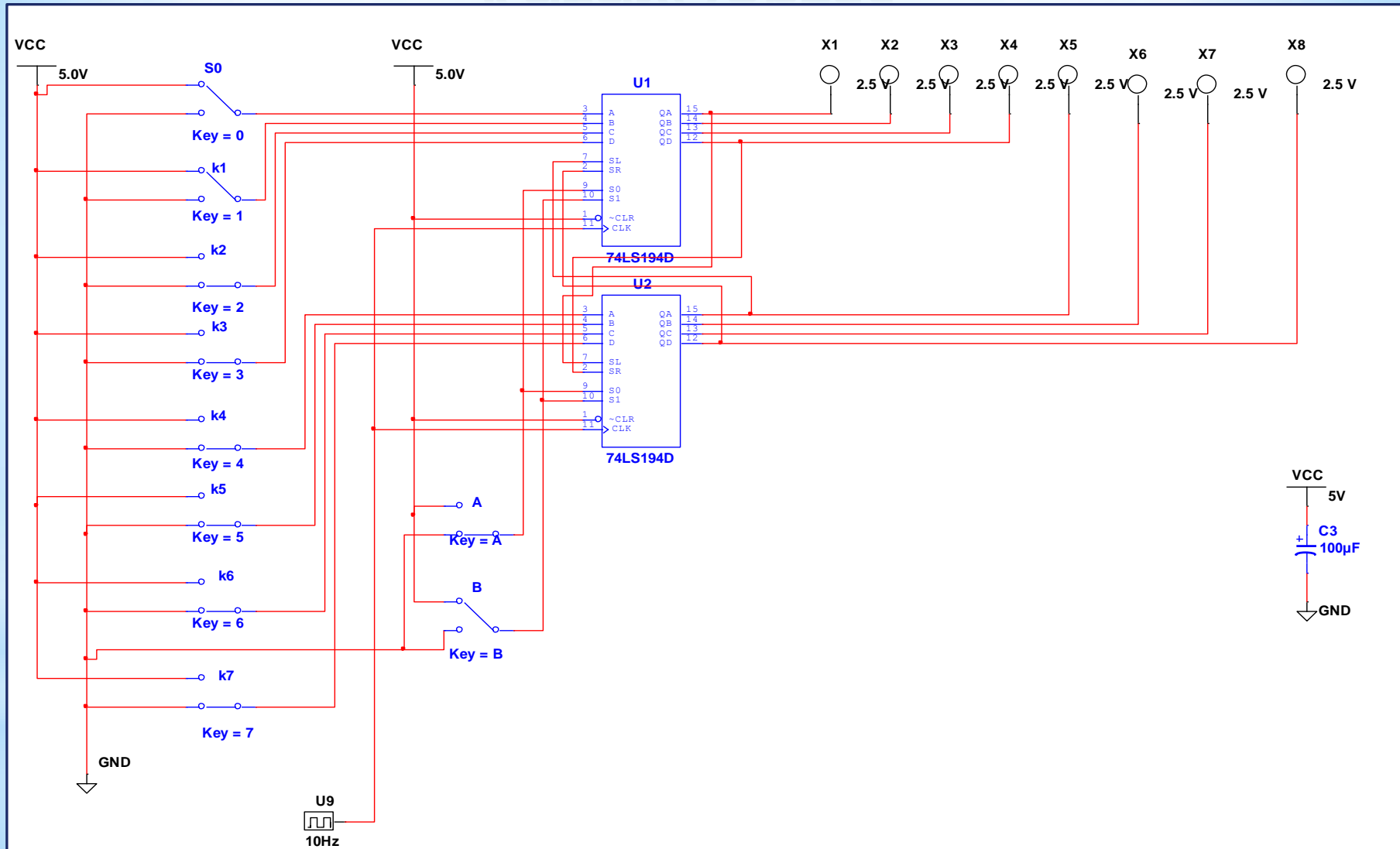
Λογικό Διάγραμμα καταχωρητή

Καταχωρητές



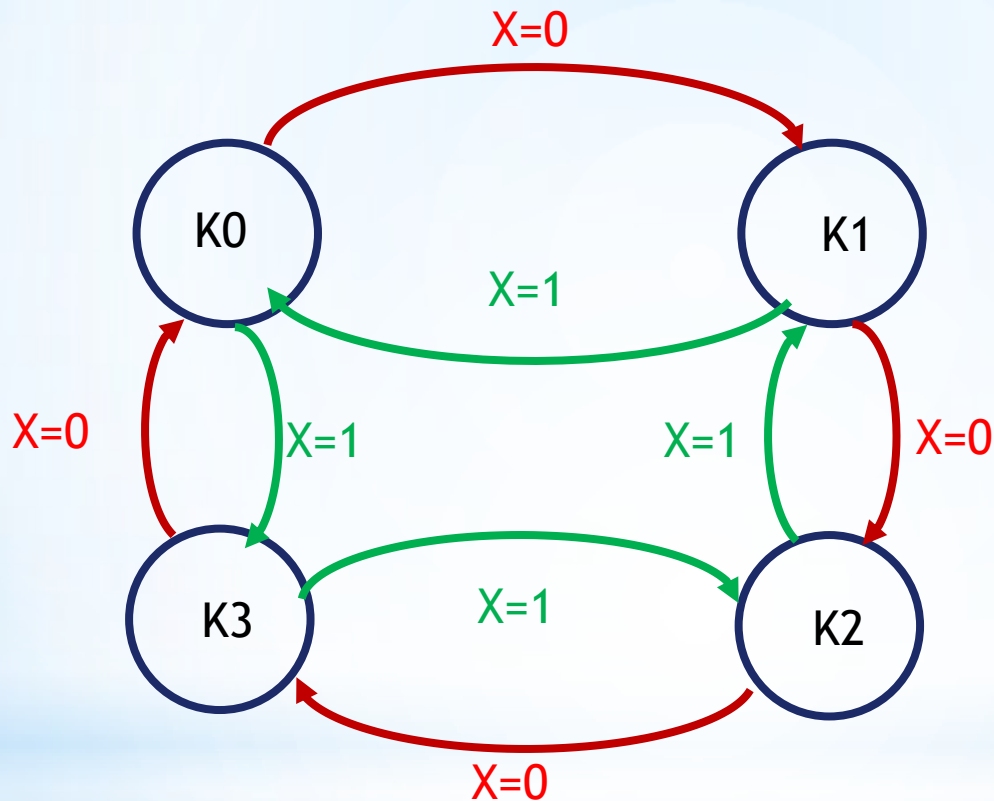
Σχεδίαση καταχωρητή στο Logisim

Καταχωρητές



Σχέδιο κυκλώματος παράλληλου / σειριακού καταχωρητή 8 ψηφίων

Μετρητής πάνω/κάτω δύο ψηφίων



Η είσοδος X καθορίζει αν θα πηγαίνει από το $K0$ στο $K1$ ή στο $K3$ κοκ.

Μετράει συνεχώς από το 0 ως το 3 αν $X=0$ και από το 3 ως το 0 αν $X=1$

Διάγραμμα καταστάσεων

Μετρητής πάνω/κάτω δύο ψηφίων

ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ	ΕΠΟΜΕΝΗ $X=0$	ΚΑΤΑΣΤΑΣΗ $X=1$
K0	K1	K3
K1	K2	K2
K2	K3	K1
K3	K0	K0

Η είσοδος X καθορίζει αν θα πηγαίνει από το K0 στο K1 ή στο K3 κοκ.

Μετράει συνεχώς από το 0 ως το 3 αν $X=0$ και από το 3 ως το 0 αν $X=1$

Πίνακας Καταστάσεων

Μετρητής πάνω/κάτω δύο ψηφίων

ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ	ΕΠΟΜΕΝΗ $X=0$	ΚΑΤΑΣΤΑΣΗ $X=1$
K0 (00)	K1 (01)	K3 (11)
K1 (01)	K2 (10)	K0 (00)
K2 (10)	K3 (11)	K1 (01)
K3 (11)	K0 (00)	K2 (10)

Πίνακας Καταστάσεων

Παράσταση κάθε κατάστασης με εξόδους Flip-Flop

Τέσσερις καταστάσεις απαιτούν δυο FF.

Αντιστοίχιση καταστάσεων με συνδυασμούς FlipFlop

	Q1	Q0
K0	0	0
K1	0	1
K2	1	0
K3	1	1

Μετρητής πάνω/κάτω δύο ψηφίων

ΕΙΣΟΔΟΣ X	ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ Q1 Q0	ΕΠΟΜΕΝΗ ΚΑΤΑΣΤΑΣΗ Q1 ⁺ Q0 ⁺
0	0 0	0 1
0	0 1	1 0
0	1 0	1 1
0	1 1	0 0
1	0 0	1 1
1	0 1	0 0
1	1 0	0 1
1	1 1	1 0

Πίνακας Μεταβάσεων

Μετρητής πάνω/κάτω δύο ψηφίων

ΕΙΣΟΔΟΣ X	ΠΑΡΟΥΣΑ ΚΑΤΑΣΤΑΣΗ Q1 Q0	ΕΠΟΜΕΝΗ ΚΑΤΑΣΤΑΣΗ Q1 ⁺ Q0 ⁺	ΕΙΣΟΔΟΙ FF D1 D0
0	0 0	0 1	0 1
0	0 1	1 0	1 0
0	1 0	1 1	1 1
0	1 1	0 0	0 0
1	0 0	1 1	1 1
1	0 1	0 0	0 0
1	1 0	0 1	0 1
1	1 1	1 0	1 0

Πίνακας Διεγέρσεων σε υλοποίηση με D Flip Flop

