

Ψηφιακή Σχεδίαση

Ενότητα 8: Ελαχιστοποίηση και Κωδικοποίηση Καταστάσεων, Σχεδίαση με D flip-flop, Σχεδίαση με JK flip-flop, Σχεδίαση με T flip-flop



Άδειες Χρήσης

- Το παρόν εκπαιδευτικό υλικό υπόκειται σε άδειες χρήσης Creative Commons.
- Για εκπαιδευτικό υλικό, όπως εικόνες, που υπόκειται σε άλλου τύπου άδειας χρήσης, η άδεια χρήσης αναφέρεται ρητώς.



Σκοπός της ενότητας

- Να γίνει ανάλυση & σχεδίαση ακολουθιακών κυκλωμάτων.
- Να γίνει ανάλυση καταστάσεων.
- Να γίνει αποκωδικοποίηση BCD σε Excess 3.



Ανάλυση & Σχεδίαση Ακολουθιακών Κυκλωμάτων

- Η ανάλυση
 - Ξεκινάει από λογικό διάγραμμα.
 - Ολοκληρώνεται με πίνακα / διάγραμμα καταστάσεων.
- Η σχεδίαση
 - Ξεκινάει από σύνολο προδιαγραφών.
 - Ολοκληρώνεται με λογικό διάγραμμα.



Σχεδιασμός ακολουθιακών κυκλωμάτων

- Αρχή: Μια λίστα / περιγραφή προδιαγραφών.
- Τέλος: Ένα λογικό διάγραμμα ή ένα σύνολο ελαχιστοποιημένων δυαδικών συναρτήσεων.
- # FFs που θα χρησιμοποιηθούν εξαρτάται από τον αριθμό των καταστάσεων (states) που χρειάζεται. Με n FFs, μπορούν να αναπαρασταθούν μέχρι και 2^n καταστάσεις.

ΠΡΟΣΟΧΗ: Οι καταστάσεις ενός κυκλώματος συνδέονται μόνο με τα flip-flop.



Βασική διαδικασία σχεδιασμού (1/2)

1. Προδιαγραφή (specification): καθορίζεται βάση της περιγραφής του προβλήματος.
2. Διατύπωση (formulation): παραγωγή του πίνακα καταστάσεων ή και του διαγράμματος καταστάσεων.
3. Ανάθεση καταστάσεων (state assignment): ανάθεση δυαδικού κώδικα σε κάθε κατάσταση (state encoding). Παραγωγή πίνακα καταστάσεων απαραίτητη (κωδικοποιημένος πίνακας καταστάσεων). Ελαχιστοποίηση καταστάσεων προαιρετική, συνήθως επιθυμητή.
4. Εξισώσεις Εισόδων FF (FF-input equations): επιλογή τύπου FF και παραγωγή των αντίστοιχων εξισώσεων από τον κωδικοποιημένο πίνακα καταστάσεων.



Βασική διαδικασία σχεδιασμού (2/2)

5. Εξισώσεις Εξόδων (primary output equations)
παραγωγή εξισώσεων από τον κωδικοποιημένο πίνακα καταστάσεων.
6. Βελτιστοποίηση (optimization)
των εξισώσεων στο 4. και 5. με χρήση K-χαρτών και άλλων εργαλείων.
7. Αντιστοίχιση τεχνολογίας (technology mapping)
σχεδιασμός λογικού διαγράμματος βάση των διαθέσιμων στοιχείων.
8. Επαλήθευση ορθότητας (verification).



Ελαχιστοποίηση Καταστάσεων

- Ονομάζουμε ελαχιστοποίηση καταστάσεων (state reduction) τη διαδικασία μείωσης του αριθμού των flip-flop σε ένα ακολουθιακό κύκλωμα.
- m flip-flop 2^m καταστάσεις, μείωση του αριθμού των καταστάσεων **ΜΠΟΡΕΙ** να οδηγήσει σε μείωση του αριθμού των flip-flop, όμως **ΜΠΟΡΕΙ** να απαιτηθούν περισσότερες πύλες.



Παράδειγμα Ελαχιστοποίησης

- Μας δίνεται το διάγραμμα καταστάσεων.
- Μας ενδιαφέρουν μόνο οι ακολουθίες **εισόδων και εξόδων**.
- Οι εσωτερικές καταστάσεις δε μας ενδιαφέρουν.
- Συμβολίζουμε με **γράμματα** αντί για αριθμούς τις καταστάσεις των flip-flop.



Το Διάγραμμα καταστάσεων του παραδείγματος

Υπάρχει απειρία ακολουθιών εισόδου η οποία έχει ως αποτέλεσμα μια ακολουθία εξόδου.

Παράδειγμα ακολουθίας εισόδου:

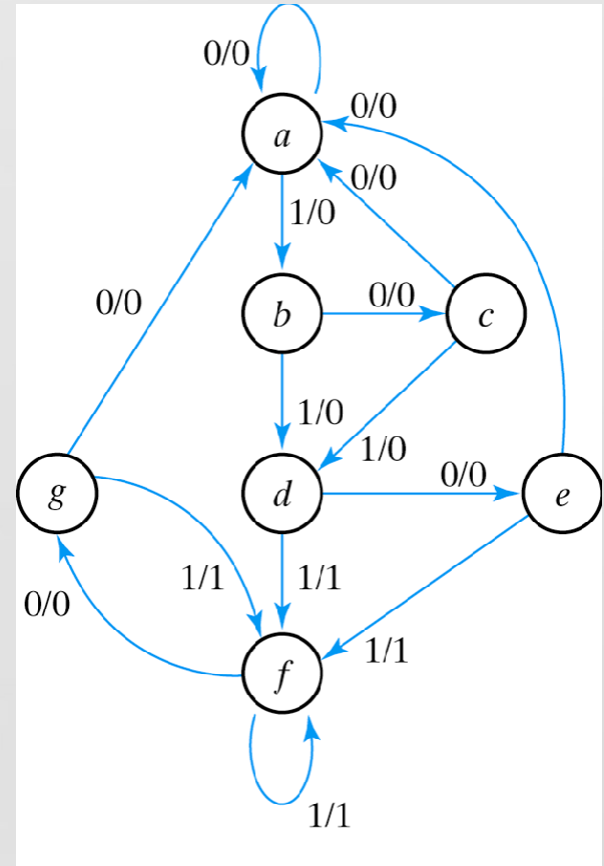
01010110100

Κατάσταση:

aabcdeffgfg

Ακολουθία εξόδου:

00000110100



Παράδειγμα ελαχιστοποίησης καταστάσεων

- Αν βρούμε ένα κύκλωμα το οποίο έχει λιγότερες από 7 καταστάσεις και για οποιαδήποτε ακολουθία εισόδου μας δίνει την ίδια ακολουθία εξόδου τότε τα κυκλώματα είναι **ισοδύναμα** (ως προς την είσοδο / έξοδο).
- Μπορούμε να το επιτύχουμε χρησιμοποιώντας τον **πίνακα καταστάσεων**.



Βασική Αρχή Ελαχιστοποίησης

“Ορίζουμε δύο καταστάσεις ως ισοδύναμες, όταν για κάθε μέλος του συνόλου των εισόδων, δίνουν ακριβώς την ίδια έξοδο και προκαλούν μετάβαση του κυκλώματος, είτε στην ίδια κατάσταση, είτε σε μια ισοδύναμη κατάσταση”.



Αρχικός Πίνακας Καταστάσεων (1)

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x = 0$	$x = 1$	$x = 0$	$x = 1$
a	a	b	0	0
b	c	d	0	0
c	a	d	0	0
d	e	f	0	1
e	a	f	0	1
f	g	f	0	1
g	a	f	0	1



Αρχικός Πίνακας Καταστάσεων (2)

- καταστάσεις g, e
 - Προκαλούν μεταβάσεις στις καταστάσεις a και f ,
 - εξόδους 0 και 1
 - για είσοδο $x = 0$ και $x = 1$, αντίστοιχα.
- $\implies g, e$ είναι ισοδύναμες και μπορεί να αντικατασταθεί η g με την e .



Μείωση του πίνακα καταστάσεων

- Η κατάσταση f είναι ισοδύναμη με την κατάσταση d. Μπορούμε να αφαιρέσουμε τη μια κατάσταση.

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	x = 0	x = 1	x = 0	x = 1
a	a	b	0	0
b	c	d	0	0
c	a	d	0	0
d	e	f	0	1
e	a	f	0	1
f	e	f	0	1



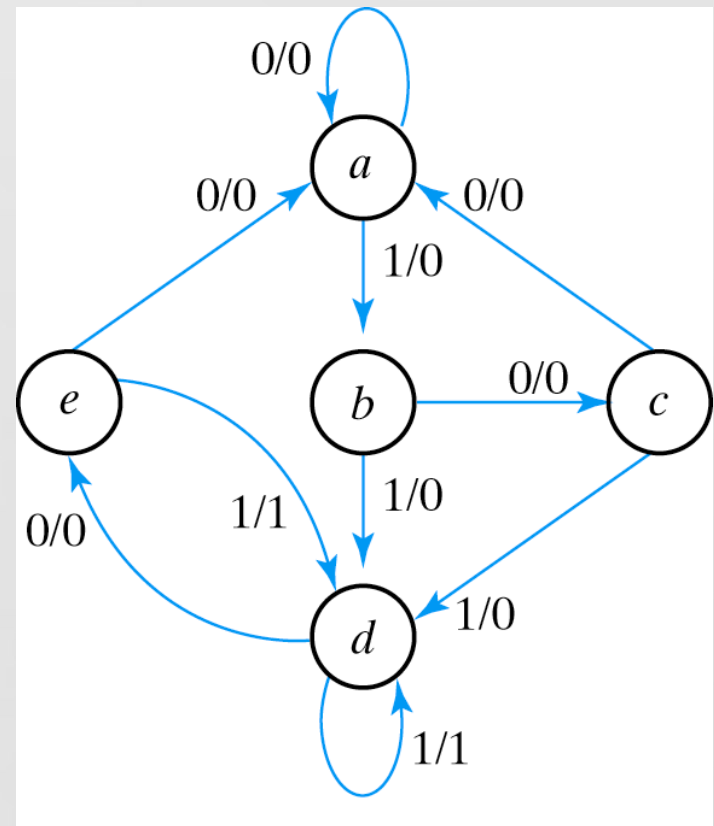
Ελαχιστοποιημένος Πίνακας Καταστάσεων

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x = 0$	$x = 1$	$x = 0$	$x = 1$
a	a	b	0	0
b	c	d	0	0
c	a	d	0	0
d	e	d	0	1
e	a	d	0	1



Ελαχιστοποιημένο διάγραμμα καταστάσεων

- Αντί για 7 καταστάσεις χρησιμοποιούνται 5 καταστάσεις.



Κωδικοποίηση καταστάσεων

- Αντιστοιχούμε κωδικοποιημένες δυαδικές τιμές στις καταστάσεις:
 - 1η κωδικοποίηση: Δυαδική (απλούστερος)
000, 001, 010, 011, 100.
 - 2η κωδικοποίηση: Gray (καλύτερο για απλοποίηση με χάρτη K)
000, 001, 011, 010, 110.
 - 3η κωδικοποίηση: Ένα ενεργό (χρησιμοποιείται για συστήματα ελέγχου)
00001, 00010, 00100, 01000, 10000.



Ελαχιστοποιημένος Πίνακας Καταστάσεων με Κωδικοποίηση 1

- Η πολυπλοκότητα του ακολουθιακού κυκλώματος εξαρτάται από την κωδικοποίηση δυαδικών καταστάσεων.

Παρούσα κατάσταση	Επόμενη κατάσταση		Έξοδος	
	$x = 0$	$x = 1$	$x = 0$	$x = 1$
000	000	001	0	0
001	010	011	0	0
010	000	011	0	0
011	100	011	0	1
100	000	011	0	1



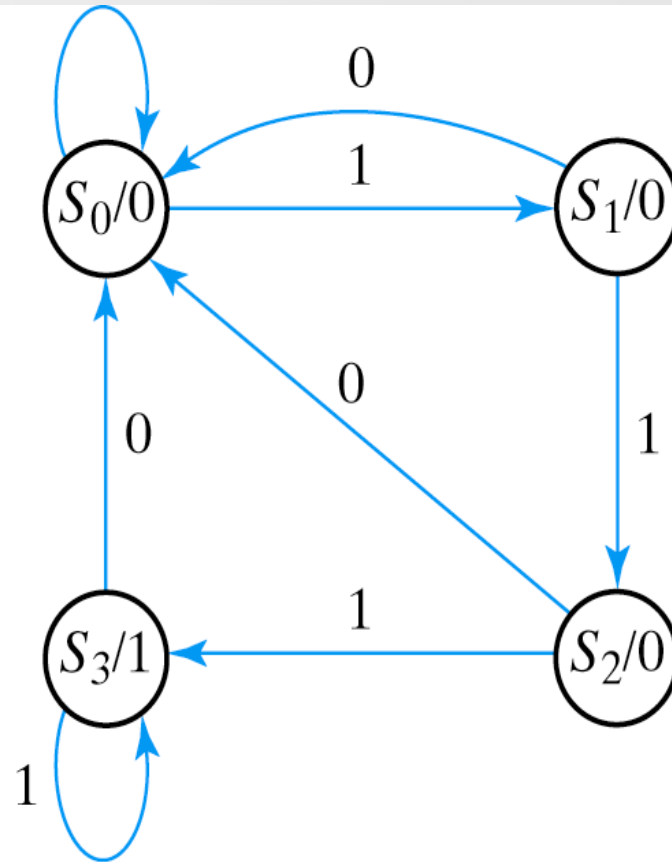
Διαδικασία Σχεδίασης (Παράδειγμα)

- Να σχεδιαστεί ένα κύκλωμα το οποίο ανιχνεύει τρία ή περισσότερα διαδοχικά 1 σε μια σειρά από bit που λαμβάνονται σε μια γραμμή εισόδου.

ΑΡΧΙΚΑ: Εξάγουμε το διάγραμμα καταστάσεων του κυκλώματος.



Διάγραμμα καταστάσεων για ανιχνευτή ακολουθίας



Πίνακας καταστάσεων για τον ανιχνευτή ακολουθίας

Σχεδιασμός με D flip-flop

Παρούσα κατάσταση		Είσοδος	Επόμενη κατάσταση		Έξοδος
A	B	x	A	B	γ
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	0
0	1	1	1	0	0
1	0	0	0	0	0
1	0	1	1	1	0
1	1	0	0	0	1
1	1	1	1	1	1

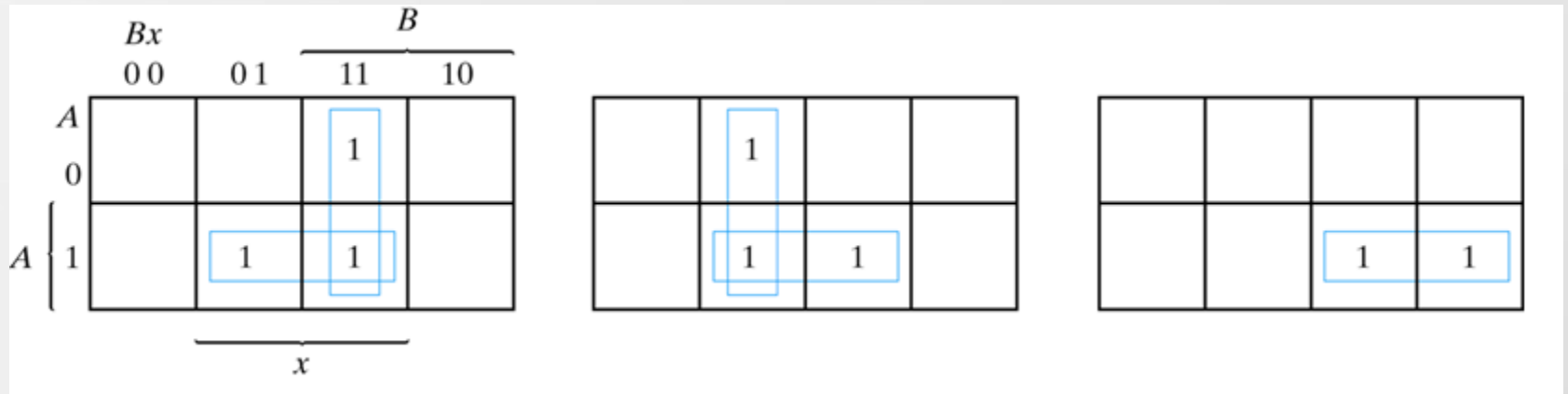
$$A(t+1) = D_a(A, B, x) = \Sigma(3, 5, 7)$$

$$B(t+1) = D_b(A, B, x) = \Sigma(1, 5, 7)$$

$$\gamma(A, B, x) = \Sigma(6, 7)$$



Χάρτες για τον ανιχνευτή ακολουθίας



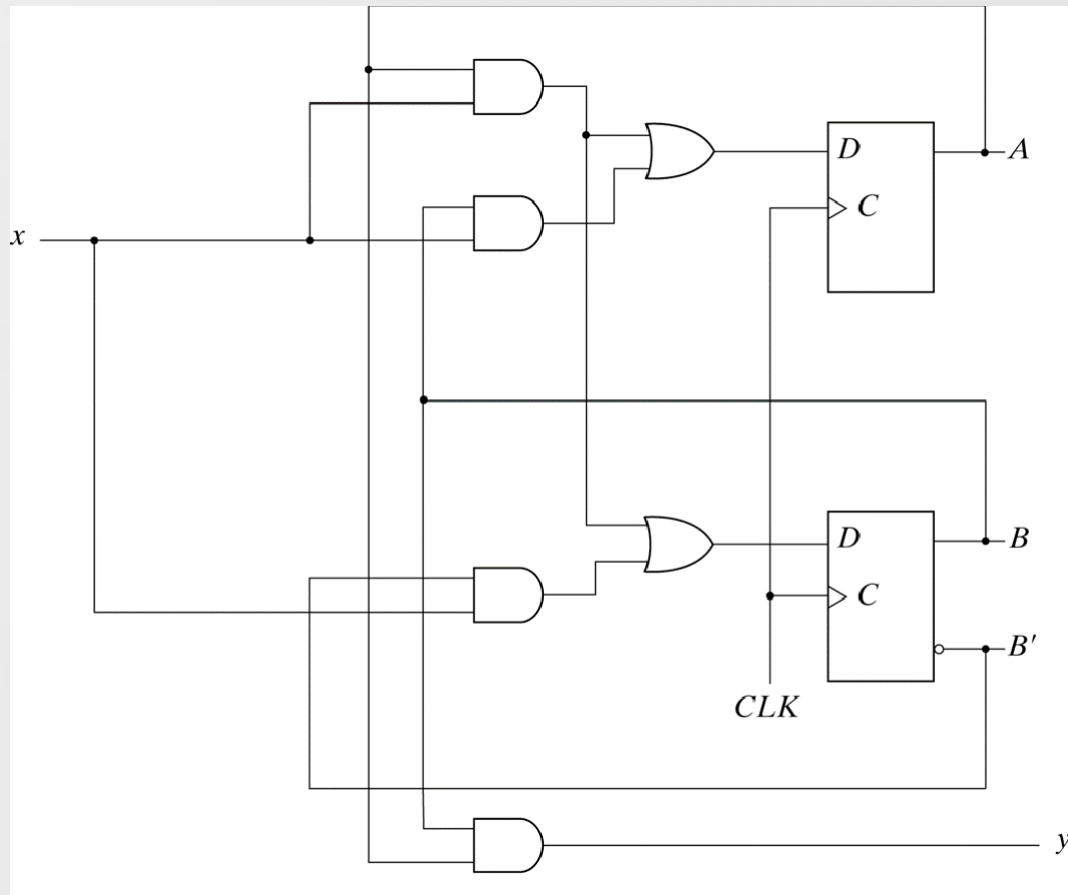
$$D_A = Ax + Bx$$

$$D_B = Ax + B'x$$

$$y = AB$$



Λογικό διάγραμμα του ανιχνευτή ακολουθίας



Σχεδιασμός με flip-flop που δεν είναι τύπου D

- Ο σχεδιασμός με flip-flop που δεν είναι τύπου D περιπλέκεται.
- Στο D ff οι εξισώσεις εισόδου προκύπτουν από την επόμενη κατάσταση.
- Για τα JK, TT απαιτούνται οι πίνακες διέγερσης των flip-flop.



Πίνακες διέγερσης των flip-flop

Q(t)	Q(t+1)	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

(α) JK

Q(t)	Q(t+1)	T
0	0	0
0	1	1
1	0	1
1	1	0

(β) T

Ο πίνακας διέγερσης μας δίνει τις τιμές που πρέπει να έχουν οι είσοδοι για να έχουμε μια συγκεκριμένη μετάβαση.

Το X δείχνει αδιάφορο όρο.



Παράδειγμα σύνθεσης με JK flip-flop (1)

Παρούσα κατάσταση		Είσοδος	Επόμενη κατάσταση		Είσοδοι flip-flop			
A	B	x	A	B	J_A	K_A	J_B	K_B
0	0	0	0	0	0	X	0	X
0	0	1	0	1	0	X	1	X
0	1	0	1	0	1	X	X	1
0	1	1	0	1	0	X	X	0
1	0	0	1	0	X	0	0	X
1	0	1	1	1	X	0	1	X
1	1	0	1	1	X	0	X	0
1	1	1	1	0	X	1	X	1



Παράδειγμα σύνθεσης με JK flip-flop (2)

Βρίσκουμε τους ελαχιστόρους για κάθε είσοδο (A, B, x):

$$J_A = \Sigma(2)$$

$$J_A = D(4, 5, 6, 7)$$

Είσοδοι flip-flop			
J_A	K_A	J_B	K_B
0	X	0	X
0	X	1	X
1	X	X	1
0	X	X	0
X	0	0	X
X	0	1	X
X	0	X	0
X	1	X	1



Παράδειγμα σύνθεσης με JK: K-χάρτης

		Bx		B	
		00	01	11	10
A	0				1
	1	x	x	x	x

x

$$J_A = Bx'$$

		Bx		B	
		00	01	11	10
A	0	x	x	x	x
	1			1	

x

$$K_A = Bx$$

		Bx		B	
		00	01	11	10
A	0		1	x	x
	1		1	x	x

x

$$J_B = x$$

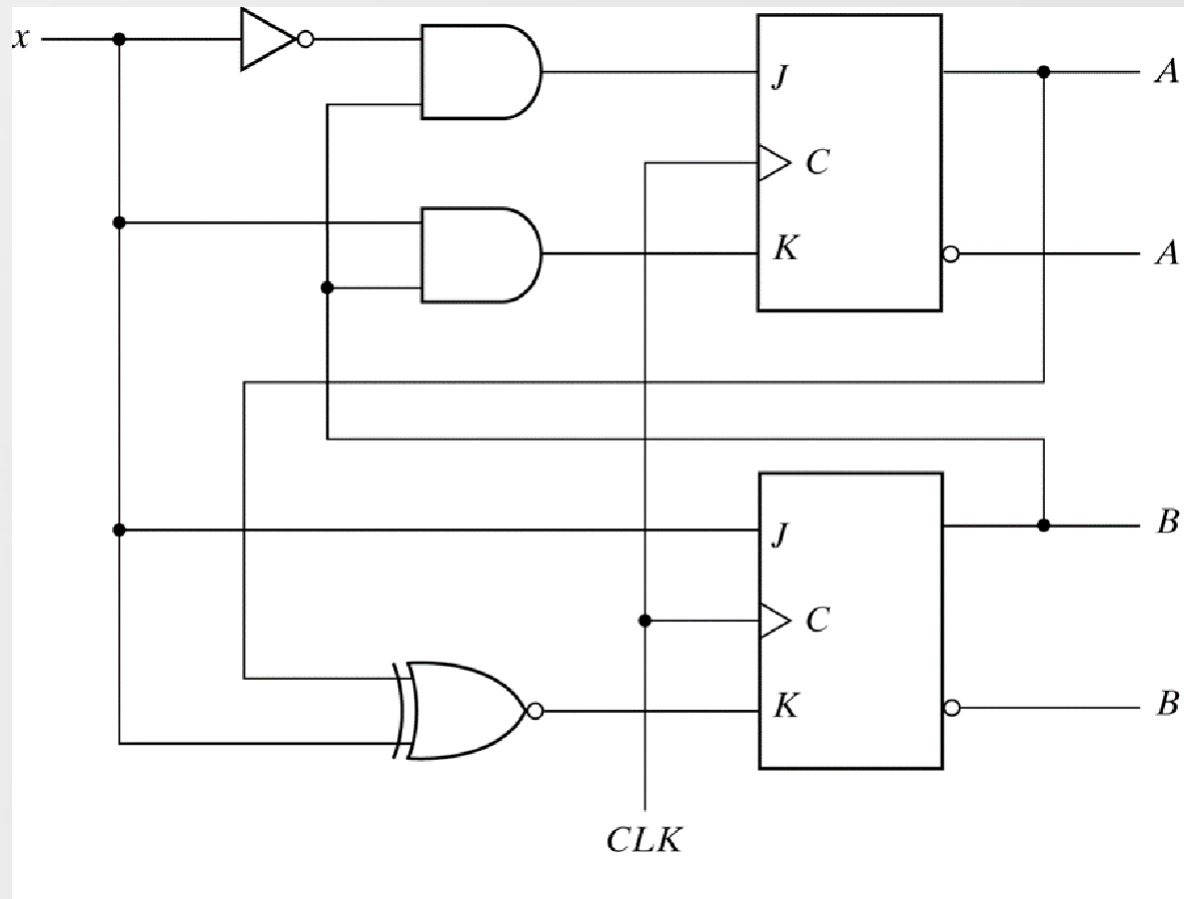
		Bx		B	
		00	01	11	10
A	0	x	x		1
	1	x	x	1	

x

$$K_B = (A \oplus x)'$$



Το λογικό διάγραμμα του ακολουθιακού κυκλώματος



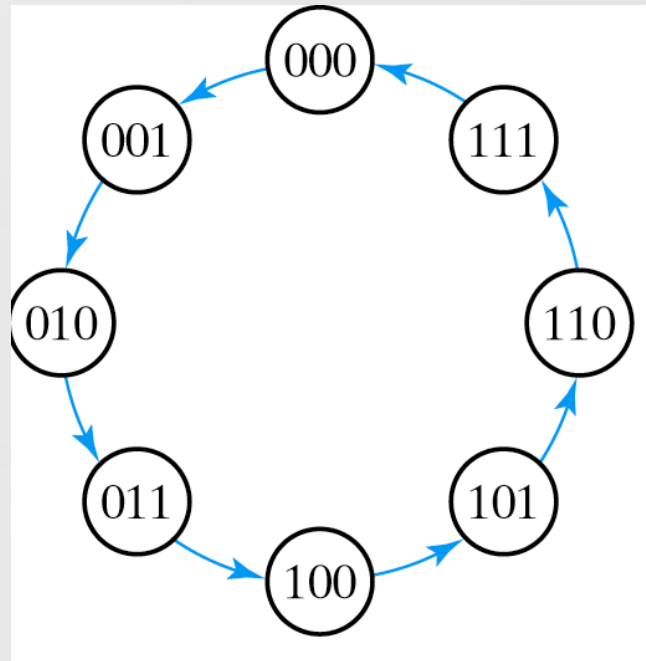
Παράδειγμα σύνθεσης με T flip-flop

- Παράδειγμα με n bit μετρητή.
- Δυαδική μέτρηση από 0 έως $2^n - 1$.



Διάγραμμα καταστάσεων ενός δυαδικού μετρητή 3 bit

- Δεν υπάρχει είσοδος.
- Η μετάβαση γίνεται στον παλμό του ρολογιού.
- Το ρολόι ΔΕΝ είναι είσοδος

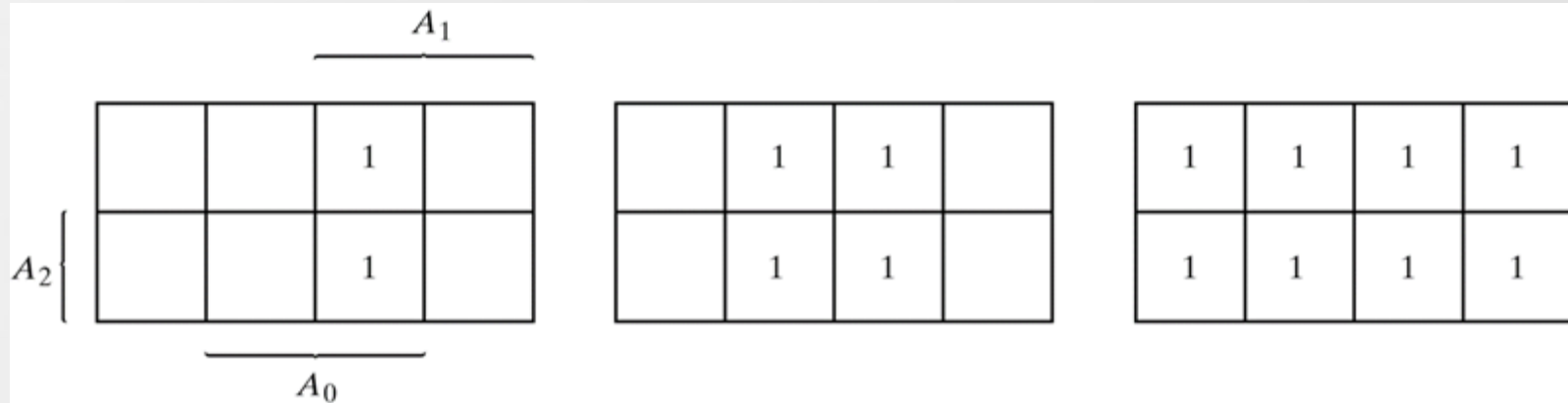


Πίνακας καταστάσεων ενός μετρητή 3 bit

Παρούσα κατάσταση		Είσοδος	Επόμενη κατάσταση			Είσοδοι flip-flop		
A_2	A_1	A_0	A_2	A_1	A_0	T_{A2}	T_{A1}	T_{A0}
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	0	1
1	1	1	0	0	0	1	1	1



Χάρτες για το δυαδικό μετρητή 3 bit



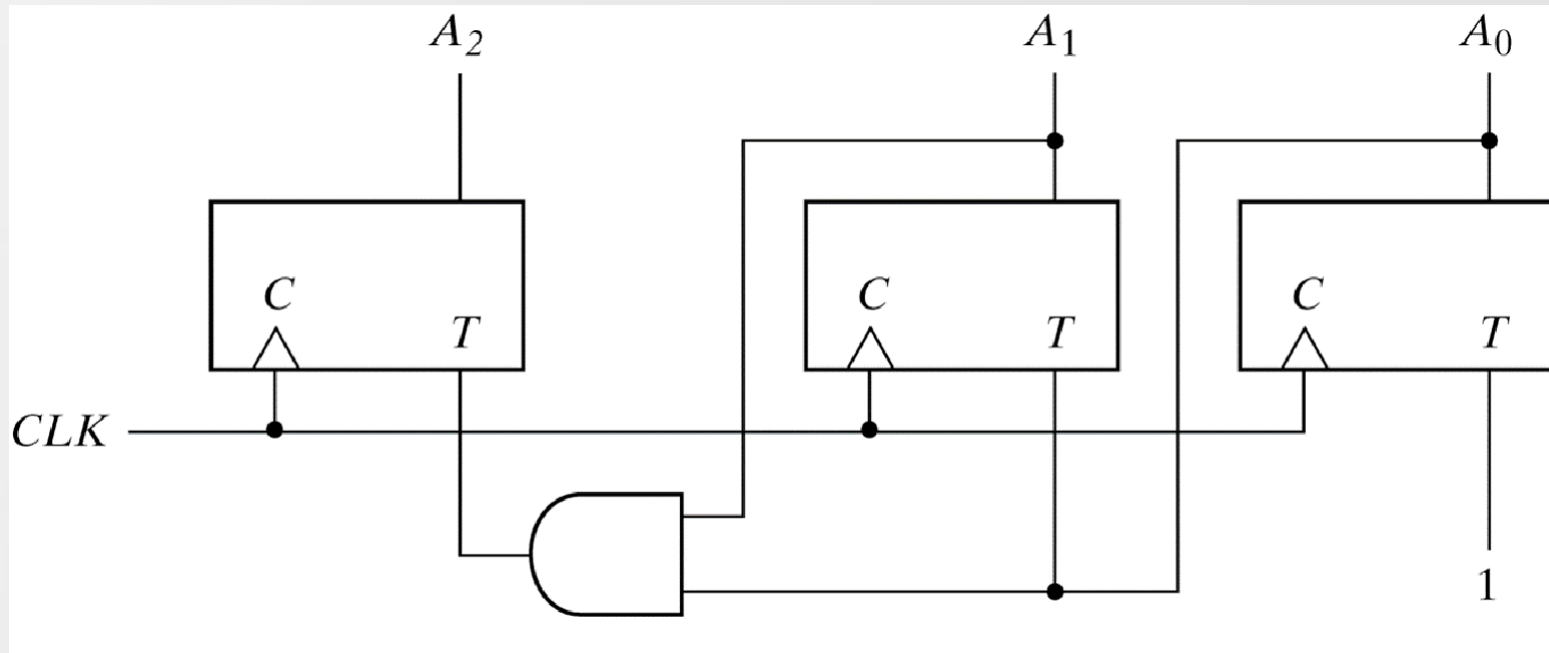
$$T_{A_2} = A_1 A_0$$

$$T_{A_1} = A_0$$

$$T_{A_0} = 1$$



Λογικό διάγραμμα του δυαδικού μετρητή 3 bit



Παράδειγμα: Παραγωγή διαγράμματος και καταστάσεων για ανιχνευτή ακολουθίας

- Σχεδιάστε ένα σύγχρονο ανιχνευτή ακολουθίας με μια είσοδο (X) και μία έξοδο (Y).
- Το κύκλωμα έχει έξοδο $Y = 1$ κάθε φορά που αναγνωρίζει σε μια σειρά bits στην είσοδο του κυκλώματος X (input sequence pattern) την ακολουθία 0101. Στις άλλες περιπτώσεις, $Y = 0$.
- Για παράδειγμα, όταν η ακολουθία εισόδου είναι 0101010000, η αντίστοιχη ακολουθία εξόδου είναι 0001010000.



Παράδειγμα (συν.)

- Το διάγραμμα καταστάσεων του ανιχνευτή μπορεί να παραχθεί με **τέσσερις** καταστάσεις: A, B, C, και D.
- Γιατί τέσσερις? Τι σημαίνει?
 - A: δεν έχουμε κανένα κομμάτι από την επιθυμητή ακολουθία.
 - B: έχουμε το πρώτο 0.
 - C: έχουμε τη ακολουθία 01.
 - D: έχουμε τη ακολουθία 010.
- Εάν ο ανιχνευτής είναι στην κατάσταση D και η επόμενη τιμή στην είσοδο X είναι '1', τότε η ακολουθία '0101' αναγνωρίζεται και $Y = 1$.



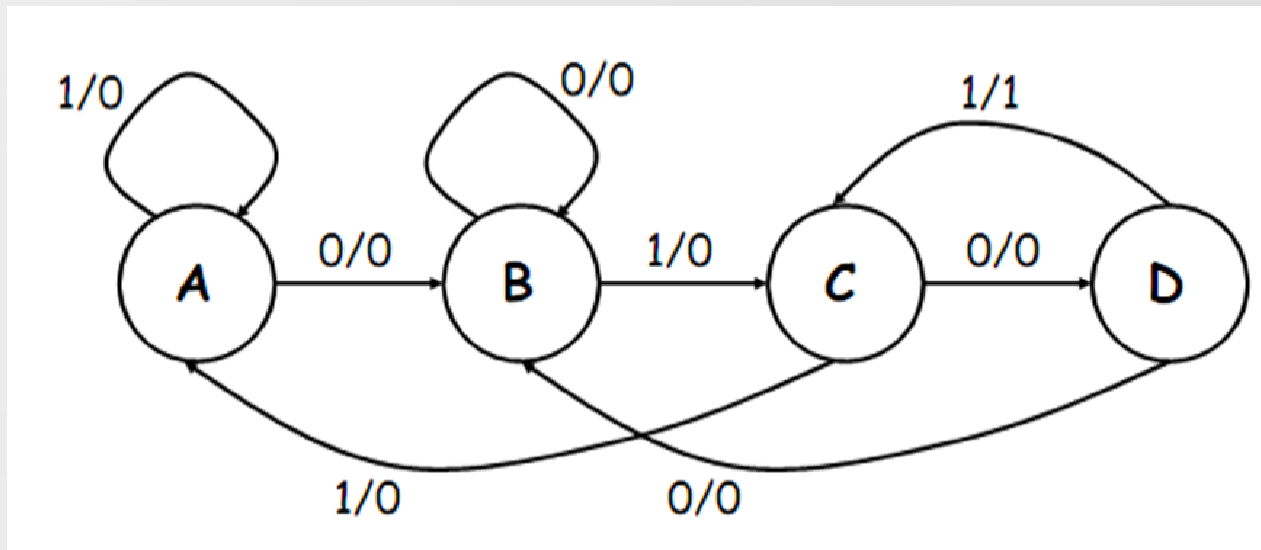
Παράδειγμα: Διάγραμμα καταστάσεων

A: δεν έχουμε κανένα κομμάτι από την επιθυμητή ακολουθία (= 0101).

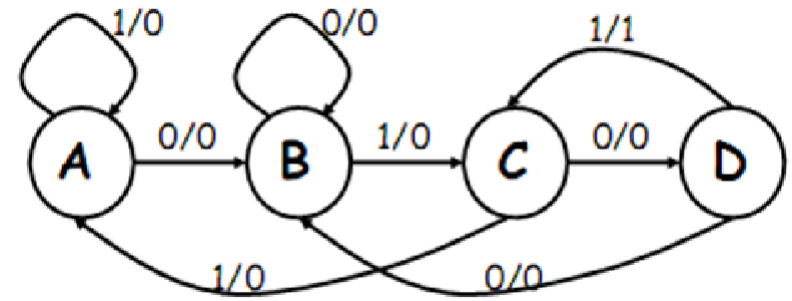
B: έχουμε το πρώτο 0.

C: έχουμε τη ακολουθία 01.

D: έχουμε τη ακολουθία 010.



Παράδειγμα: Πίνακας Καταστάσεων (1)



Παρούσα Κατάσταση	Είσοδος Χ	Επόμενη κατάσταση	Έξοδος Υ
0	0	B	0
0	1	A	0
B	0	B	0
B	1	C	0
C	0	D	0
C	1	A	0
D	0	B	0
D	1	C	1



Παράδειγμα: Πίνακας Καταστάσεων (2)

- Εναλλακτικά:

Παρούσα Κατάσταση	(επόμενη κατάσταση, έξοδος) $X = 0$	(επόμενη κατάσταση, έξοδος) $X=1$
A	(B, 0)	(A, 0)
B	(B, 0)	(C, 0)
C	(D, 0)	(C, 0)
D	(B, 0)	(C, 1)



Παράδειγμα (συν.)

- Επόμενο βήμα \rightarrow ελαχιστοποίηση καταστάσεων: σε αυτό το παράδειγμα, περαιτέρω ελαχιστοποίηση δεν είναι δυνατή (κανένα ζεύγος καταστάσεων δεν είναι ισοδύναμο ή αχρησιμοποίητο).

- Επόμενο βήμα \rightarrow ανάθεση καταστάσεων:

Ανάθεση δυαδικού κώδικα σε κάθε κατάσταση.

Αφού υπάρχουν 4 καταστάσεις, χρειάζονται δύο μεταβλητές καταστάσεων, S_1 και S_0 , και οι τιμές που αναθέτονται στις 4 καταστάσεις είναι:

00 \rightarrow A,

01 \rightarrow B,

10 \rightarrow C,

11 \rightarrow D.

2 μεταβλητές δηλαδή 2 flip-flops



Παράδειγμα:

Κωδικοποιημένος Πίνακας Καταστάσεων & Εξισώσεις (1)

Παρούσα Κατάσταση S_1S_0	(επόμενη κατάσταση $S_1^+S_0^+$, έξοδος Y) $X = 0$	(επόμενη κατάσταση $S_1^+S_0^+$, έξοδος Y) $X = 1$
00	(01, 0)	(00, 0)
01	(01, 0)	(10, 0)
10	(11, 0)	(00, 0)
11	(01, 0)	(10, 1)

Άρα, αν θεωρήσουμε D-FFs:

$$D_{s1} = S_1^+ = S_1S_0'X + S_1'S_0X + S_1S_0'X$$

$$D_{s0} = S_0^+ = S_1'S_0'X + S_1'S_0X + S_1S_0'X$$

$$Y = S_1S_0'X \quad \dots\text{ακολουθεί δικαιολόγηση....}$$



Παράδειγμα:

Κωδικοποιημένος Πίνακας Καταστάσεων & Εξισώσεις (2)

Παρούσα Κατάσταση S_1S_0	(επόμενη κατάσταση $S_1^+S_0^+$, έξοδος Y) $X = 0$	(επόμενη κατάσταση $S_1^+S_0^+$, έξοδος Y) $X = 1$
00	(01, 0)	(00, 0)
01	(01, 0)	(10, 0)
10	(11, 0)	(00, 0)
11	(01, 0)	(10, 1)

Άρα, αν θεωρήσουμε D-FFs:

$$D_{s1} = S_1^+ = S_1S_0'X' + S_1'S_0X + S_1S_0X$$

Το $S1^*$ είναι 1 σε 3 καταστάσεις



Βελτιστοποίηση εξισώσεων & αντιστοίχιση τεχνολογίας

$$D_{s1} = S_1^+ = S_1 S_0 'X' + S_1 'S_0 X + S_1 S_0 X$$

$$D_{s0} = S_0^+ = S_1 'S_0 'X' + S_1 'S_0 X' + S_1 S_0 'X' + S_1 S_0 X'$$

$$Y = S_1 S_0 X$$

- Βελτιστοποίηση βάσει χαρτών Karnaugh.
- Αντιστοίχιση τεχνολογίας ...
- Επαλήθευση ...



Υλοποίηση με Μοντέλο Moore του ανιχνευτή ακολουθίας

- Το προηγούμενο παράδειγμα βασιζόταν στο μοντέλο Mealy.
- Στο μοντέλο Moore, η έξοδος εξαρτάται άμεσα μόνο από την παρούσα κατάσταση.
- Χρειαζόμαστε ακόμη μία κατάσταση “E” η οποία δίνει πάντα 1 όταν έχουμε 0101.
- Άρα:
 - A: δεν έχουμε κανένα κομμάτι από την επιθυμητή ακολουθία, $Y = 0$.
 - B: έχουμε το πρώτο 0, $Y = 0$.
 - C: έχουμε τη ακολουθία 01, $Y = 0$.
 - D: έχουμε τη ακολουθία 010, $Y = 0$.
 - E: έχουμε τη ακολουθία 0101, $Y = 1$.



Διάγραμμα Καταστάσεων για μοντέλο Moore (1)

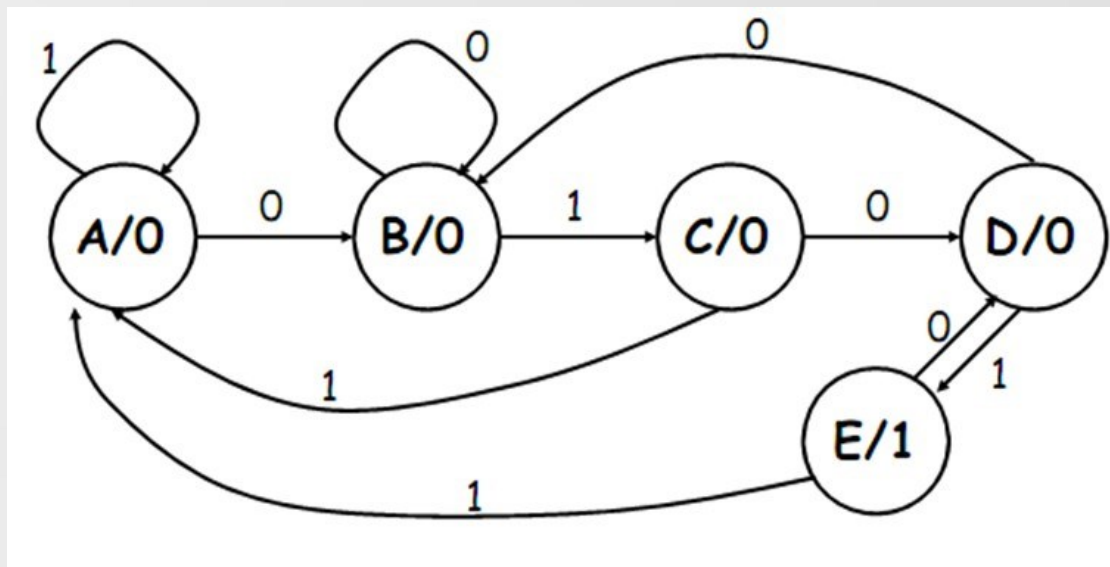
A: δεν έχουμε κανένα κομμάτι από την επιθυμητή ακολουθία, $Y = 0$.

B: έχουμε το πρώτο 0, $Y = 0$.

C: έχουμε τη ακολουθία 01, $Y = 0$.

D: έχουμε τη ακολουθία 010, $Y = 0$.

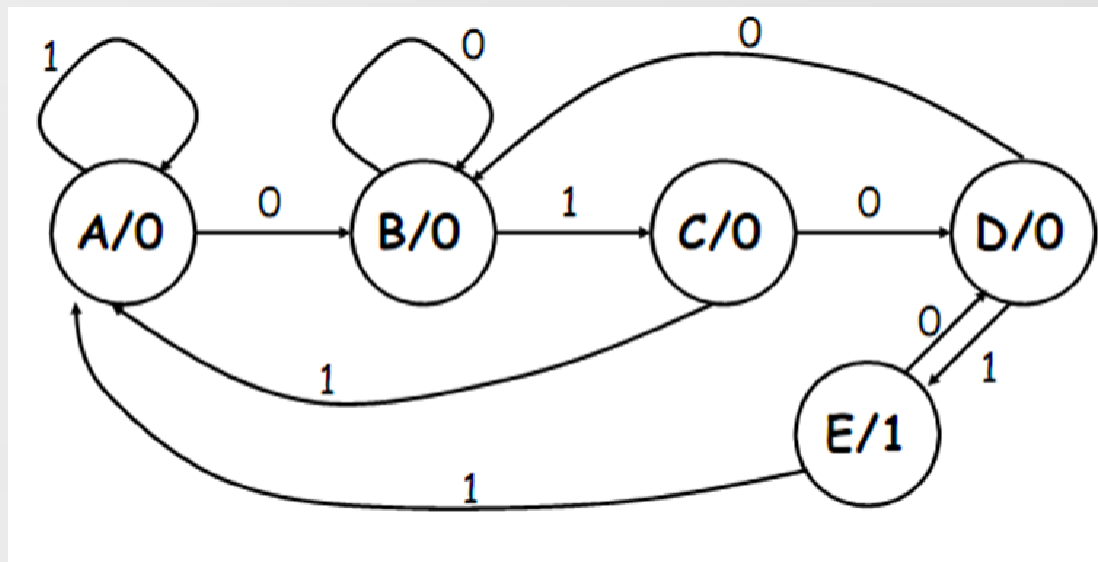
E: έχουμε τη ακολουθία 0101, $Y = 1$.



Διάγραμμα Καταστάσεων για μοντέλο Moore (2)

Βρείτε:

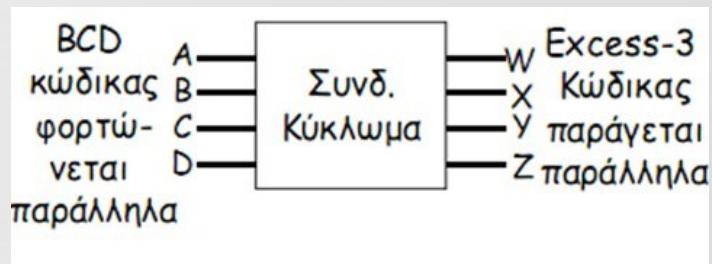
- (i) τον καινούργιο πίνακα καταστάσεων
- (ii) Κωδικοποίηση καταστάσεων,
- (iii) τον καινούργιο κωδικοποιημένο πίνακα καταστάσεων,
- (iv) ελαχιστοποίηση και υλοποίηση με D-FFs.



Παράδειγμα 2: Αποκωδικοποιητής BCD σε excess-3

3

- Βρείτε το διάγραμμα καταστάσεων και πίνακα καταστάσεων ενός αποκωδικοποιητή Binary-Coded-Decimal σε Excess-3.
- Θυμηθείτε τον πίνακα αληθείας του αντίστοιχου συνδυαστικού κυκλώματος που φαίνεται στα δεξιά.



Δεκαδικό ψηφίο	Είσοδοι BCD				Έξοδοι Excess-3			
	A	B	C	D	W	X	Y	Z
0	0	0	0	0	0	0	1	1
1	0	0	0	1	0	1	0	0
2	0	0	1	0	0	1	0	1
3	0	0	1	1	0	1	1	0
4	0	1	0	0	0	1	1	1
5	0	1	0	1	1	0	0	0
6	0	1	1	0	1	0	0	1
7	0	1	1	1	1	0	1	0
8	1	0	0	0	1	0	1	1
9	1	0	0	1	1	1	0	0



Αναδιάταξη Πίνακα

Μετασχηματισμός πίνακα ξανά:

Ταξινόμηση των γραμμών του πίνακα βάση κοινών προθεμάτων

Input BCD				Output Excess-3			
I _D	I _C	I _B	I _A	O _D	O _C	O _B	O _A
0	0	0	0	1	1	0	0
1	0	0	0	0	0	1	0
0	1	0	0	1	0	1	0
1	1	0	0	0	1	1	0
0	0	1	0	1	1	1	0
1	0	1	0	0	0	0	1
0	1	1	0	1	0	0	1
1	1	1	0	0	1	0	0
0	0	0	1	1	1	0	1
1	0	0	1	0	0	1	1

→

Input BCD				Output Excess-3			
I _D	I _C	I _B	I _A	O _D	O _C	O _B	O _A
0	0	0	0	1	1	0	0
0	0	0	1	1	1	0	1
0	0	1	0	1	1	1	0
0	1	0	0	1	0	1	0
0	1	1	0	1	0	0	1
1	0	0	0	0	0	1	0
1	0	0	1	0	0	1	1
1	0	1	0	0	0	0	1
1	1	0	0	0	1	1	0
1	1	1	0	0	1	0	1



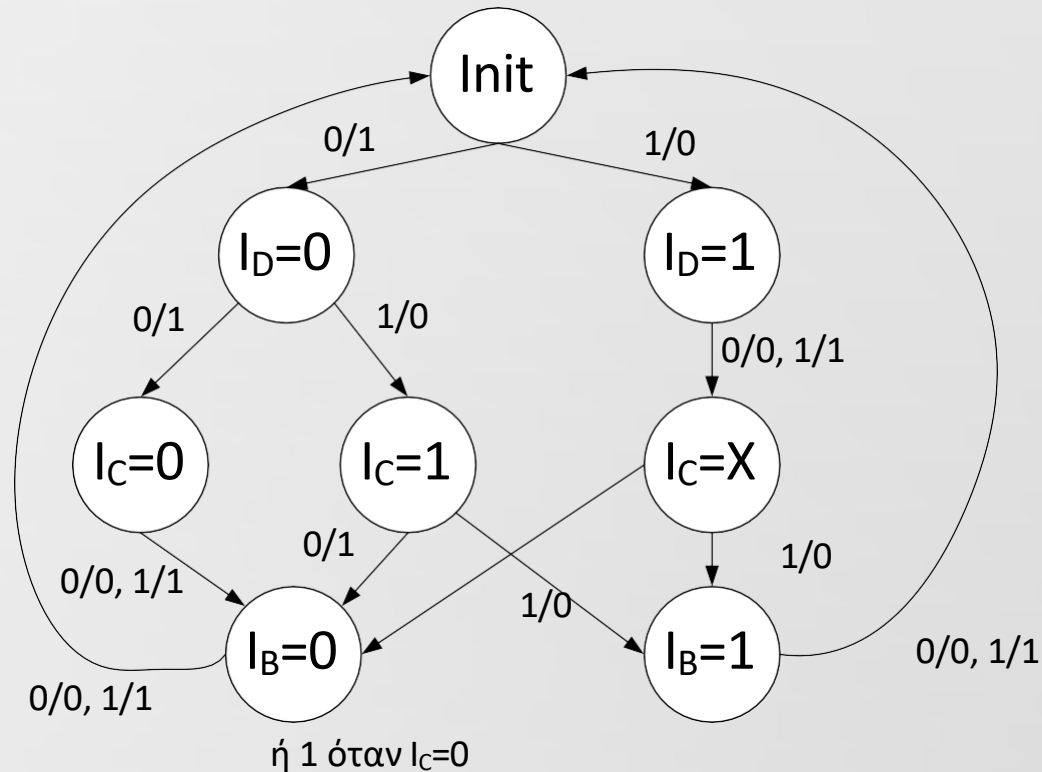
Αποκωδικοποιητής BCD-σε-EXCESS 3

- Μπορούμε τώρα να χρησιμοποιήσουμε τον τελευταίο πίνακα για να βρούμε το αντίστοιχο διάγραμμα καταστάσεων.
- Θυμηθείτε, η έξοδος O εξαρτάται από την είσοδο I και την παρούσα κατάσταση.
- Επίσης, το κύκλωμα ΠΡΕΠΕΙ να είναι έτοιμο να λάβει μια νέα ακολουθία εισόδων 4-bit μόλις η προηγούμενη ακολουθία έχει ολοκληρωθεί.



Παράδειγμα 2: Διάγραμμα Καταστάσεων (1)

Αν $I_d = 1$ τότε bit εξόδου $O_d = 0$

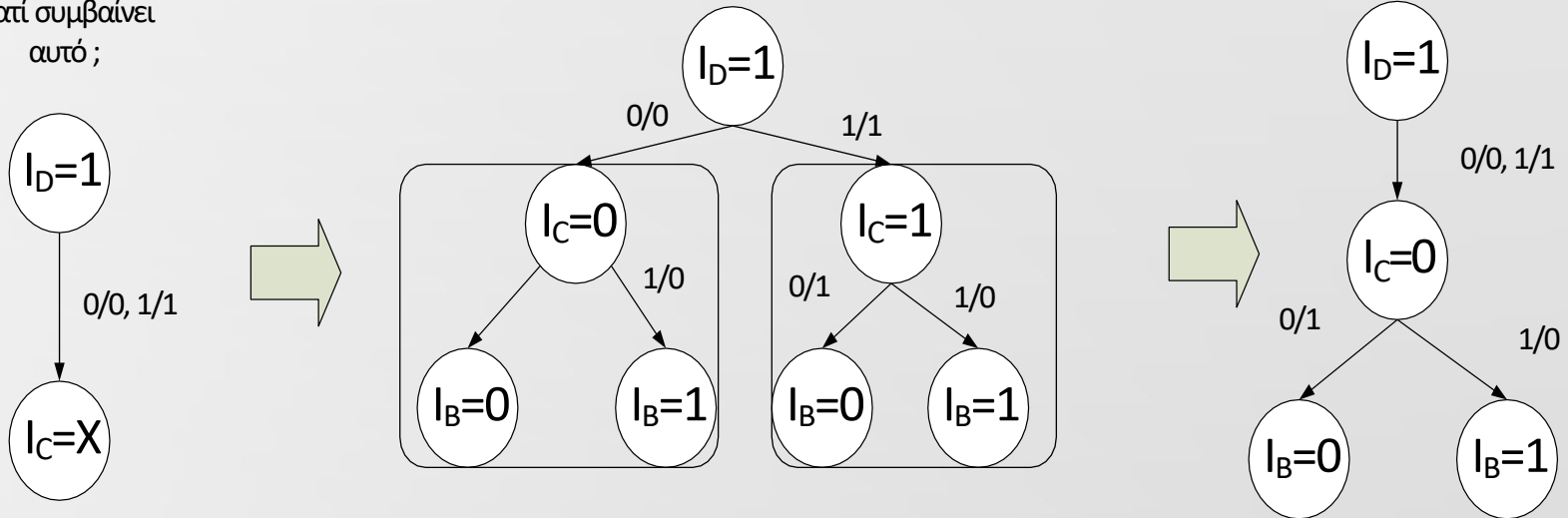


Αναλύεται στην επόμενη διαφάνεια



Παράδειγμα 2: Διάγραμμα Καταστάσεων (2)

Γιατί συμβαίνει
αυτό ;



Οι δύο επισημασμένοι γράφοι είναι ισομορφικοί, δηλαδή ίδιες μεταβάσεις οδηγούν στην ίδια επόμενη κατάσταση. Αυτός είναι πλεονασμός και μπορεί να απαλειφθεί με την ένωση των δύο καταστάσεων I_C σε μια.



Τέλος Ενότητας



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο

