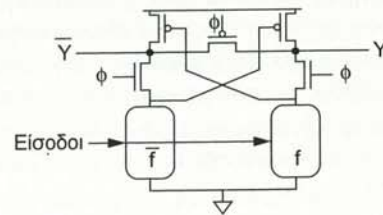


- 9.42 Το Σχήμα 9.69 παρουσιάζει μια πύλη διαφορικής δομής διακοπτόμενης εξόδου (Switched Output Differential Structure, SODS). Εξηγήστε πώς λειτουργεί η πύλη και σχεδιάστε τις κυματομορφές της πύλης όταν λειτουργεί ως αντιστροφέας/απομονωτής. Σχολιάστε τα πλεονεκτήματα και μειονεκτήματα της συγκεκριμένης λογικής οικογένειας.



ΣΧΗΜΑ 9.69 SODS.

- 9.43 Επιλέξτε οποιαδήποτε από τις λογικές οικογένειες (εκτός της SODS, Άσκηση 9.42) που αναφέραμε στην Ενότητα 9.4.4 ή έχει δημοσιευθεί σε κάποια πρόσφατη εργασία. Βασιζόμενοι στην κρίση σας, αξιολογήστε την εργασία στην οποία αρχικά προτάθηκε το συγκεκριμένο κύκλωμα. Σχεδιάστε έναν αντιστροφέα ή έναν απομονωτή και εξηγήστε πώς λειτουργεί, χρησιμοποιώντας τις κατάλληλες κυματομορφές. Ποια είναι τα ισχυρά σημεία της συγκεκριμένης οικογένειας; Εάν ήσασταν υπεύθυνοι για την επιλογή του στυλ σχεδίασης για να μεγάλο ολοκληρωμένο, ποια ζητήματα θα σας απασχολούσαν περισσότερο αναφορικά με τη συγκεκριμένη οικογένεια;
- 9.44 Βασιζόμενοι στο ιδανικό (μεγάλου μήκους καναλιού) μοντέλο, διατυπώστε μια έκφραση για τον υπολογισμό της V_{out} του ψευδο-nMOS αντιστροφέα που απεικονίζεται στο Σχήμα 9.13, θεωρώντας ότι $V_{in} = V_{DD}$. Η V_{out} θα πρέπει να δίνεται ως συνάρτηση των τάσεων κατωφλίου και των τιμών β των δύο τρανζίστορ. Υποθέστε ότι $V_{out} < |V_{tp}|$.

Σχεδίαση Ακολουθιακών Κυκλωμάτων

10

10.1 Εισαγωγή

Στο Κεφάλαιο 9 μελετήσαμε τα *συνδυαστικά* (combinational) κυκλώματα, στα οποία η έξοδος είναι συνάρτηση των τρέχουσών εισόδων. Στο παρόν κεφάλαιο θα μελετήσουμε τα *ακολουθιακά* (sequential) κυκλώματα, στα οποία η έξοδος εξαρτάται τόσο από τις τρέχουσες όσο και από τις προηγούμενες εισόδους· αυτά τα κυκλώματα λέγεται ότι έχουν *καταστάσεις* (states). Οι μηχανές πεπερασμένων καταστάσεων (finite state machines) και οι δομές με διαδοχική διοχέτευση (pipeline) είναι δύο χαρακτηριστικά παραδείγματα ακολουθιακών κυκλωμάτων.

Τα ακολουθιακά κυκλώματα σχεδιάζονται συνήθως με flip-flop ή μανδαλωτές, τα οποία σε ορισμένες περιπτώσεις αποκαλούνται *στοιχεία μνήμης* διότι κατακρατούν (διατηρούν) δεδομένα – τα αποκαλούμενα *σύμβολα* (tokens). Ο σκοπός αυτών των στοιχείων δεν είναι να λειτουργούν ως πραγματικές μνήμες (δηλ. να αποθηκεύουν σύμβολα), αλλά να επιβάλλουν μια ακολουθία (sequence), μέσω της οποίας επιτυγχάνεται η διαφοροποίηση του *τρέχοντος* συμβόλου από το *προηγούμενο* ή το *επόμενο* σύμβολο. Για το λόγο αυτό αποκαλούνται *ακολουθιακά στοιχεία* (sequencing elements) [Harris01a]. Εάν δεν υπήρχαν ακολουθιακά στοιχεία σ' ένα κύκλωμα, το επόμενο σύμβολο θα μπορούσε, κατά τη διάρκεια της επεξεργασίας, να προλάβει το τρέχον σύμβολο, με αποτέλεσμα να αλλοιωθούν και τα δύο. Τα ακολουθιακά στοιχεία καθυστερούν τα σύμβολα που καταφθάνουν πολύ νωρίς, εμποδίζοντας τα να αλλοιώσουν τα προηγούμενα σύμβολα. Δυστυχώς, όμως, προσθέτουν κάποια αναπόφευκτη καθυστέρηση στα σύμβολα, ορισμένα εκ των οποίων μπορεί είναι κρίσιμα, μειώνοντας έτσι την απόδοση του συστήματος. Αυτή η επιπρόσθετη καθυστέρηση αποκαλείται *ακολουθιακή επιβάρυνση* (sequencing overhead).

Σ' αυτό το κεφάλαιο θα εξετάσουμε τη δημιουργία ακολουθιακών δομών τόσο σε δυναμικά όσο και σε στατικά κυκλώματα. Ως στατικά χαρακτηρίζονται τα κυκλώματα με πύλες που δεν έχουν είσοδο ρολογιού, όπως π.χ. κυκλώματα συμπληρωματικής λογικής CMOS, ψευδο-nMOS, ή λογικής με τρανζίστορ περάσματος. Ως δυναμικά χαρακτηρίζονται τα κυκλώματα με πύλες που έχουν είσοδο ρολογιού, ιδιαίτερα δε αυτά που υλοποιούν λογική διαδοχικής επίδρασης (domino). Ένα ακολουθιακό στοιχείο με *στατική αποθήκευση* χρησιμοποιεί κάποιο είδος ανάδρασης για να διατηρεί την τιμή εξόδου του επ' άπειρον. Ένα στοιχείο με *δυναμική αποθήκευση* διατηρεί συνήθως την τιμή του σαν φορτίο σ' έναν πυκνωτή, το οποίο, εάν δεν ανανεωθεί για μεγάλο χρονικό διάστημα, θα διαρρεύσει και θα χαθεί. Η επιλογή μεταξύ στατικών ή δυναμικών πυλών και ακολουθιακών στοιχείων μπορεί να γίνεται ανεξάρτητα.

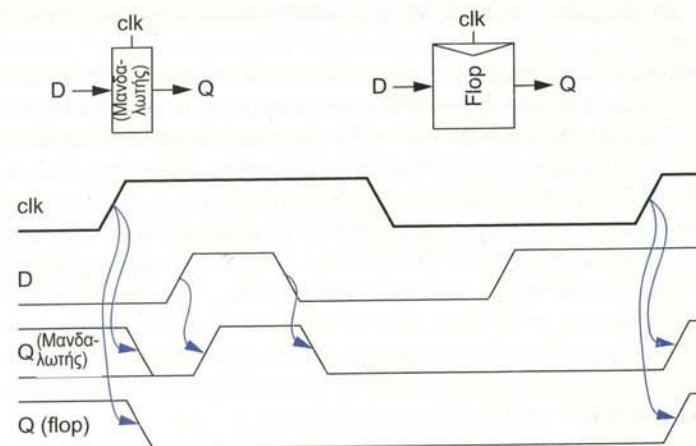
Οι Ενότητες 10.2 έως 10.4 εξετάζουν ακολουθιακά στοιχεία για στατικά κυκλώματα, δίνοντας ιδιαίτερη έμφαση στα flip-flop, τους μανδαλωτές 2 φάσεων και τους παλμικούς μανδαλωτές. Η Ενότητα 10.5 αναλύει διάφορους τρόπους υλοποίησης δυναμικών ακολουθιακών κυκλωμάτων. Κατά κανόνα, χρησιμοποιείται ένα περιοδικό ρολόι για να υποδεικνύει το χρονισμό μιας ακολουθίας. Η Ενότητα 10.6 περιγράφει πώς μπορούν να συγχρονίζονται με το ρολόι τα εξωτερικά σήματα και αναλύει τους κινδύνους που ενέχουν οι αστοχίες στο συγχρονισμό. Στην Ενότητα 10.7 περιγράφεται η τεχνική *wave pipelining* (διαδοχική διοχέτευση σε μορφή "κυμάτων"). Η δημιουργία και διανομή του ρολογιού περιγράφεται στην Ενότητα 13.4.

Η επιλογή της στρατηγικής υλοποίησης ακολουθιακών δομών είναι άρρηκτα συνδεδεμένη με τη σχεδιαστική ροή που χρησιμοποιείται σ' έναν οργανισμό. Είναι, λοιπόν, σημαντικό πριν αρχίσει κανείς να προχωρά προς μια συγκεκριμένη σχεδιαστική κατεύθυνση να διασφαλίσει ότι όλες οι φάσεις –σύλληψη και αποτύπωση της σχεδίασης, σύνθεση και επαλήθευση– μπορούν να ολοκληρωθούν. Για το σκοπό αυτό απαιτείται να φροντιστούν ζητήματα όπως οι βιβλιοθήκες κυττάρων που θα χρησιμοποιηθούν (είναι

διαθέσιμα κυκλώματα/ μοντέλα για τα flip-flop ή τους μανδαλωτές), η διαθεσιμότητα εργαλείων όπως οι αναλυτές χρονισμού (μπορεί ο χρονισμός να επιτευχθεί άνετα) καθώς και η αυτοματοποιημένη παραγωγή δομών ελέγχου (μπορούν να εισαχθούν εύκολα στοιχεία αυτο-ελέγχου).

10.2 Υλοποίηση Ακολουθιακών Δομών σε Στατικά Κυκλώματα

Όπως γνωρίζετε από την Ενότητα 1.4.9, οι μανδαλωτές και τα flip-flop είναι τα δύο ευρύτερα χρησιμοποιούμενα στοιχεία για τη δημιουργία ακολουθιακών δομών λογικής (Σημείωση: από εδώ και στο εξής, θα τα αποκαλούμε απλώς *ακολουθιακά στοιχεία*). Αμφότερα έχουν τρεις ακροδέκτες: έναν για είσοδο δεδομένων (D), έναν για το ρολόι (clk) κι έναν για την έξοδο δεδομένων (Q). Ο μανδαλωτής είναι διαφανής όταν το ρολόι είναι σε υψηλή στάθμη και αδιαφανής όταν το ρολόι είναι σε χαμηλή στάθμη. Με άλλα λόγια, όταν το ρολόι είναι ψηλά, το D ρέει προς το Q περίπου σαν να ήταν ο μανδαλωτής ένας απλός απομονωτής, ενώ όταν το ρολόι είναι χαμηλά ο μανδαλωτής διατηρεί την τρέχουσα τιμή εξόδου Q ακόμα κι όταν το D αλλάζει. Το flip-flop είναι ένα ακμοπροδότητο στοιχείο, το οποίο αντιγράφει το D στο Q κατά την ανοδική ακμή του ρολογιού και αγνοεί το D σε οποιαδήποτε άλλη στιγμή. Η συμπεριφορά αυτή απεικονίζεται στο Σχήμα 10.1 Η άγνωστη τιμή του Q πριν από την πρώτη ανοδική ακμή επισημαίνεται με το ζεύγος γραμμών προς τη χαμηλή και υψηλή στάθμη.

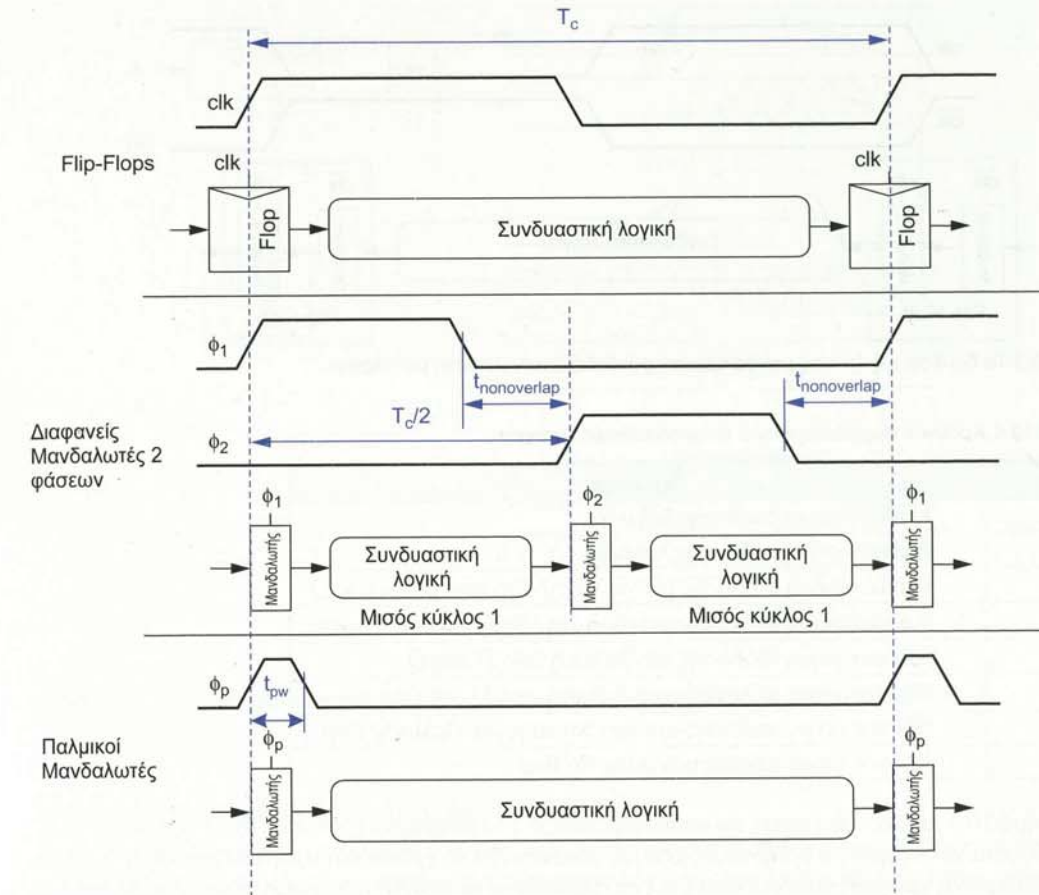


ΣΧΗΜΑ 10.1 Μανδαλωτές και Flip-Flop.

Σ' αυτή την ενότητα θα εξετάσουμε τις τρεις δημοφιλέστερες μεθόδους δημιουργίας ακολουθιακών δομών σε στατικά κυκλώματα με χρήση των εξής στοιχείων: flip-flop, διαφανείς μανδαλωτές 2 φάσεων και παλμικούς μανδαλωτές [Unger86]. Μια ιδανική μεθοδολογία για την υλοποίηση τέτοιων δομών θα εισήγαγε μηδενική ακολουθιακή επιβάρυνση, θα επέτρεπε την άμεση σύνδεση ακολουθιακών στοιχείων χωρίς άλλα στοιχεία λογικής, θα παρείχε στο σχεδιαστή ευελιξία όσον αφορά στην ισοστάθμιση της ποσότητας λογικής σε κάθε κύκλο ρολογιού, θα επιδείκνυε ανοχή σε μέτριες χρονικές αποκλίσεις του ρολογιού χωρίς να υποβαθμίζει την απόδοση και θα κατανάλωνε μηδενική επιφάνεια και ισχύ. Στη συνέχεια θα συγκρίνουμε αυτές τις μεθόδους και θα διερευνήσουμε τους συμβιβασμούς που παρέχει η κάθε μία. Επιπρόσθετα, θα εξετάσουμε διάφορες κυκλωματικές υλοποιήσεις, σε επίπεδο τρανζίστορ, για κάθε στοιχείο.

10.2.1 Μέθοδοι Δημιουργίας Ακολουθιακών Δομών

Το Σχήμα 10.2 απεικονίζει τρεις μεθόδους δημιουργίας ακολουθιακών δομών συνδυαστικής λογικής. Σε κάθε περίπτωση, απεικονίζονται οι κυματομορφές του ρολογιού, τα ακολουθιακά στοιχεία και η συνδυαστική λογική. Ο οριζόντιος άξονας αντιστοιχεί στη χρονική στιγμή που ένα σύμβολο (token) φτάνει σ' ένα συγκεκριμένο σημείο στο κύκλωμα. Για παράδειγμα, το σύμβολο φτάνει στο πρώτο flip-flop κατά την πρώτη ανοδική ακμή του ρολογιού. Στη συνέχεια διαδίδεται διαμέσου της συνδυαστικής λογικής και φτάνει στο δεύτερο flip-flop κατά τη δεύτερη ανοδική ακμή του ρολογιού. Οι διακεκομμένες κατακόρυφες γραμμές υποδεικνύουν το όριο μεταξύ ενός κύκλου ρολογιού και του επόμενου. Η περίοδος του ρολογιού

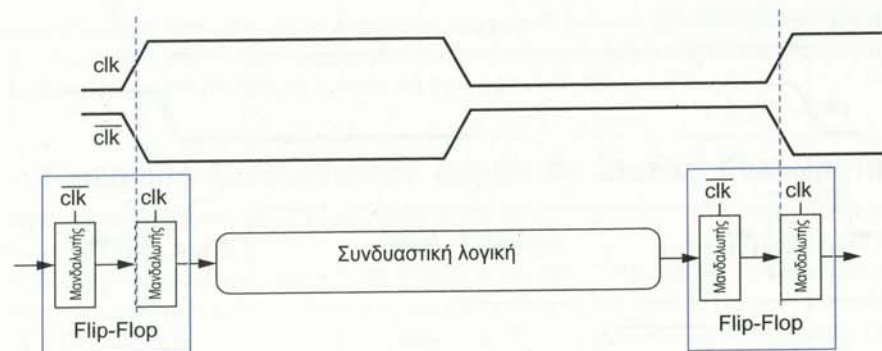


ΣΧΗΜΑ 10.2 Μέθοδοι υλοποίησης ακολουθιακών δομών σε στατικά κυκλώματα.

είναι T_c . Σ' ένα σύστημα 2 φάσεων, οι φάσεις μπορούν να διαχωρίζονται κατά ένα χρονικό διάστημα «μη-επικάλυψη», $t_{nonoverlap}$. Σ' ένα σύστημα παλμών, το χρονικό εύρος του παλμού είναι t_{pw} .

Τα βασισμένα σε flip-flop συστήματα χρησιμοποιούν ένα flip-flop σε κάθε όριο κύκλου. Τα σύμβολα μεταδίδονται από τον έναν κύκλο στον επόμενο κατά την ανοδική ακμή. Εάν ένα σύμβολο φτάνει πολύ νωρίς, περιμένει στο flip-flop έως τον επόμενο κύκλο. Θυμηθείτε ότι το flip-flop μπορεί να αντιμετωπιστεί ως ένα ζεύγος μανδαλωτών ενωμένων «πλάτη με πλάτη» (άμεση σύνδεση εξόδου σε είσοδο), χρησιμοποιώντας το clk και το συμπλήρωμά του, όπως απεικονίζεται στο Σχήμα 10.3. Εάν διαχωρίσουμε τους μανδαλωτές, μπορούμε να διαιρέσουμε τον πλήρη κύκλο της συνδυαστικής λογικής σε δύο φάσεις, οι οποίες αποκαλούνται ημι-κύκλοι. Τα δύο ρολόγια των μανδαλωτών αποκαλούνται συνήθως ϕ_1 και ϕ_2 : μπορεί να αντιστοιχούν στο clk και στο συμπλήρωμά του, ή μπορεί να είναι μη-επικαλυπτόμενα ($t_{nonoverlap} > 0$). Ανά πάσα χρονική στιγμή, τουλάχιστον ένα ρολόι βρίσκεται σε χαμηλή στάθμη και ο αντίστοιχος μανδαλωτής είναι διαφανής, εμποδίζοντας ένα σύμβολο να προφτάσει ένα άλλο και να ενωθεί μ' αυτό. Οι δύο μανδαλωτές συμπεριφέρονται περίπου με τον ίδιο τρόπο όπως δύο υδατοστεγείς πύλες στις δεξαμενές ενός καναλιού [Mead80]. Τα συστήματα παλμικών μανδαλωτών εξαλείφουν ένα μανδαλωτή από κάθε κύκλο και εφαρμόζουν ένα σύντομο παλμό στον άλλο μανδαλωτή. Ακόμα κι αν ένας παλμός είναι πιο σύντομος από την καθυστέρηση διάδοσης διαμέσου της συνδυαστικής λογικής, μπορούμε και πάλι να αναμένουμε ότι ένα σύμβολο θα προωθείται κατά τη διάρκεια ενός κύκλου του ρολογιού σε κάθε παλμό.

Ο Πίνακας 10.1 παραθέτει τους ορισμούς για τις καθυστερήσεις και τους χρονικούς περιορισμούς της συνδυαστικής λογικής και των ακολουθιακών στοιχείων. Επειδή αυτές οι καθυστερήσεις μπορούν να διαφοροποιούνται σημαντικά για τις μεταβάσεις ανόδου και καθόδου, διαφοροποιείται αντίστοιχα ο συμβολισμός τους, με τη χρήση των επιθεμάτων r (άνοδος) και f (κάθοδος). Χάρην συντομίας, θα χρησιμοποιούμε το συνολικό μέγιστο και ελάχιστο.



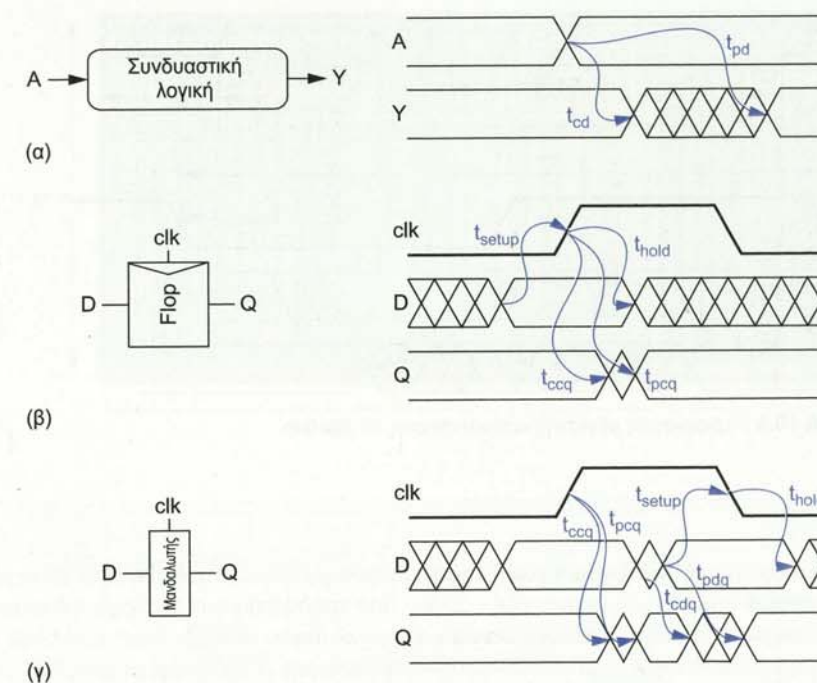
ΣΧΗΜΑ 10.3 Το flip-flop ως ζεύγος μανδαλωτών, συνδεδεμένων «πλάτη με πλάτη».

ΠΙΝΑΚΑΣ 10.1 Χρονικοί συμβολισμοί για τα ακολουθιακά στοιχεία

Όρος	Περιγραφή
t_{pd}	Καθυστέρηση διάδοσης λογικής
t_{cd}	Καθυστέρηση μόλυνσης λογικής
t_{pcq}	Καθυστέρηση διάδοσης μανδαλωτή/flop από ρολόι έως Q
t_{ccq}	Καθυστέρηση μόλυνσης μανδαλωτή/flop από ρολόι έως Q
t_{pdq}	Καθυστέρηση διάδοσης μανδαλωτή από D έως Q
t_{cdq}	Καθυστέρηση μόλυνσης μανδαλωτή από D έως Q
t_{setup}	Χρόνος ενεργοποίησης-αποκατάστασης μανδαλωτή/flop
t_{hold}	Χρόνος συγκράτησης μανδαλωτή/flop

Το Σχήμα 10.4 απεικονίζει αυτές τις καθυστερήσεις σ' ένα διάγραμμα χρονισμού (timing diagram). Σ' ένα διάγραμμα χρονισμού, ο οριζόντιος άξονας απεικονίζει το χρόνο και ο κατακόρυφος τη λογική στάθμη. Μια μονή γραμμή υποδεικνύει ότι ένα σήμα είναι σε υψηλή ή σε χαμηλή στάθμη τη συγκεκριμένη στιγμή. Ένα ζεύγος γραμμών υποδεικνύει ότι ένα σήμα είναι σταθερό, αλλά δεν μας ενδιαφέρει η τιμή του. Οι διασταυρωμένες γραμμές υποδεικνύουν ότι το σήμα μπορεί να αλλάξει κατά τη διάρκεια αυτού του διαστήματος. Ένα ζεύγος γραμμών με διαγράμμιση υποδηλώνει ότι το σήμα μπορεί να αλλάξει μία ή περισσότερες φορές στο συγκεκριμένο χρονικό διάστημα.

Το Σχήμα 10.4(α) παρουσιάζει την απόκριση της συνδυαστικής λογικής όταν η είσοδος A αλλάζει από μια τυχαία τιμή σε μια άλλη. Η έξοδος Y δεν μπορεί να αλλάξει ακαριαία. Μετά από την καθυστέρηση μόλυνσης t_{cd} , η έξοδος Y μπορεί ν' αρχίσει να αλλάξει βαθμιαία, ή να προκληθεί απότομη μεταβολή της (glitch). Μετά από την καθυστέρηση διάδοσης t_{pd} , το Y πρέπει να σταθεροποιηθεί στην οριστική του τιμή. Η καθυστέρηση μόλυνσης και η καθυστέρηση διάδοσης μπορεί να διαφέρουν αρκετά, λόγω του ότι μπορεί να υπάρχουν πολλαπλά μονοπάτια διάσχισης της συνδυαστικής λογικής. Το Σχήμα 10.4(β) παρουσιάζει τις αποκρίσεις των flip-flop. Η είσοδος των δεδομένων πρέπει να είναι σταθερή για ένα διάστημα γύρω από την ανοδική ακμή του flip-flop εάν πρόκειται να γίνει δειγματοληψία με ακρίβεια. Συγκεκριμένα, η είσοδος D πρέπει να έχει σταθεροποιηθεί μέσα σ' ένα ένα διάστημα χρόνου αποκατάστασης t_{setup} πριν από την ανοδική ακμή του clk και δεν πρέπει να αλλάξει ξανά πριν παρέλθει ο χρόνος συγκράτησης t_{hold} μετά από την ανοδική ακμή. Η έξοδος αρχίζει ν' αλλάζει μετά από την καθυστέρηση μόλυνσης «από ρολόι-σε-Q», t_{ccq} , και οριστικοποιείται πλήρως μετά από την καθυστέρηση διάδοσης «από ρολόι-σε-Q», t_{pcq} . Το Σχήμα 10.4(γ) παρουσιάζει την απόκριση του μανδαλωτή. Τώρα, η είσοδος D πρέπει να αποκατασταθεί και να συγκρατηθεί κατά το διάστημα γύρω από την καθοδική ακμή που ορίζει το τέλος της περιόδου δειγματοληψίας. Αρχικά, η έξοδος αλλάζει σε χρόνο t_{ccq} μετά από τη στιγμή που ο μανδαλωτής γίνεται διαφανής κατά την ανοδική ακμή του ρολογιού και σταθεροποιείται μετά από χρόνο t_{pcq} . Κατά τη διάρκεια που ο μανδαλωτής είναι διαφανής, η έξοδος θα συνεχίσει να ακολουθεί την είσοδο μετά από κάποια καθυστέρηση «από D-σε-Q» t_{cdq} και t_{pdq} . Στην Ενότητα 10.4.2 θα περιγράψουμε πώς υπολογίζονται οι χρόνοι αποκατάστασης/συγκράτησης καθώς και οι καθυστερήσεις διάδοσης, κατά την προσομοίωση.



ΣΧΗΜΑ 10.4 Διαγράμματα χρονισμού.

10.2.2 Περιορισμοί Μέγιστης Καθυστέρησης

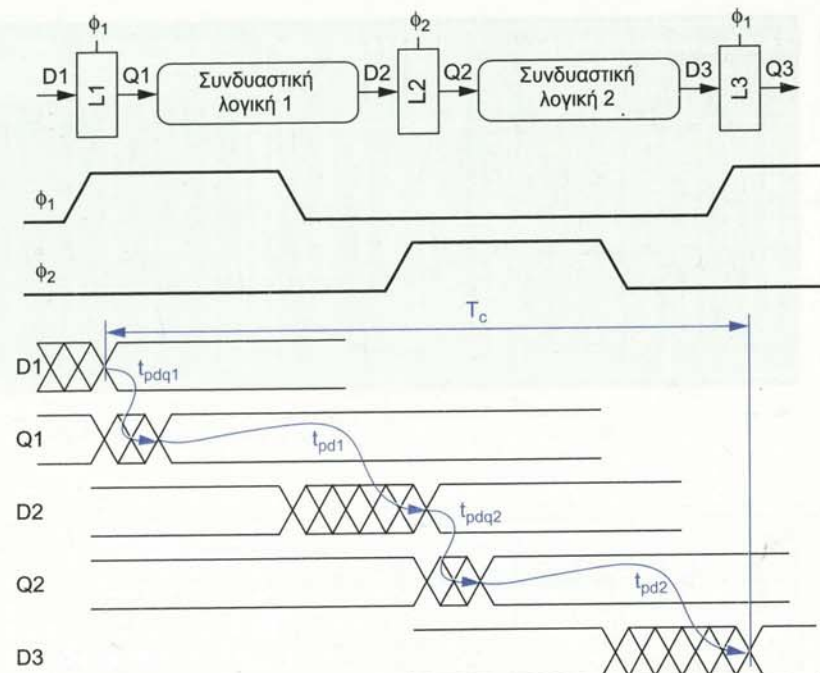
Στην ιδανική περίπτωση, ολόκληρος ο κύκλος του ρολογιού θα ήταν διαθέσιμος στη συνδυαστική λογική για την εκτέλεση υπολογισμών. Φυσικά, η επιβάρυνση λόγω ακολουθιακής λογικής στους μανδαλωτές ή στα flip-flop μειώνει το χρόνο που είναι διαθέσιμος σ' έναν κύκλο του ρολογιού. Εάν η καθυστέρηση της συνδυαστικής λογικής είναι πολύ μεγάλη, το στοιχείο που λαμβάνει το αποτέλεσμα δεν θα προλάβει να δειγματοληψήσει εντός του χρόνου αποκατάστασης και ως εκ τούτου θα λάβει λανθασμένη τιμή. Αυτό το πρόβλημα αποκαλείται *αστοχία χρόνου αποκατάστασης* ή *αστοχία μέγιστης-καθυστέρησης* και μπορεί να λυθεί με επανασχεδίαση της λογικής ώστε να είναι ταχύτερη, ή με αύξηση της περιόδου του ρολογιού. Σ' αυτή την ενότητα θα υπολογίσουμε τον πραγματικό χρόνο που είναι διαθέσιμος για τη λογική και την ακολουθιακή επιβάρυνση για καθένα από τα ευρέως χρησιμοποιούμενα ακολουθιακά στοιχεία: flip-flop, μανδαλωτές 2 φάσεων και παλμικούς μανδαλωτές.

Το Σχήμα 10.5 παρουσιάζει τους περιορισμούς μέγιστης-καθυστέρησης σ' ένα μονοπάτι από ένα flip-flop έως το επόμενο, υποθέτοντας ιδανικά ρολόγια χωρίς χρονική απόκλιση. Το μονοπάτι ξεκινά όταν η ανοδική ακμή σκανδαλίζει το F1. Τα δεδομένα θα πρέπει να διαδοθούν στην έξοδο Q1 του flip-flop και διαμέσου της συνδυαστικής λογικής στο D2, θέτοντας το F2 πριν από την επόμενη ανοδική ακμή του ρολογιού. Αυτό σημαίνει ότι η περίοδος του ρολογιού θα πρέπει να είναι τουλάχιστον

$$T_c \geq t_{pcq} + t_{pd} + t_{setup} \tag{10.1}$$

Εναλλακτικά, μπορούμε να επιλύσουμε την εξίσωση για τη μέγιστη επιτρεπόμενη καθυστέρηση λογικής, η οποία είναι απλώς ο χρόνος κύκλου του ρολογιού μείον την ακολουθιακή επιβάρυνση που εισάγεται από την καθυστέρηση διάδοσης και το χρόνο αποκατάστασης του flip-flop.

$$t_{pd} \leq T_c - \underbrace{(t_{setup} + t_{pcq})}_{\text{ακολουθιακή επιβάρυνση}} \tag{10.2}$$



ΣΧΗΜΑ 10.7 Περιορισμός μέγιστης καθυστέρησης σε μανδαλωτή 2 φάσεων.

η τεχνική αποκαλείται «δανεισμός χρόνου» (time borrowing) και θα περιγραφεί στην Ενότητα 10.2.4. Υποθέτοντας ότι το μονοπάτι δεν χρησιμοποιεί περισσότερο χρόνο από έναν κύκλο, διαπιστώνουμε ότι ο χρόνος ρολογιού θα πρέπει να είναι

$$T_c \geq t_{pdq1} + t_{pd1} + t_{pdq2} + t_{pd2} \quad (10.3)$$

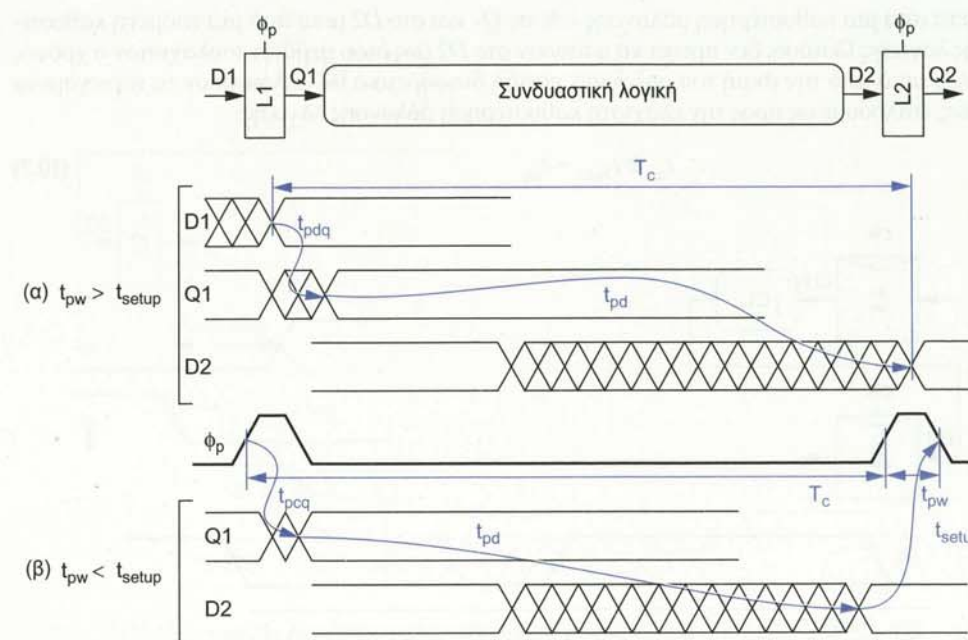
Και σ' αυτή την περίπτωση, μπορούμε να επιλύσουμε την εξίσωση ως προς τη μέγιστη λογική καθυστέρηση, η οποία είναι το άθροισμα των λογικών καθυστερήσεων κάθε μιας από τις δύο φάσεις. Η ακολουθιακή επιβάρυνση αποτελείται από τις καθυστερήσεις διάδοσης των δύο μανδαλωτών. Παρατηρήστε ότι η μη-επικάλυψη των ρολογιών δεν υποβαθμίζει την απόδοση στα βασισζόμενα σε μανδαλωτή συστήματα, επειδή τα δεδομένα συνεχίζουν να διαδίδονται διαμέσου της συνδυαστικής λογικής μεταξύ των μανδαλωτών ακόμα και κατά τη διάρκεια που τα δύο ρολόγια είναι σε χαμηλή στάθμη. Αντιλαμβανόμενοι ότι ένα flip-flop μπορεί να κατασκευαστεί με δύο μανδαλωτές, των οποίων οι καθυστερήσεις καθορίζουν την καθυστέρηση διάδοσης του flip-flop και το χρόνο αποκατάστασης, διαπιστώνουμε ότι η Εξ. (10.4) έχει μεγάλο βαθμό ομοιότητας με την Εξ. (10.2).

$$t_{pd} = t_{pd1} + t_{pd2} \leq T_c - \underbrace{(2t_{pdq})}_{\text{ακολουθιακή επιβάρυνση}} \quad (10.4)$$

Ο περιορισμός μέγιστης καθυστέρησης για παλμικούς μανδαλωτές είναι παρόμοιος με αυτόν για τους μανδαλωτές 2 φάσεων, εκτός από το γεγονός ότι μόνο ο ένας εξ αυτών βρίσκεται στο κρίσιμο μονοπάτι, όπως υποδεικνύεται στο Σχήμα 10.8(α). Ωστόσο, εάν ο παλμός έχει πιο περιορισμένο εύρος (πλάτος) από το χρόνο αποκατάστασης, τα δεδομένα θα πρέπει να αποκατασταθούν πριν ανέλθει ο παλμός, όπως απεικονίζεται στο Σχήμα 10.8(β). Συνδυάζοντας αυτές τις δύο περιπτώσεις έχουμε

$$T_c \geq \max(t_{pdq} + t_{pd}, t_{pdq} + t_{pd} + t_{setup} - t_{pw}) \quad (10.5)$$

Επιλύοντας ως προς τη μέγιστη καθυστέρηση λογικής, διαπιστώνουμε ότι η ακολουθιακή επιβάρυνση είναι ίση με την καθυστέρηση ενός μανδαλωτή εάν ο παλμός έχει επαρκές εύρος ώστε να «κρύψει» το χρόνο αποκατάστασης



ΣΧΗΜΑ 10.8 Περιορισμός μέγιστης καθυστέρησης σε παλμικό μανδαλωτή.

$$t_{pd} \leq T_c - \underbrace{\max(t_{pdq}, t_{pdq} + t_{setup} - t_{pw})}_{\text{ακολουθιακή επιβάρυνση}} \quad (10.6)$$

Παράδειγμα 10.2

Υπολογίστε εκ νέου τους χρόνους κύκλου του μονοπατιού αυτο-παρακάμψης της ALU, εάν το flip-flop αντικατασταθεί από έναν παλμικό μανδαλωτή. Ο παλμικός μανδαλωτής έχει πλάτος παλμού 150 ps, χρόνο αποκατάστασης 40 ps, χρόνο συγκράτησης 5 ps, καθυστέρηση διάδοσης clk -σε- Q 82 ps, καθυστέρηση μόλυνσης 52 ps, και καθυστέρηση διάδοσης D -σε- Q 92 ps.

ΛΥΣΗ: Το t_{pd} συνεχίζει να είναι 1000 ps. Σύμφωνα με την Εξίσωση (10.5), ο χρόνος κύκλου θα πρέπει να είναι τουλάχιστον $92 + 1000 = 1092$ ps.

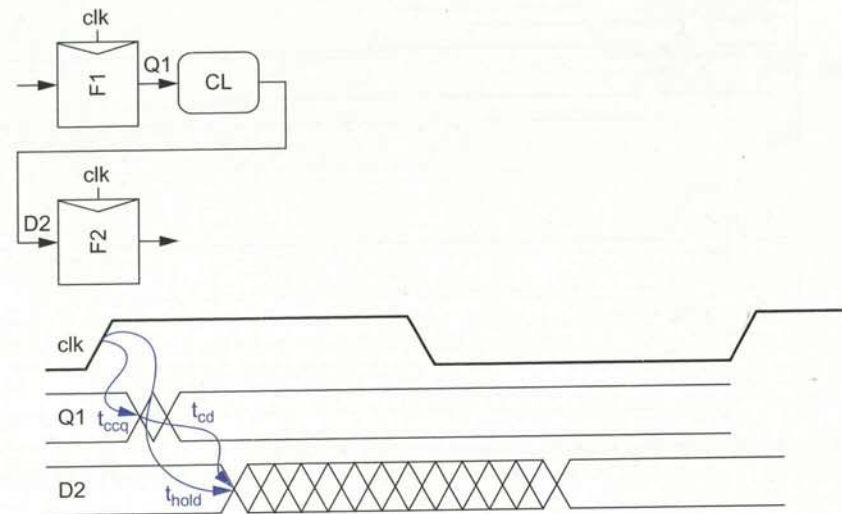
10.2.3 Περιορισμοί ελάχιστης καθυστέρησης

Στην ιδανική περίπτωση, τα ακολουθιακά στοιχεία μπορούν να τοποθετούνται «πλάτη με πλάτη» (με άμεση σύνδεση εξόδου σε είσοδο) και να λειτουργούν χωρίς πρόβλημα. Για παράδειγμα, μια δομή διαδοχικής διοχέτευσης μπορεί να χρησιμοποιεί καταχωρητές συνδεδεμένους κατ' αυτό τον τρόπο για να περνά έναν κωδικό (opcode) εντολής χωρίς να τον τροποποιεί. Ωστόσο, εάν ο χρόνος αποκατάστασης είναι μεγάλος και η καθυστέρηση μόλυνσης μικρή, τα δεδομένα μπορεί να διαδοθούν σε δύο διαδοχικά στοιχεία στην ίδια ακμή του ρολογιού, αλλοιώνοντας την κατάσταση του συστήματος. Αυτό αποκαλείται «κατάσταση ανταγωνισμού» (race condition), αστοχία χρόνου συγκράτησης, ή αστοχία ελάχιστης καθυστέρησης. Μπορεί να διορθωθεί μόνο με επανασχεδίαση της λογικής - όχι με επιβράδυνση του ρολογιού. Συνεπώς, οι σχεδιαστές θα πρέπει να είναι αρκετά συντηρητικοί ώστε να αποφεύγουν τέτοιες καταστάσεις, επειδή η τροποποίηση και εκ νέου κατασκευή του ολοκληρωμένου είναι εξαιρετικά (έως ολέθρια) δαπανηρή και χρονοβόρα.

Το Σχήμα 10.9 παρουσιάζει τους χρονικούς περιορισμούς της ελάχιστης καθυστέρησης σ' ένα μονοπάτι από ένα flip-flop στο επόμενο, υποθέτοντας ιδανικά ρολόγια χωρίς χρονική απόκλιση. Το μονοπάτι ξεκινά από την ανοδική ακμή του ρολογιού που σκανδαλίζει το F1. Τα δεδομένα μπορεί ν' αρχίσουν να αλλά-

ζουν στο $Q1$ μετά από μια καθυστέρηση μόλυνσης «clk-σε-Q» και στο $D2$ μετά από μια επόμενη καθυστέρηση μόλυνσης λογικής. Ωστόσο, δεν πρέπει να φτάσουν στο $D2$ έως ότου περάσει τουλάχιστον ο χρόνος συγκράτησης t_{hold} μετά από την ακμή του ρολογιού, επειδή διαφορετικά θα αλλοιώσουν τα περιεχόμενα του $F2$. Συνεπώς, επιλύουμε ως προς την ελάχιστη καθυστέρηση μόλυνσης λογικής:

$$t_{ad} \geq t_{hold} - t_{cq} \quad (10.7)$$



ΣΧΗΜΑ 10.9 Περιορισμός ελάχιστης καθυστέρησης σε μανδαλωτή με flip-flop.

Παράδειγμα 10.3

Στο παράδειγμα αυτο-παρακάμψης με flip-flop, στην ALU του Σχήματος 10.6, η είσοδος που φτάνει νωρίτερα απ' όλες στον τελευταίο πολυπλέκτη παρακάμψης είναι η *imm*, η οποία έρχεται από ένα άλλο flip-flop. Είναι πιθανό να εμφανιστούν αστοχίες χρόνου συγκράτησης στο συγκεκριμένο μονοπάτι;

ΛΥΣΗ: Όχι. Ο τελευταίος πολυπλέκτης παρακάμψης έχει $t_{cd} = 45$ ps. Τα flip-flop έχουν $t_{hold} = -10$ ps και $t_{cq} = 75$ ps. Συνεπώς, οι απαιτήσεις της Εξ. (10.7) ικανοποιούνται.

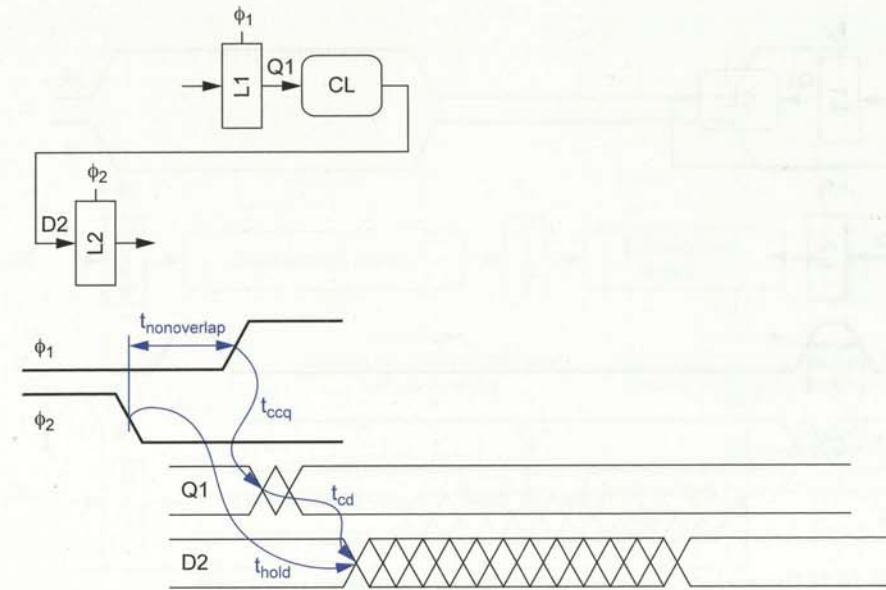
Εάν η καθυστέρηση μόλυνσης του flip-flop υπερβαίνει το χρόνο συγκράτησης, μπορείτε εκ του ασφαλούς να χρησιμοποιήσετε flip-flop συνδεδεμένα «πλάτη-με-πλάτη». Διαφορετικά, θα πρέπει να προσθέσετε συγκεκριμένες καθυστερήσεις μεταξύ των flip-flop (π.χ. χρησιμοποιώντας απομονωτές), ή να χρησιμοποιήσετε αργά flip-flop, τα οποία έχουν μεγαλύτερη από την κανονική καθυστέρηση μόλυνσης, στα μονοπάτια που απαιτούν flip-flop συνδεδεμένα «πλάτη-με-πλάτη». Ένα κοινό παράδειγμα μονοπατιών με flip-flop συνδεδεμένα «πλάτη-με-πλάτη» είναι οι αλυσίδες σάρωσης (scan chains).

Το Σχήμα 10.10 παρουσιάζει τους περιορισμούς ελάχιστης καθυστέρησης σ' ένα μονοπάτι από ένα διαφανή μανδαλωτή στον επόμενο. Το μονοπάτι ξεκινά με τα δεδομένα να διέρχονται από τον $L1$ στην ανοδική ακμή του ϕ_1 . Τα δεδομένα δεν πρέπει να φτάσουν στον $L2$ για διάστημα ίσο με το χρόνο συγκράτησης μετά από την προηγούμενη καθοδική ακμή του ϕ_2 , επειδή ο $L2$ θα πρέπει να έχει γίνει εκ του ασφαλούς αδιαφανής πριν ο $L1$ γίνει διαφανής. Δεδομένου ότι η χρονική απόσταση μεταξύ των ακμών είναι $t_{nonoverlap}$, η ελάχιστη καθυστέρηση μόλυνσης για κάθε φάση λογικής είναι

$$t_{ad1}, t_{ad2} \geq t_{hold} - t_{cq} - t_{nonoverlap} \quad (10.8)$$

(Σημειώστε ότι παρόλο που το αποτέλεσμα μας βρήκε την ελάχιστη καθυστέρηση για το πρώτο μισό κύκλου ρολογιού, το δεύτερο μισό κύκλου ρολογιού υπόκειται στον ίδιο περιορισμό).

Το συγκεκριμένο αποτέλεσμα υποδεικνύει ότι κάνοντας το $t_{nonoverlap}$ επαρκώς μεγάλο, η αστοχία χρόνου συγκράτησης μπορεί να αποφευχθεί εντελώς. Ωστόσο, η παραγωγή και η διανομή ρολογιών χωρίς επικά-



ΣΧΗΜΑ 10.10 Περιορισμός ελάχιστης καθυστέρησης σε μανδαλωτή 2 φάσεων.

λυση είναι δύσκολη σε μεγάλες ταχύτητες. Για το λόγο αυτό, τα περισσότερα καταναλωτικά συστήματα που βασίζονται σε διαφανείς μανδαλωτές χρησιμοποιούν το ρολόι και το συμπλήρωμά του. Σ' αυτή την περίπτωση, $t_{nonoverlap} = 0$ και ο περιορισμός της καθυστέρησης μόλυνσης είναι ίδιος μεταξύ των μανδαλωτών και των flip-flop.

Αυτό, όμως, μας οδηγεί σ' ένα φαινομενικό παράδοξο. Ο περιορισμός της καθυστέρησης μόλυνσης ισχύει για κάθε φάση λογικής στα συστήματα που βασίζονται σε μανδαλωτές, αλλά στο συνολικό κύκλο λογικής για τα flip-flop. Ως εκ τούτου, οι μανδαλωτές δείχνουν να απαιτούν διπλάσια συνολική καθυστέρηση μόλυνσης λογικής συγκριτικά με τα flip-flop. Ωστόσο, τα flip-flop μπορούν να κατασκευάζονται μ' ένα ζεύγος μανδαλωτών! Το παράδοξο αίρεται εάν παρατηρήσουμε ότι ένα flip-flop εμπεριέχει μια εσωτερική κατάσταση ανταγωνισμού μεταξύ των δύο μανδαλωτών. Το flip-flop πρέπει να σχεδιάζεται με προσοχή, ώστε να λειτουργεί πάντα αξιόπιστα.

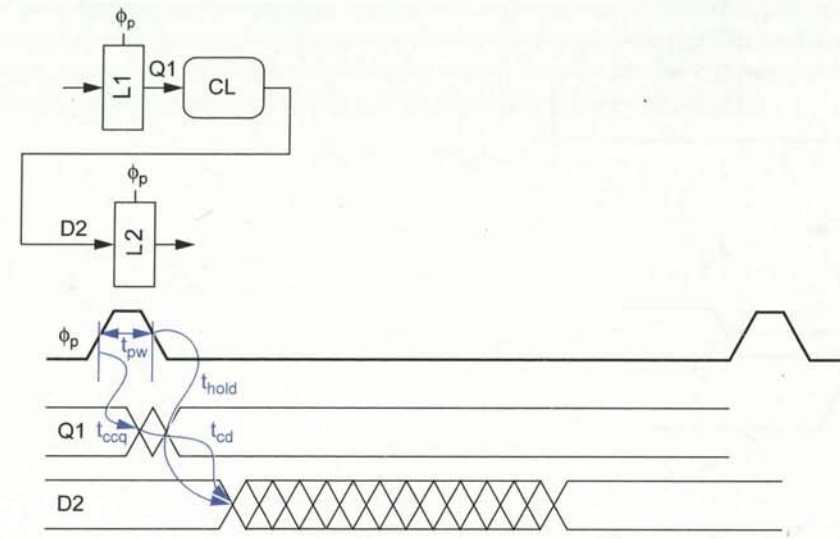
Το Σχήμα 10.11 παρουσιάζει τους περιορισμούς ελάχιστης καθυστέρησης σ' ένα μονοπάτι από έναν παλμικό μανδαλωτή στον επόμενο. Τώρα, τα δεδομένα αναχωρούν στην ανοδική ακμή του παλμού, αλλά θα πρέπει να συγκρατηθούν έως ότου παρέλθει η καθοδική ακμή του παλμού. Δηλαδή, το πλάτος του παλμού ουσιαστικά αυξάνει το χρόνο συγκράτησης του παλμικού μανδαλωτή συγκριτικά μ' ένα flip-flop.

$$t_{ad} \geq t_{hold} - t_{cq} + t_{pw} \quad (10.9)$$

Παράδειγμα 10.4

Εάν στο μονοπάτι αυτο-παρακάμψης της ALU χρησιμοποιηθούν μανδαλωτές αντί των flip-flop, θα υπάρξουν προβλήματα οφειλόμενα στο χρόνο συγκράτησης;

ΛΥΣΗ: Ναι. Ο τελευταίος πολυπλέκτης παρακάμψης έχει $t_{cd} = 45$ ps. Οι παλμικοί μανδαλωτές έχουν $t_{pw} = 150$ ps, $t_{hold} = 5$ ps και $t_{cq} = 52$ ps. Αυτό σημαίνει ότι έχουμε κατάφορη παραβίαση της Εξ. (10.9). Η *Src1* μπορεί να λάβει το *imm* από την επόμενη εντολή αντί της τρέχουσας. Το πρόβλημα θα μπορούσε να λυθεί με την προσθήκη απομονωτών μετά από το μανδαλωτή που παλμοδοτείται με το σήμα *imm*. Οι απομονωτές θα έπρεπε να προσθέτουν ελάχιστη καθυστέρηση ίση με $t_{hold} - t_{cq} + t_{pw} - t_{cd} = 58$ ps. Εναλλακτικά, ο μανδαλωτής που παλμοδοτείται με το *imm* θα μπορούσε να αντικατασταθεί μ' ένα flip-flop χωρίς να επιβραδυνθεί το κρίσιμο μονοπάτι. Εάν τα flip-flop σχεδιάζονταν με πολύ μεγάλη καθυστέρηση μόλυνσης (> 110 ps), θα αποτρέπονταν η κατάσταση ανταγωνισμού.



ΣΧΗΜΑ 10.11 Περιορισμός ελάχιστης καθυστέρησης σε παλμικό μανδαλωτή.

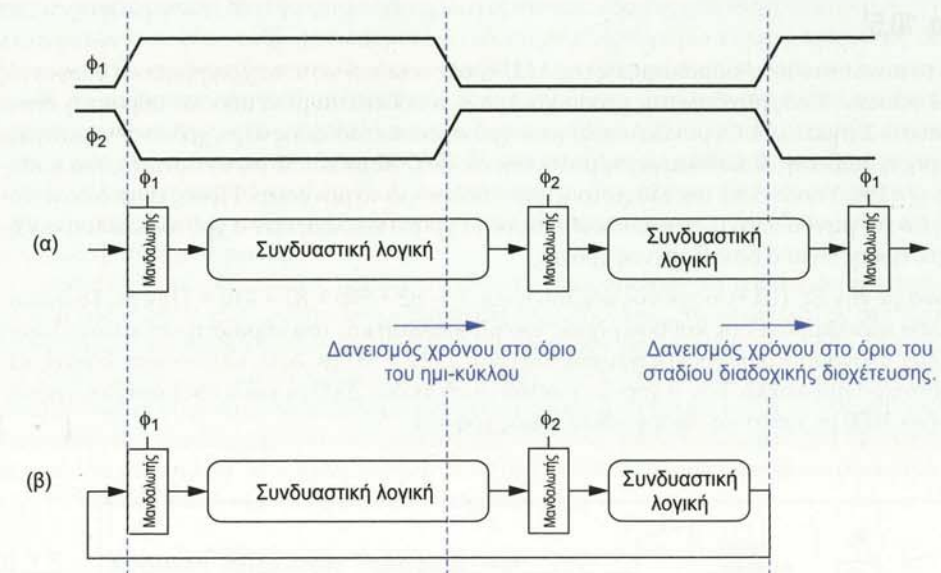
10.2.4 Δανεισμός χρόνου

Σ' ένα σύστημα που χρησιμοποιεί flip-flop, τα δεδομένα αναχωρούν από το πρώτο flip-flop κατά την ανοδική ακμή του ρολογιού και θα πρέπει να αποκατασταθούν στο δεύτερο flip-flop πριν από την επόμενη ανοδική ακμή του ρολογιού. Εάν τα δεδομένα φτάσουν καθυστερημένα, το κύκλωμα θα παράγει λάθος αποτελέσματα. Εάν φτάσουν πολύ νωρίς, θα μπλοκαριστούν έως την επόμενη ακμή του ρολογιού, και ο υπόλοιπος χρόνος θα πάει χαμένος. Συνεπώς, μπορούμε να πούμε ότι το ρολόι επιβάλλει μια «απότομη» ακμή (hard edge), επειδή ορίζει επακριβώς τους κύκλους.

Εν αντιθέσει, όταν ένα σύστημα χρησιμοποιεί διαφανείς μανδαλωτές, τα δεδομένα μπορεί να αποχωρήσουν από τον πρώτο μανδαλωτή κατά την ανοδική ακμή του ρολογιού, αλλά δεν χρειάζεται να αποκατασταθούν μέχρι την καθοδική ακμή στον επόμενο μανδαλωτή. Εάν ένας χρόνος ημι-κύκλου ή ένα στάδιο μιας διαδοχικής διοχέτευσης χρησιμοποιεί πολλή λογική, μπορεί να δανειστεί χρόνο από το επόμενο στάδιο ή ημι-κύκλο, όπως απεικονίζεται στο Σχήμα 10.12(α) [Bernstein99]. Ο δανεισμός χρόνου μπορεί να συσσωρευτεί με την πάροδο των κύκλων. Ωστόσο, σε συστήματα με ανάδραση, οι μεγάλες καθυστερήσεις θα πρέπει να εξισορροπούνται από μικρές καθυστερήσεις, έτσι ώστε ο συνολικός βρόχος να ολοκληρωθεί μέσα στο διαθέσιμο χρόνο. Για παράδειγμα, το Σχήμα 10.12(β) παρουσιάζει ένα βρόχο αυτο-παρακάμψης του ενός κύκλου, στον οποίο συμβαίνει δανεισμός χρόνου μεταξύ των ημι-κύκλων, αλλά ολόκληρο το μονοπάτι πρέπει να χωράει σ' έναν κύκλο. Ένα τυπικό παράδειγμα βρόχου αυτο-παρακάμψης είναι το στάδιο εκτέλεσης ενός επεξεργαστή με διαδοχική διοχέτευση, στον οποίο η ALU θα πρέπει να ολοκληρώσει μια λειτουργία και να στείλει (μέσω παράκαμψης) το αποτέλεσμα πίσω, στην ALU, για χρήση σε κάποια εντολή που εξαρτάται από αυτό το αποτέλεσμα. Τα περισσότερα κρίσιμα μονοπάτια στα ψηφιακά συστήματα προκύπτουν σε βρόχους αυτο-παρακάμψης, επειδή διαφορετικά η καθυστέρηση δεν μας ενδιαφέρει.

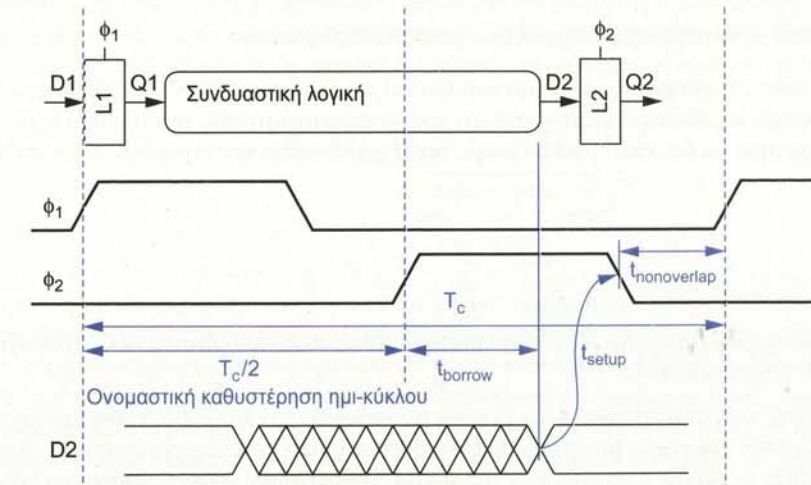
Το Σχήμα 10.13 απεικονίζει το μέγιστο ποσό χρόνου που μπορεί να δανειστεί ένα σύστημα βασισμένο σε μανδαλωτές 2 φάσεων (πέρα από το $T_c/2 - t_{pdq}$ που είναι κανονικά διαθέσιμο σε κάθε ημι-κύκλο λογικής). Επειδή τα δεδομένα δεν χρειάζεται να αποκατασταθούν μέχρι την καθοδική ακμή του ρολογιού του μανδαλωτή προορισμού, μια φάση μπορεί να δανειστεί έως έναν ημι-κύκλο χρόνου από την επόμενη φάση (μειον το χρόνο αποκατάστασης και μη-επικάλυψης):

$$t_{\text{borrow}} \leq \frac{T_c}{2} - (t_{\text{setup}} + t_{\text{nonoverlap}}) \quad (10.10)$$



Οι βρόχοι μπορούν να δανειζονται χρόνο εσωτερικά, αλλά θα πρέπει να ολοκληρώνονται εντός του κύκλου.

ΣΧΗΜΑ 10.12 Δανεισμός χρόνου

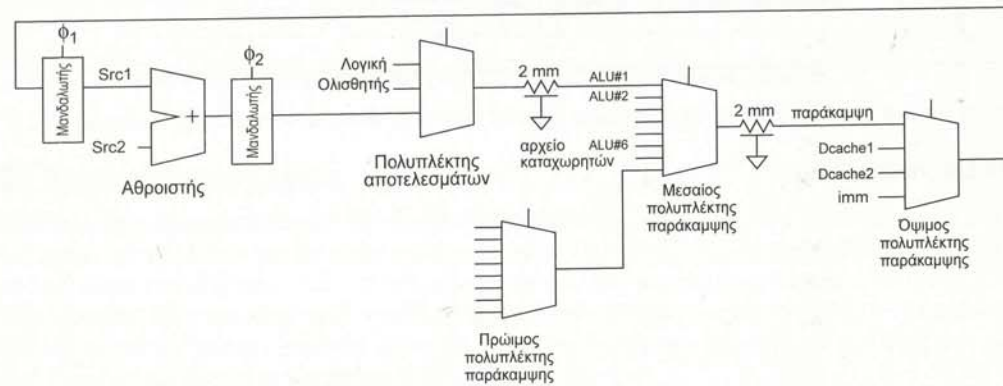


ΣΧΗΜΑ 10.13 Μέγιστο ποσό δανειζόμενου χρόνου.

Παράδειγμα 10.5

Υποθέστε ότι το μονοπάτι αυτο-παρακάμψης της ALU τροποποιείται ώστε να χρησιμοποιεί διαφανείς μανδαλωτές 2 φάσεων. Ένας μανδαλωτής μέσου-κύκλου ϕ_2 τοποθετείται μετά από τον αθροιστή, όπως παρουσιάζεται στο Σχήμα 10.14. Οι μανδαλωτές έχουν χρόνο αποκατάστασης 40 ps, χρόνο συγκράτησης 5 ps, καθυστέρηση διάδοσης & καθυστέρηση μόλυνσης clk -σε- Q 82 ps και 52 ps, αντίστοιχα, και καθυστέρηση D -σε- Q 82 ps. Υπολογίστε τον ελάχιστο χρόνο κύκλου για το μονοπάτι. Πόσος είναι ο δανειζόμενος χρόνος έως το μανδαλωτή μέσου-κύκλου μ' αυτό το χρόνο κύκλου; Εάν ο χρόνος κύκλου αυξηθεί στα 2000 ps, πόσος είναι ο δανειζόμενος χρόνος;

ΛΥΣΗ: Σύμφωνα με την Εξ. (10.3), ο χρόνος κύκλου είναι $T_c = 82 + 590 + 82 + 410 = 1164$ ps. Το πρώτο μισό του κύκλου περιλαμβάνει τις καθυστερήσεις του μανδαλωτή και του αθροιστή και καταναλώνει $82 + 590 = 672$ ps. Ο ονομαστικός χρόνος ημι-κύκλου είναι $T_c / 2 = 582$ ps. Άρα, το μονοπάτι δανειζεται 90 ps από το δεύτερο ημι-κύκλο. Εάν ο χρόνος κύκλου αυξηθεί στα 2000 ps και ο ονομαστικός χρόνος ημι-κύκλου γίνει 1000 ps, παύει να υπάρχει δανεισμός χρόνου.



ΣΧΗΜΑ 10.14 Το μονοπάτι αυτο-παρακάμψης της ALU με μανδαλωτές 2 φάσεων.

Οι παλμικοί μανδαλωτές μπορούν να αντιμετωπίζονται ως διαφανείς μανδαλωτές με πολύ στενό παλμό. Εάν ο παλμός έχει μεγαλύτερο πλάτος από το χρόνο αποκατάστασης, οι παλμικοί μανδαλωτές έχουν επίσης τη δυνατότητα να δανειζονται ένα μικρό ποσό χρόνου από τον ένα κύκλο στον επόμενο.

$$t_{\text{borrow}} \leq t_{pw} - t_{\text{setup}} \quad (10.11)$$

Παράδειγμα 10.6

Εάν το μονοπάτι αυτο-παρακάμψης της ALU χρησιμοποιεί παλμικούς μανδαλωτές, πόσο χρόνο μπορεί να δανειστεί από τον επόμενο κύκλο;

ΛΥΣΗ: Καθόλου. Επειδή το μονοπάτι είναι ένας βρόχος ανάδρασης, εάν οι έξοδοι του φτάσουν καθυστερημένα και δανειστούν χρόνο, το μονοπάτι θα ξεκινήσει αργότερα στον επόμενο κύκλο. Αυτό, με τη σειρά του, αναγκάζει τις εξόδους να φτάσουν αργότερα. Ο δανεισμός χρόνου μπορεί να χρησιμοποιείται για την εξισορρόπηση της λογικής εντός των σταδίων σε μία δομή διαδοχικής διοχέτευσης, αλλά δεν αυξάνει το ποσό του χρόνου που είναι διαθέσιμο σ' έναν κύκλο του ρολογιού, παρόλο που οι σχεδιαστές θα το ήθελαν πολύ.

Ο δανεισμός χρόνου προσφέρει δύο πλεονεκτήματα στο σχεδιαστή συστημάτων. Το πλέον προφανές είναι ο *εσκεμμένος δανεισμός χρόνου*, διά του οποίου ο σχεδιαστής μπορεί να ισοσταθμίσει ευκολότερα τη λογική μεταξύ ημι-κύκλων και σταδίων διαδοχικής διοχέτευσης. Αυτό μπορεί να οδηγήσει στη συντόμευση του χρόνου σχεδίασης, επειδή η ισοστάθμιση μπορεί να λάβει χώρα κατά τη διαδικασία σχεδία-

σης των κυκλωμάτων, αντί να απαιτήσει αλλαγές στο επίπεδο της μικροαρχιτεκτονικής, για τη μεταφορά λειτουργιών από ένα στάδιο στο επόμενο. Το δεύτερο πλεονέκτημα είναι ο *ευκαιριακός δανεισμός χρόνου*. Ακόμα κι αν ο σχεδιαστής ισοσταθμίσει με προσοχή την καθυστέρηση σε κάθε στάδιο κατά το χρόνο σχεδίασης, οι καθυστερήσεις θα διαφέρουν από το ένα στάδιο στο επόμενο στο τελικό, κατασκευασμένο chip, λόγω κατασκευαστικών και περιβαλλοντικών διακυμάνσεων και πιθανών ανακρίβειών στο μοντέλο χρονοισμού που χρησιμοποιεί το σύστημα CAD. Σ' ένα σύστημα με απότομες ακμές, ο μεγαλύτερος κύκλος θέτει την ελάχιστη περίοδο ρολογιού. Σ' ένα σύστημα με δυνατότητα δανεισμού χρόνου, οι αργοί κύκλοι μπορούν, ευκαιριακά, να δανειζονται χρόνο από άλλους, ταχύτερους κύκλους, ώστε να εξομαλύνονται σε κάποιο βαθμό οι διαφορές.

Ορισμένοι έμπειροι επίτιπες ομάδων σχεδίασης απαγορεύουν τη χρήση του εσκεμμένου δανεισμού χρόνου έως ότου το chip φτάσει στη κατάσταση ολοκλήρωσης. Διαφορετικά, οι σχεδιαστές τείνουν να υποθέτουν ότι τα στάδια διαδοχικής διοχέτευσης μπορούν να δανειζονται χρόνο από τα γειτονικά στάδια. Όταν πολλοί σχεδιαστές κάνουν αυτές τις ίδιες υποθέσεις, όλα τα μονοπάτια γίνονται υπερβολικά μεγάλα. Ακόμα χειρότερα, το πρόβλημα μπορεί να παραμείνει κρυφό μέχρι να διεξαχθεί πλήρης ανάλυση χρονοισμού του ολοκληρωμένου κυκλώματος και τότε είναι πάρα πολύ αργά για να σχεδιαστούν εκ νέου τόσα πολλά μονοπάτια. Μια άλλη λύση είναι να διεξαχθεί ανάλυση χρονοισμού συνολικά για το ολοκληρωμένο κύκλωμα από νωρίς στη διαδικασία σχεδίασης.

10.2.5 Χρονική Απόκλιση Ρολογιού

Στην έως τώρα ανάλυσή μας, βασιστήκαμε στην υπόθεση ότι χρησιμοποιούνται ιδανικά ρολόγια, χωρίς χρονική απόκλιση (skew). Στην πραγματικότητα, τα ρολόγια έχουν κάποια αβεβαιότητα στους χρόνους άφιξης, κάτι το οποίο μπορεί να μειώσει το χρήσιμο χρόνο που είναι διαθέσιμο για τους υπολογισμούς, όπως απεικονίζεται στο Σχήμα 10.15(a). Η έντονη γραμμή clk υποδεικνύει τον χρόνο άφιξης με τη μέγιστη δυνατή καθυστέρηση. Οι διασταυρούμενες γραμμές υποδεικνύουν ότι η άφιξη του ρολογιού μπορεί να εκτεινεται σ' ένα εύρος προηγούμενων τιμών, λόγω της χρονικής απόκλισης. Το χειριστό σενάριο για τη μέγιστη καθυστέρηση σ' ένα σύστημα βασισμένο σε flip-flop είναι ότι το πρώτο flop δέχεται το ρολόι του αργά, ενώ το επόμενο flop δέχεται το ρολόι του νωρίς. Σ' αυτή την περίπτωση, η χρονική απόκλιση ρολογιού αφαιρείται από το χρήσιμο χρόνο που είναι διαθέσιμος για τους υπολογισμούς και εμφανίζεται ως ακολουθιακή επιβάρυνση. Το χειριστό σενάριο για την ελάχιστη καθυστέρηση είναι το πρώτο flop να δέχεται το ρολόι του νωρίς και το επόμενο flop να δέχεται το ρολόι του αργά, όπως βλέπετε στο Σχήμα 10.15(β). Σ' αυτή την περίπτωση, η χρονική απόκλιση του ρολογιού πρακτικά αυξάνει το χρόνο συγκράτησης του συστήματος.

$$t_{pd} \leq T_c - \underbrace{(t_{pq} + t_{\text{setup}} + t_{\text{skew}})}_{\text{ακολουθιακή επιβάρυνση}} \quad (10.12)$$

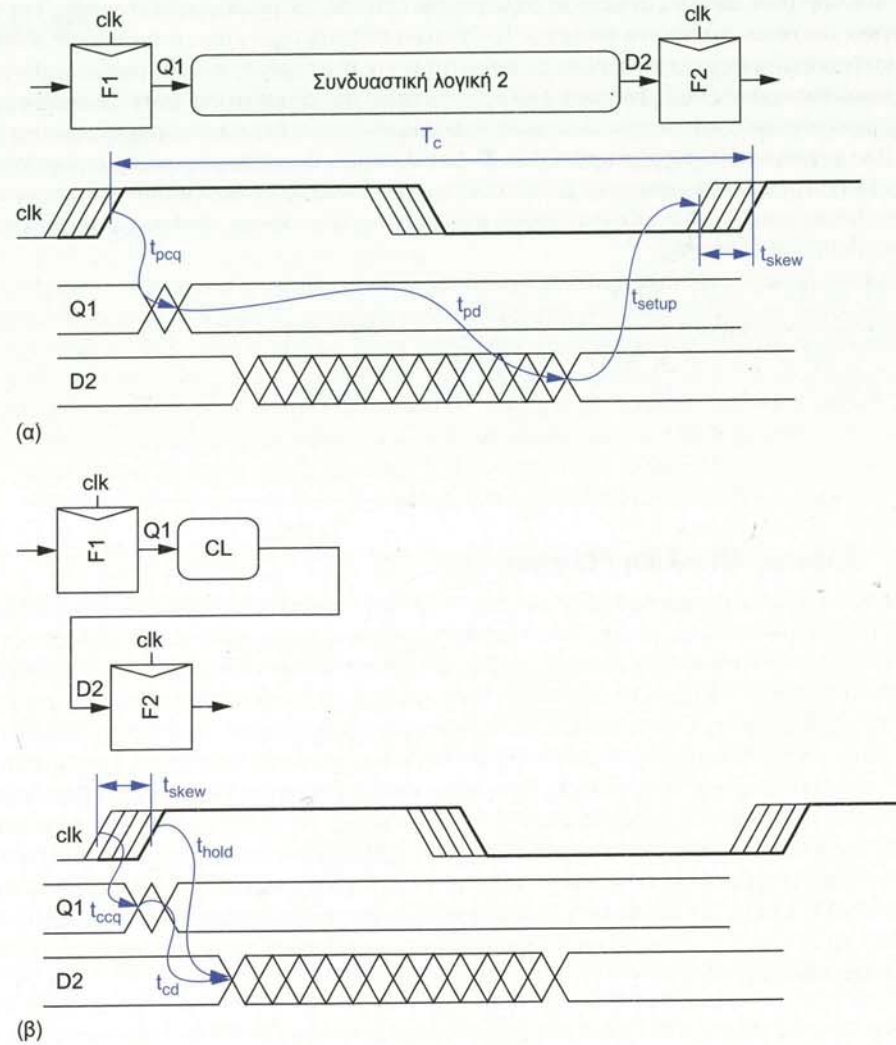
$$t_{ad} \geq t_{\text{hold}} - t_{aq} + t_{\text{skew}} \quad (10.13)$$

Στο σύστημα που χρησιμοποιεί διαφανείς μανδαλωτές, η χρονική απόκλιση δεν υποβαθμίζει την απόδοση. Το Σχήμα 10.16 δείχνει ότι ο πλήρης κύκλος (μειον δύο καθυστερήσεις μανδαλωτών) είναι διαθέσιμος για τους υπολογισμούς ακόμα κι όταν τα ρολόγια έχουν χρονική απόκλιση, επειδή τα δεδομένα μπορούν και πάλι να φτάσουν στους μανδαλωτές ενόσω είναι διαφανείς. Για το λόγο αυτό, μπορούμε να χαρακτηρίσουμε ένα σύστημα που βασίζεται σε μανδαλωτές ως «ανεκτικό στη χρονική απόκλιση». Ωστόσο, η χρονική απόκλιση πρακτικά αυξάνει το χρόνο συγκράτησης σε κάθε ημι-κύκλο και μειώνει το χρονικό παράθυρο που είναι διαθέσιμο για δανεισμό χρόνου.

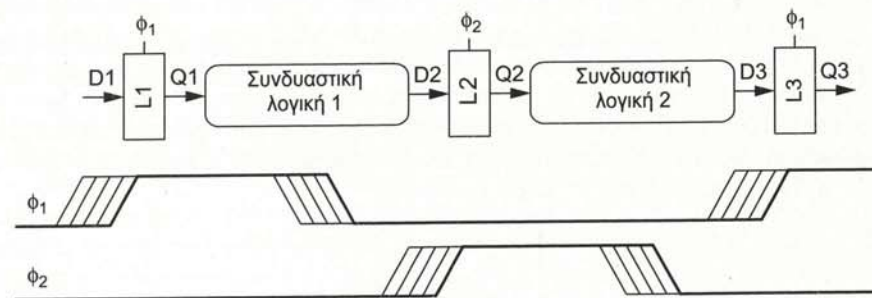
$$t_{pd} \leq T_c - \underbrace{(2t_{pdq})}_{\text{ακολουθιακή επιβάρυνση}} \quad (10.14)$$

$$t_{ad1}, t_{ad2} \geq t_{\text{hold}} - t_{aq} - t_{\text{nonoverlap}} + t_{\text{skew}} \quad (10.15)$$

$$t_{\text{borrow}} \leq \frac{T_c}{2} - (t_{\text{setup}} + t_{\text{nonoverlap}} + t_{\text{skew}}) \quad (10.16)$$



ΣΧΗΜΑ 10.15 Χρονική απόκλιση ρολογιού και flip-flop.



ΣΧΗΜΑ 10.16 Χρονική απόκλιση και διαφανείς μανδαλωτές.

Παράδειγμα 10.7

Εάν το μονοπάτι αυτο-παρακάμψης της ALU του Σχήματος 10.6 μπορεί να υφίσταται χρονική απόκλιση 50 ps από έναν κύκλο στο επόμενο μεταξύ των διάφορων flip-flop στις ALU, ποιος είναι ο ελάχιστος χρόνος κύκλου του συστήματος; Πόση χρονική απόκλιση μπορεί να δεχθεί το σύστημα πριν προκύψει αστοχία στο χρόνο συγκράτησης;

ΛΥΣΗ: Σύμφωνα με την Εξίσωση (10.12), ο χρόνος κύκλου πρέπει να αυξηθεί από 50 ps σε 1202 ps. Η μέγιστη χρονική απόκλιση για την οποία το σύστημα μπορεί να λειτουργεί σωστά σε κάθε χρόνο κύκλου είναι $t_{cd} - t_{hold} + t_{ccq} = 45 - (-10) + 75 = 130$ ps.

Οι παλμικοί μανδαλωτές μπορούν να ανέχονται χρονική απόκλιση ανάλογη με το πλάτος του παλμού. Εάν ο παλμός είναι αρκετά πλατύς, η χρονική απόκλιση δεν θα αυξήσει την ακολουθιακή επιβάρυνση, επειδή τα δεδομένα μπορούν να φτάσουν κατά τη διάρκεια που ο μανδαλωτής είναι διαφανής. Εάν ο παλμός είναι στενός, η χρονική απόκλιση μπορεί να μειώσει την απόδοση. Και σ' αυτή την περίπτωση, η χρονική απόκλιση πρακτικά αυξάνει το χρόνο συγκράτησης και μειώνει το χρόνο που είναι διαθέσιμος για δανεισμό (βλ. Άσκηση 10.7).

$$t_{pd} \leq T_c - \underbrace{\max(t_{pdq}, t_{pcq} + t_{setup} - t_{rsw} + t_{skew})}_{\text{ακολουθιακή επιβάρυνση}} \quad (10.17)$$

$$t_{cd} \geq t_{hold} + t_{rsw} - t_{aq} + t_{skew} \quad (10.18)$$

$$t_{borrow} \leq t_{rsw} - (t_{setup} + t_{skew}) \quad (10.19)$$

Συνοψίζοντας, τα συστήματα με απότομες ακμές (π.χ. flip-flop) αφαιρούν τη χρονική απόκλιση του ρολογιού από το χρόνο που είναι διαθέσιμος για χρήσιμους υπολογισμούς. Τα συστήματα με ομαλότερες ακμές (π.χ. μανδαλωτές) εκμεταλλεύονται το παράθυρο διαφάνειας για να ανέχονται κάποια χρονική απόκλιση χωρίς να αυξάνουν την ακολουθιακή επιβάρυνση. Θα εξετάσουμε περισσότερο τη χρονική απόκλιση του ρολογιού στην Ενότητα 12.5. Συγκεκριμένα, μπορούν να προϋπολογίζονται διαφορετικά ποσά χρονικής απόκλισης για τους ελέγχους ελάχιστης και μέγιστης καθυστέρησης. Επιπλέον, τα γειτονικά ακολουθιακά στοιχεία είναι πιθανό να βλέπουν λιγότερη χρονική απόκλιση απ' ό,τι αυτά που βρίσκονται στις αντίθετες γωνίες του ολοκληρωμένου. Παρόλο που τα σημερινά, αυτοματοποιημένα εργαλεία τοποθέτησης και δρομολόγησης αναλώνουν σημαντική προσπάθεια για τη μοντελοποίηση των καθυστερήσεων των ρολογιών και την τοποθέτηση στοιχείων απομόνωσης με στόχο την ελαχιστοποίηση της χρονικής απόκλισης, η χρονική απόκλιση είναι ένα διαρκώς επιδεινούμενο πρόβλημα για τα συστήματα με «επιθετικούς» κύκλους χρόνου.

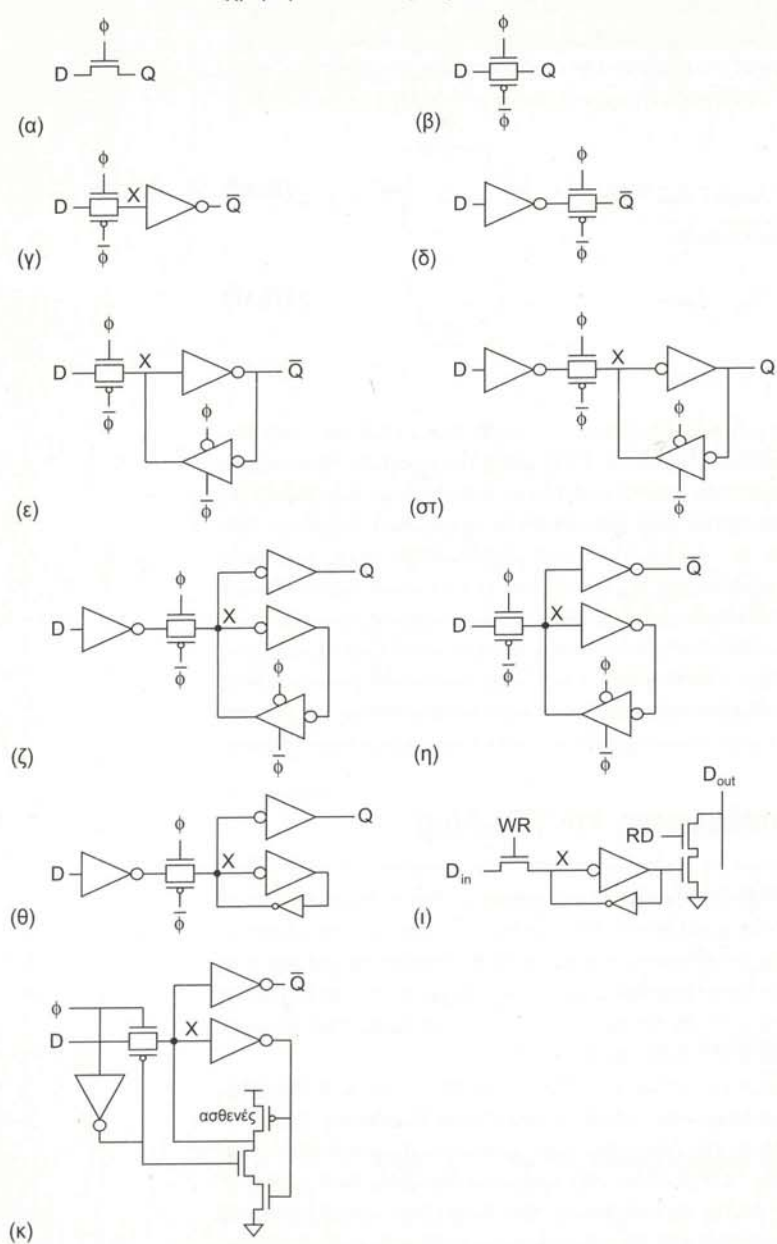
10.3 Σχεδίαση Κυκλωμάτων για Μανδαλωτές και Flip-Flop

Οι συμβατικοί μανδαλωτές CMOS κατασκευάζονται με τη χρήση τρανζίστορ περάσματος ή τρισταθών απομονωτών για το πέρασμα των δεδομένων ενόσω ο μανδαλωτής είναι διαφανής και ανάδραση για τη συγκράτηση (διατήρηση) των δεδομένων ενόσω ο μανδαλωτής είναι αδιαφανής. Θα ξεκινήσουμε εξετάζοντας τεχνικές σχεδίασης κυκλωμάτων για τους απλούς μανδαλωτές και κατόπιν θα επεκτείνουμε αυτά τα κυκλώματα, με στόχο την κατασκευή flip-flop και παλμικών μανδαλωτών. Αρκετοί μανδαλωτές δέχονται εισόδους επαναφοράς (reset) και/ή επίτρεψης (enable). Είναι επίσης δυνατό να ενσωματωθούν λογικές συναρτήσεις στους μανδαλωτές για τη μείωση της ακολουθιακής επιβάρυνσης.

Σε εμπορικές εφαρμογές χρησιμοποιούνται διάφορες εναλλακτικές δομές μανδαλωτών και flip-flop. Η αποκαλούμενη «τεχνική πραγματικού ρολογιού μιας φάσης» (True Single Phase Clocking) χρησιμοποιεί ένα ρολόι χωρίς αντιστροφές για την απλοποίηση της διανομής του ρολογιού. Το αποκαλούμενο ημι-δυναμικό flip-flop Klass (Semidynamic Flip Flop, Sdff) είναι ένα γρήγορο flip-flop που χρησιμοποιεί ένα στάδιο εισόδου λογικής domino. Από την άλλη, τα διαφορετικά flip-flop είναι κατάλληλα για συγκεκριμένες εφαρμογές. Στη συνέχεια θα περιγράψουμε και θα συγκρίνουμε κάθε μια από αυτές τις εναλλακτικές υλοποιήσεις.

10.3.1 Συμβατικοί Μανδαλωτές CMOS

Το Σχήμα 10.17(α) παρουσιάζει έναν πολύ απλό διαφανή μανδαλωτή κατασκευασμένο από ένα απλό τρανζίστορ. Είναι συμπαγής και γρήγορος, αλλά υποφέρει από τέσσερις περιορισμούς. Η έξοδος δεν ταλαντώνεται από γραμμή σε γραμμή (δηλαδή από GND σε V_{DD}). Ποτέ δεν αυξάνει πάνω από $V_{DD}-V_t$. Επίσης η έξοδος είναι δυναμική. Με άλλα λόγια, η έξοδος αιωρείται όταν ο μανδαλωτής είναι διαφανής. Εάν αιωρείται για μεγάλο χρονικό διάστημα μπορεί να ταραχθεί από τη διαρροή (βλ. Ενότητα 9.3.3). Η D οδηγεί απευθείας την είσοδο διάχυσης του τρανζίστορ περάσματος, πράγμα το οποίο οδηγεί σε πιθανά θέματα θορύβου (βλ. Ενότητα 9.3.9) και κάνει πιο δύσκολη τη μοντελοποίηση της καθυστέρησης με στατικούς αναλυτές χρόνου. Τέλος, ο κόμβος κατάστασης εκθέτεται, έτσι ο θόρυβος στην έξοδο μπορεί να αλλοιώνει την κατάσταση. Τα υπόλοιπα Σχήματα παρουσιάζουν ορισμένους βελτιωμένους μανδαλωτές χρησιμοποιώντας περισσότερα τρανζίστορ για να επιτευχθεί πιο στιβαρή λειτουργία.



ΣΧΗΜΑ 10.17 Διαφανείς μανδαλωτές.

Το Σχήμα 10.17(β) χρησιμοποιεί μια πύλη μετάδοσης CMOS στη θέση του μονού τρανζίστορ περάσματος nMOS για να προσφέρει μια πλήρη ταλάντωση από γραμμή-σε-γραμμή. Απαιτεί ένα συμπληρωματικό σήμα ρολογιού $\bar{\phi}$, το οποίο μπορεί να παρέχεται ως πρόσθετη είσοδος ή να δημιουργείται τοπικά από το ϕ μέσω ενός αντιστροφέα. Το Σχήμα 10.17(γ) προσθέτει έναν αντιστροφέα εξόδου έτσι ώστε ο κόμβος κατάστασης X να απομονωθεί στην έξοδο από το θόρυβο. Ασφαλώς, αυτό δημιουργεί έναν ανάστροφο μανδαλωτή. Το Σχήμα 10.17(δ) επίσης συμπεριφέρεται ως ένας αντιστροφος μανδαλωτής με μια απομονωμένη είσοδο αλλά με μια έξοδο χωρίς απομόνωση. Όπως αναφέραμε στην Ενότητα 2.5.6 και 9.2.5.1, ο αντιστροφέας που ακολουθείται από μια πύλη μετάδοσης είναι ουσιαστικά ισοδύναμος μ' ένα αντιστροφέα τριών καταστάσεων, αλλά έχει ελαφρώς χαμηλότερο λογικό φόρτο, επειδή η έξοδος οδηγείται και από τα δύο τρανζίστορ της πύλης μετάδοσης παράλληλα. Και το (γ) και το (δ) είναι γρήγοροι δυναμικοί μανδαλωτές.

Στις σύγχρονες τεχνολογίες κατασκευής, η διαρροή υποκατωφλίου είναι τόσο μεγάλη ώστε οι δυναμικοί κόμβοι να διατηρούν τις τιμές τους για ένα σύντομο χρονικό διάστημα, ειδικά στις υψηλές θερμοκρασίες και τάσεις που συναντώνται κατά την καυτή λειτουργία δοκιμής. Για το λόγο αυτό, οι πρακτικοί μανδαλωτές απαιτούν να είναι στατικοί, προσθέτοντας κάποια ανάδραση για να αποφευχθεί να αιωρείται η έξοδος, όπως απεικονίζεται στο Σχήμα 10.17(ε). Όταν το ρολόι είναι «1», η πύλη μετάδοσης της εισόδου μεταβαίνει σε κατάσταση OFF και ο μανδαλωτής είναι διαφανής. Όταν το ρολόι είναι «0», η πύλη μετάδοσης της εισόδου μεταβαίνει σε κατάσταση OFF. Ωστόσο, το στοιχείο ανάδρασης τριών καταστάσεων γίνεται ON, διατηρώντας το X στα σωστά επίπεδα. Το Σχήμα 10.17(στ) προσθέτει έναν αντιστροφέα εισόδου, έτσι ώστε η είσοδος να είναι μια πύλη τρανζίστορ και όχι περιοχή διάχυσης χωρίς απομόνωση. Δυστυχώς, τόσο στο (ε) όσο και το (στ) επανέρχεται η ευαισθησία της

εξόδου στο θόρυβο: μια μεγάλη αιχμή θορύβου στην έξοδο μπορεί να διαδοθεί προς τα πίσω, διαμέσου των πολλών ανάδρασης, και να αλλοιώσει την κατάσταση του κόμβου X . Το Σχήμα 10.17(ζ) παρουσιάζει έναν εύρωστο, διαφανή μανδαλωτή που αντιμετωπίζει επιτυχώς όλες τις προαναφερθείσες αδυναμίες. Ο μανδαλωτής είναι στατικός, όλοι οι κόμβοι μεταβάλλονται στο πλήρες εύρος του σήματος, από γραμμή σε γραμμή (swing rail-to-rail), ο θόρυβος κατάστασης απομονώνεται από το θόρυβο της εξόδου, και η είσοδος οδηγεί πύλες τρανζίστορ - όχι κόμβους διάχυσης. Ένας τέτοιος μανδαλωτής χρησιμοποιείται ευρέως σε εφαρμογές τυποποιημένων κυκλωμάτων, συμπεριλαμβανομένης της βιβλιοθήκης τυποποιημένων κυκλωμάτων Artisan [Artisan02]. Η χρήση του συνιστάται για όλα τα κυκλώματα, εκτός αυτών με κρίσιμες απαιτήσεις απόδοσης ή επιφάνειας.

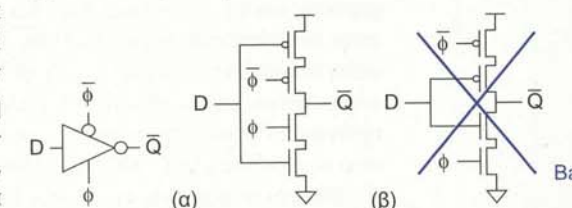
Σε εφαρμογές ημι-εξειδικευμένης κατασκευής, όπου ο θόρυβος της εισόδου μπορεί να ελεγχθεί καλύτερα, ο αντιστροφος μανδαλωτής του Σχήματος 10.17(η) μπορεί να είναι πιο αποδεκτός, επειδή είναι ταχύτερος και πιο συμπαγής. Για παράδειγμα, η Intel το χρησιμοποιεί ως έναν τυποποιημένο μανδαλωτή διαδρομής δεδομένων [Karnip01]. Το Σχήμα 10.17(θ) παρουσιάζει το μανδαλωτή «κάθετου» τύπου (jamb latch), μια παραλλαγή του (ζ) που μειώνει το φορτίο στο ρολόι και έχει δύο τρανζίστορ λιγότερα χρησιμοποιώντας έναν ασθενή αντιστροφέα ανάδρασης στη θέση του στοιχείου τριών καταστάσεων. Αυτό απαιτεί έναν προσεκτικό σχεδίαση κυκλωμάτων για να βεβαιωθούμε ότι το τρισταθές είναι αρκετά δυνατό για να υπερνικήσει τον αντιστροφέα ανάδρασης σε όλες τις κατασκευαστικές γωνίες. Το Σχήμα 10.17(ι) παρουσιάζει έναν άλλο μανδαλωτή «κάθετου» τύπου που χρησιμοποιείται συχνά σε συστοιχίες καταχωρητών και κύτταρα διατάξεων προγραμματιζόμενων πυλών (Field Programmable Gate Arrays, FPGA). Αρκετοί τέτοιοι μανδαλωτές συνδέονται μ' ένα μόνο αγωγό D_{out} και μόνο ένας ενεργοποιείται κάθε στιγμή, με το σήμα RD . Ο επεξεργαστής Itanium 2 χρησιμοποιεί το μανδαλωτή του Σχήματος 10.17(κ) [Naffziger02]. Στη στατική ανάδραση, ο σωρός οδήγησης «κάτω» είναι χρονισμένος με το ρολόι, αλλά ο σωρός οδήγησης «πάνω» είναι ένα ασθενές τρανζίστορ pMOS. Συνεισώς, η πύλη που οδηγεί την είσοδο πρέπει να είναι αρκετά δυνατή για να υπερνικήσει την ανάδραση. Η βιβλιοθήκη κυκλωμάτων του Itanium 2 περιέχει επίσης έναν παρόμοιο μανδαλωτή μ' έναν επιπρόσθετο αντιστροφέα εισόδου για να απομονώσει την είσοδο όταν η προηγούμενη πύλη είναι ασθενής ή αρκετά μακριά. Με τον αντιστροφέα εισόδου, ο μανδαλωτής μπορεί να αντιμετωπιστεί ως μια διασταύρωση των σχεδιάσεων που φαίνονται στο (ζ) και στο (θ). Ορισμένοι μανδαλωτές προσθέτουν έναν ακόμα αντιστροφέα για να παρέχουν και την αληθή αλλά και τη συμπληρωματική έξοδο.

Ο δυναμικός μανδαλωτής του Σχήματος 10.17(δ) μπορεί επίσης να σχεδιαστεί ως ένα τρισταθές στοιχείο χρονισμένο στο ρολόι, όπως απεικονίζεται στο Σχήμα 10.18(α). Μια τέτοια μορφή αποκαλείται μερικές φορές χρονισμένη CMOS (Clocke CMOS, C²MOS) [Suzuki73]. Η συμβατική μορφή που χρησιμοποιεί τον αντιστροφέα και την πύλη μετάδοσης είναι ελαφρώς ταχύτερη, επειδή η έξοδος οδηγείται διαμέσου των nMOS και pMOS τα οποία λειτουργούν παράλληλα. Η C²MOS είναι ελαφρώς μικρότερη σε επιφάνεια, επειδή εξαφανίζει τις δύο επαφές. Το Σχήμα 10.18(β) παρουσιάζει μια άλλη μορφή του τρισταθές, η οποία αντιμετωπίζει τους ακροδέκτες των δεδομένων και του ρολογιού. Είναι ισοδύναμη λογικώς αλλά καλύτερη ηλεκτρικώς, επειδή αλλάζοντας το D , ενώ ο μανδαλωτής είναι διαφανής μπορεί να προκαλέσει θόρυβο διαμοιρασμού φορτίου στον κόμβο εξόδου [Suzuki73].

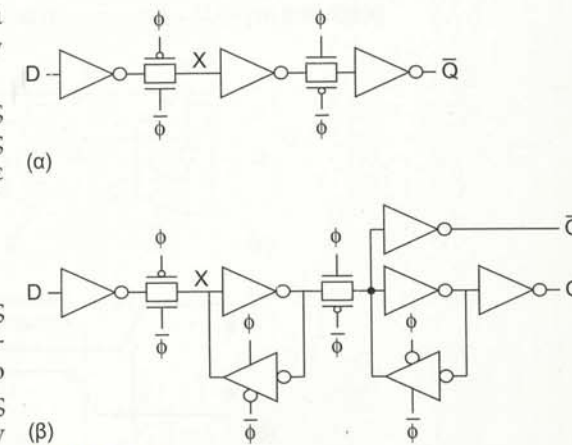
Όλοι οι μανδαλωτές που περιγράψαμε έως τώρα είναι διαφανείς κατά τη διάρκεια που το ϕ βρίσκεται σε υψηλή στάθμη. Μπορούν όμως να μετατραπούν σε μανδαλωτές που είναι ενεργοί όταν το ϕ είναι σε χαμηλή στάθμη με την εναλλαγή των ϕ και $\bar{\phi}$.

10.3.2 Συμβατικά CMOS Flip-Flop

Το Σχήμα 10.19(α) παρουσιάζει ένα δυναμικό flip-flop αναστρέφουσας συνδεσμολογίας, κατασκευασμένο μ' ένα ζεύγος δυναμικών μανδαλωτών συνδεδεμένων «πλάτη με πλάτη» [Suzuki73]. Είτε ο πρώτος, είτε ο τελευταίος αντιστροφέας, μπορεί να απομακρυνθεί για τη μείωση της καθυστέρησης, με αντίτιμο μεγαλύτερη ευαισθησία στο θόρυβο στην «άνευ απομόνωσης» είσοδο ή έξοδο. Στο Σχήμα 10.19(β) προσθέτουμε



ΣΧΗΜΑ 10.18 Μανδαλωτής C²MOS.



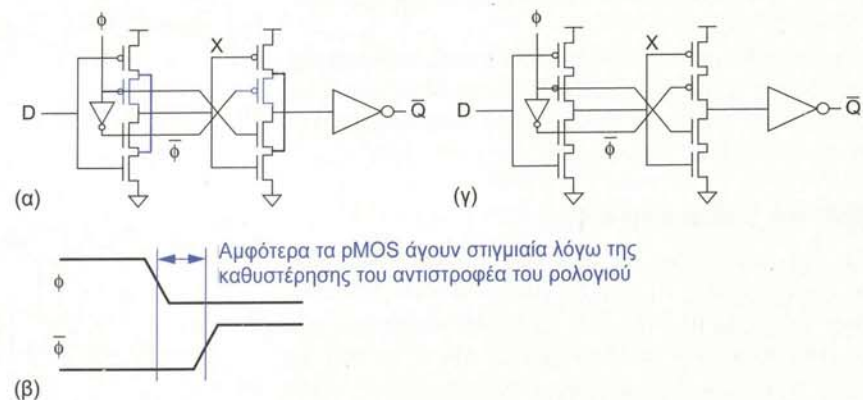
ΣΧΗΜΑ 10.19 Διάφορα flip-flop.

ανάδραση κι έναν επιπλέον αντιστροφέα για τη δημιουργία ενός μη-αναστρέφοντος, στατικού flip-flop. Αυτή η σχεδίαση flip-flop χρησιμοποιήθηκε στο χειριστή δεδομένων του μικροεπεξεργαστή PowerPC 603 χωρίς τον αντιστροφέα εισόδου ή την έξοδο \bar{Q} [Gerosa94]. Οι περισσότερες βιβλιοθήκες τυποποιημένων κυττάρων χρησιμοποιούν αυτή τη σχεδίαση επειδή είναι απλή, εύρωστη, συμπαγής και ενεργειακά αποτελεσματική [Stojanovic99]. Ωστόσο, ορισμένες από τις εναλλακτικές που θα περιγράψουμε παρακάτω είναι ταχύτερες.

Τα flip-flop δέχονται συνήθως ως είσοδο ένα μεμονωμένο σήμα ρολογιού ϕ και παράγουν τοπικά το συμπληρωματικό του, $\bar{\phi}$. Εάν ο χρόνος ανόδου ή καθόδου του ρολογιού είναι πολύ αργός, είναι πιθανό ότι τόσο το σήμα ρολογιού όσο και το συμπληρωματικό του θα είναι ταυτόχρονα σε ενδιάμεσες τάσεις, πράγμα το οποίο κάνει και τους δύο μανδαλωτές διαφανείς και αυξάνει το χρόνο συγκράτησης του flip-flop. Στις βιβλιοθήκες τυποποιημένων κυττάρων ASIC (όπως π.χ. η Artisan), η παραγωγή του συμπληρωματικού σήματος και η απομόνωση του ρολογιού γίνονται στο κύτταρο του flip-flop με στόχο πιο απότομους ρυθμούς ακμής και με αντίτιμο περισσότερους αντιστροφείς και μεγαλύτερο φορτίο στο ρολόι. Ωστόσο, το φορτίο του ρολογιού θα πρέπει να κρατείται όσο το δυνατόν μικρότερο, επειδή το ρολόι έχει παράγοντα μεταγωγής (activity factor) 1 και, ως εκ τούτου, είναι υπεύθυνο για μεγάλο μέρος της κατανάλωσης ισχύος στο flip-flop.

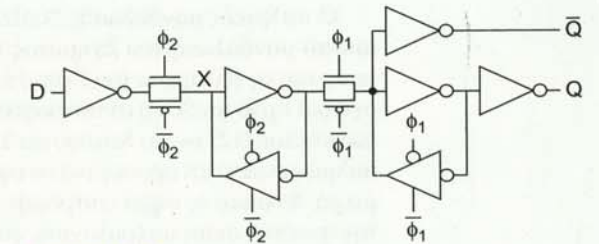
Όπως γνωρίζετε, το flip-flop βρίσκεται σε μια εν δυνάμει κατάσταση εσωτερικού ανταγωνισμού μεταξύ των δύο μανδαλωτών. Ο ανταγωνισμός μπορεί να οξυνθεί από τη χρονική απόκλιση μεταξύ του ρολογιού και του συμπληρώματός του, γεγονός το οποίο οφείλεται στην καθυστέρηση του αντιστροφέα. Στο Σχήμα 10.20(α) αποτελεί μια τροποποίηση του Σχήματος 10.19(α), μ' έναν ενσωματωμένο αντιστροφέα ρολογιού. Όταν πέφτει το ϕ , τόσο το ρολόι όσο και το συμπλήρωμά του είναι προσωρινά σε χαμηλή στάθμη, όπως απεικονίζεται στο Σχήμα 10.20(β), με αποτέλεσμα να ενεργοποιούνται τα χρονισμένα pMOS τρανζίστορ και στις δύο πύλες μετάδοσης. Εάν η χρονική απόκλιση (δηλαδή η καθυστέρηση του αντιστροφέα) είναι υπερβολική, τα δεδομένα μπορεί να εισέλθουν «λαθραία» στους δύο μανδαλωτές κατά την καθοδική ακμή του ρολογιού, πράγμα το οποίο οδηγεί σε εσφαλμένη λειτουργία. Το Σχήμα 10.20(γ) παρουσιάζει ένα δυναμικό C²MOS flip-flop, κατασκευασμένο με μανδαλωτές C²MOS αντί για αντιστροφείς και πύλες μετάδοσης [Suzuki73]. Επειδή κάθε στάδιο εκτελεί αντιστροφή, τα δεδομένα διέρχονται από το σωρό nMOS του ενός μανδαλωτή και από το σωρό pMOS του άλλου μανδαλωτή, οπότε η χρονική απόκλιση που ενεργοποιεί και αμφότερα τα χρονισμένα στο ρολόι τρανζίστορ pMOS δεν αποτελεί κίνδυνο. Ωστόσο, το flip-flop εξακολουθεί να είναι ευάλωτο στο πρόβλημα των υπερβολικά αργών ρυθμών ακμής, οι οποίοι ενεργοποιούν μερικώς και τα δύο τρανζίστορ. Τα ίδια πλεονεκτήματα ως προς τη χρονική απόκλιση ισχύουν ακόμα κι όταν τοποθετείται άρτιος αριθμός λογικών βαθμίδων αντιστροφής μεταξύ των μανδαλωτών· η τεχνική αυτή αποκαλείται επίσης *κατάσταση άνευ ανταγωνισμού* (No RAce, NORA) [Gonclaves83]. Στην πράξη, οι περισσότερες σχεδιάσεις flip-flop ελέγχουν προσεκτικά την καθυστέρηση του αντιστροφέα του ρολογιού, πράγμα το οποίο σημαίνει ότι η σχεδίαση με την πύλη μετάδοσης είναι ασφαλής και ελαφρώς ταχύτερη από τη σχεδίαση με C²MOS [Chao89].

Όλες οι παραπάνω σχεδιάσεις flip-flop είναι πιθανό να παρουσιάσουν προβλήματα οφειλόμενα στην ελάχιστη καθυστέρηση μεταξύ των flip-flop, κυρίως όταν υπάρχει ελάχιστη ή καθόλου λογική μεταξύ των flip-flop και η χρονική απόκλιση είναι μεγάλη ή δεν έχει αναλυθεί επαρκώς. Για σχεδιάσεις VLSI σε πανεπιστημιακά περιβάλλοντα, όπου η προσεκτική ανάλυση της χρονικής απόκλισης είναι υπερβολικά επίπονη



ΣΧΗΜΑ 10.20 Πύλη μετάδοσης και δυναμικά flip-flop NORA.

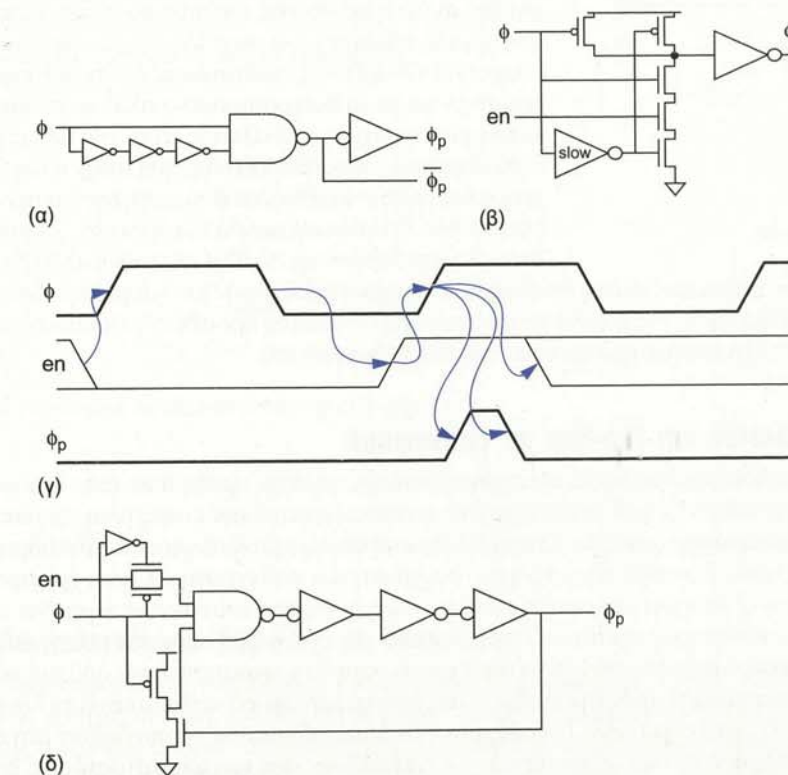
και η απόδοση δεν είναι τόσο σημαντική, μια λογική εναλλακτική λύση είναι η χρήση ενός ζεύγους ρολογιών δύο μη-επικαλυπτόμενων φάσεων, αντί για ένα ρολόι και το συμπληρωματικό του, όπως απεικονίζεται στο Σχήμα 10.21. Το flip-flop λαμβάνει την είσοδό του στην ανοδική ακμή του ϕ_1 . Φροντίζοντας ώστε το εύρος της μη-επικάλυψης να είναι αρκετά μεγάλο, το κύκλωμα θα λειτουργήσει σωστά παρά τις μεγάλες χρονικές αποκλίσεις. Ωστόσο, ο χρόνος της μη-επικάλυψης δεν χρησιμοποιείται από τη λογική, οπότε αυξάνει άμεσα το χρόνο αποκατάστασης και την ακολουθιακή επιβάρυνση του flip-flop (βλ. Άσκηση 10.8). Το φυσικό σχέδιο για το flip-flop παρουσιάζεται στις εισαγωγικές εικόνες και είναι διασκευασμένο με τρόπο ώστε να χρησιμοποιεί ένα και μόνο ρολόι. Παρατηρήστε ότι οι κόμβοι διάχυσης είναι κοινόχρηστοι, με στόχο τη μείωση της παρασιτικής χωρητικότητας.



ΣΧΗΜΑ 10.21 Flip-flop με ρολόγια 2 φάσεων χωρίς επικάλυψη.

10.3.3 Παλμικοί Μανδαλωτές

Ένας παλμικός μανδαλωτής μπορεί να κατασκευαστεί από ένα συμβατικό, διαφανή μανδαλωτή CMOS που οδηγείται από ένα σύντομο παλμό ρολογιού. Το Σχήμα 10.22(α) παρουσιάζει μια απλή γεννήτρια παλμών, η οποία αποκαλείται επίσης *κόφτης ρολογιού* (clock chooper) ή *μιας βολής* (one shot) [Harris01a]. Ο παλμικός μανδαλωτής είναι ταχύτερος από ένα συμβατικό flip-flop επειδή απαιτεί μόνο μία μανδάλωση αντί των δύο, καθώς και επειδή επιτρέπει δανεισμό χρόνου. Μπορεί επίσης να καταναλώνει λιγότερη ενέργεια, παρότι η γεννήτρια παλμών επαυξάνει την κατανάλωση ενέργειας (και, στην ιδανική περίπτωση, είναι κοινόχρηστη για πολλαπλούς παλμικούς μανδαλωτές, για μεγαλύτερη αποτελεσματικότητα όσον αφορά την κατανάλωση ενέργειας και τη χρήση επιφάνειας). Το μειονέκτημα είναι ο αυξημένος χρόνος συγκράτησης.

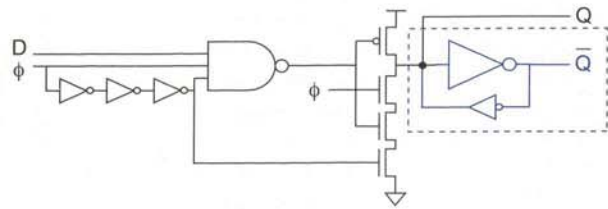


ΣΧΗΜΑ 10.22 Γεννήτριες παλμών.

Ο παλμικός μανδαλωτής Naffziger που χρησιμοποιήθηκε στον επεξεργαστή Itanium 2 αποτελείται από το μανδαλωτή του Σχήματος 10.17(ι), που οδηγείται από ακόμα πιο στενούς παλμούς, παραγόμενους από τη γεννήτρια του Σχήματος 10.22(β) [Naffziger02]. Αυτή η γεννήτρια παλμών χρησιμοποιεί ένα σχετικά αργό (ασθενή) αντιστροφέα για να παράγει έναν παλμό με ονομαστικό πλάτος περίπου ένα έκτο του κύκλου (125 ps για λειτουργία 1.2 GHz). Όταν απενεργοποιείται, ο εσωτερικός κόμβος της γεννήτριας παλμών αιωρείται προσωρινά σε υψηλή στάθμη, αλλά δεν απαιτείται διατηρητής επειδή η διάρκεια είναι μικρή. Φυσικά, το σήμα επίτρεψης έχει απαιτήσεις χρόνου αποκατάστασης και συγκράτησης γύρω από την ανοδική ακμή του ρολογιού, όπως απεικονίζεται στο Σχήμα 10.22 (γ).

Το Σχήμα 10.22(δ) παρουσιάζει μια διαφορετική γεννήτρια παλμών, η οποία χρησιμοποιείται σ' ένα επεξεργαστή RISC της NEC [Kozu96] για την παραγωγή σημαντικά μεγαλύτερων παλμών. Εσωματώνει ένα δυναμικό μανδαλωτή πύλης μετάδοσης με στόχο να εμποδίσει το σήμα επίτρεψης να αλλάξει κατάσταση κατά τη διάρκεια του παλμού.

Πολλοί σχεδιαστές θεωρούν επικίνδυνους τους στενούς παλμούς. Η γεννήτρια παλμών θα πρέπει να προσομοιώνονται προσεκτικά σε όλες τις κατασκευαστικές γωνίες και τα πιθανά φορτία RC, ώστε να διασφαλίζεται ότι ο παλμός δεν υποβαθμίζεται υπερβολικά από τις διακυμάνσεις που εισάγει η κατασκευαστική διαδικασία, ή από τη δρομολόγηση. Ωστόσο, η ομάδα του Itanium 2 διαπίστωσε ότι οι παλμοί θα μπορούσαν να χρησιμοποιηθούν όπως ακριβώς τα συνηθισμένα ρολόγια, υπό τον όρο ότι η γεννήτρια παλμών έχει επαρκή οδήγηση. Η γεννήτρια παλμών στον τετραπύρηνο Itanium επιλέγει μεταξύ αλυσίδων καθυστέρησης 1 και 3 αντιστροφέων μέσω ενός πολυπλέκτη [Stackhouse09]. Ο μεγαλύτερου εύρους παλμός παρέχει λειτουργία μανδάλωσης η οποία επιδεικνύει μεγαλύτερη ευρωστία στις περιβαλλοντικές μεταβολές και στις κατασκευαστικές διακυμάνσεις, ενώ ταυτόχρονα παρέχει μεγαλύτερη δυνατότητα δανεισμού χρόνου, αλλά αυξάνει το χρόνο συγκράτησης. Το σήμα επιλογής του πολυπλέκτη είναι προγραμματιζόμενο μέσω λογισμικού, έτσι ώστε να διορθώνονται τυχόν προβλήματα που ανακαλύπτονται μετά από την κατασκευή.



ΣΧΗΜΑ 10.23 Παλμικός μανδαλωτής Patroni.

Ο παλμικός μανδαλωτής Patroni του Σχήματος 10.23 εξαλείφει την ανάγκη μετάδοσης του παλμού με την κατασκευή μιας γεννήτριας παλμών μέσα στον ίδιο το μανδαλωτή [Patroni96, Draper97]. Οι ασθενείς διασταυρωμένοι αντιστροφείς που επισημαίνονται με το διαγραμμισμένο πλαίσιο στατικοποιούν το κύκλωμα, αν και ο μανδαλωτής είναι ευάλωτος στο θόρυβο εξόδου από την προς τα πίσω οδήγηση του Q ή του \bar{Q} , εκτός εάν χρησιμοποιηθεί ένας επιπλέον αντιστροφέας για την απομόνωση της εισόδου. Ο παλμικός μανδαλωτής Patroni χρησιμοποιήθηκε στους K6 και Athlon της AMD [Golden99], αλλά είναι ελαφρώς

αργότερος από έναν απλό μανδαλωτή [Naffziger02]. Αρχικά αποκαλούνταν «ακμοπυροδοτικός μανδαλωτής» (edge triggered latch, ETL), αλλά με την αυστηρή έννοια του όρου δεν είναι παρά ένας παλμικός μανδαλωτής, επειδή έχει πολύ μικρό χρονικό παράθυρο διαφάνειας.

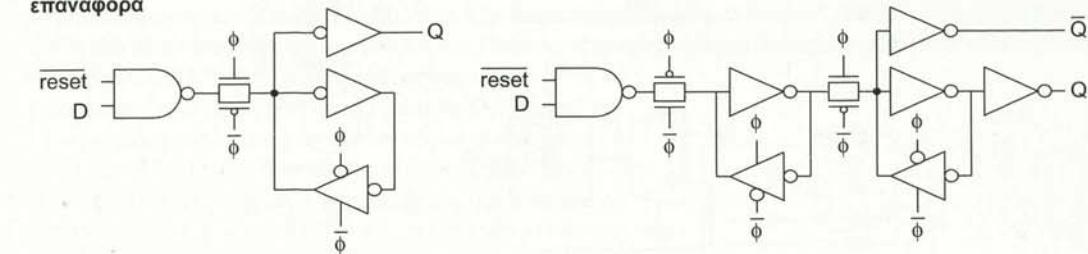
10.3.4 Μανδαλωτές και flip-flop με επαναφορά

Τα περισσότερα ακολουθιακά στοιχεία που χρησιμοποιούνται στην πράξη απαιτούν ένα σήμα επαναφοράς (reset) για να τεθούν σε μια γνωστή αρχική κατάσταση κατά την έναρξη και να διασφαλιστεί η ντετερμινιστική συμπεριφορά τους. Το Σχήμα 10.24 παρουσιάζει μανδαλωτές και flip-flop με εισόδους επαναφοράς. Υπάρχουν δύο είδη επαναφοράς: σύγχρονη και ασύγχρονη. Η ασύγχρονη επαναφορά αναγκάζει αμέσως το Q να πέσει σε χαμηλή στάθμη, ενώ η σύγχρονη επαναφορά περιμένει το ρολόι. Τα σύγχρονα σήματα επαναφοράς πρέπει να είναι σταθερά για ένα χρόνο αποκατάστασης και συγκράτησης γύρω από τις ακμές του ρολογιού ενώ τα ασύγχρονα σήματα χαρακτηρίζονται από μια καθυστέρηση διάδοσης από την επαναφορά προς την έξοδο. Η σύγχρονη επαναφορά απλά απαιτεί τη λογική σύζευξη (AND) της εισόδου D με το σήμα *reset*. Η ασύγχρονη επαναφορά απαιτεί να συνδεθούν στη πύλη και τα δεδομένα και η ανάδραση για να αναγκαστούν να επανέλθουν στις αρχικές καταστάσεις, ανεξαρτήτως του ρολογιού. Η τρισταθής πύλη NAND μπορεί να κατασκευαστεί με μια πύλη NAND εν σειρά με μια συγχρονισμένη με το ρολόι πύλη μετάδοσης.

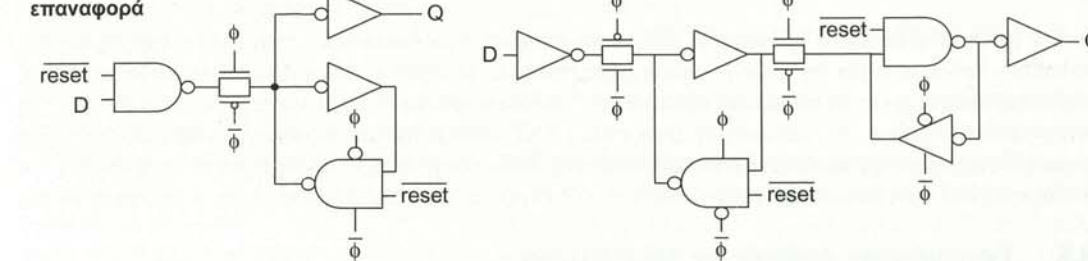
Σύμβολο



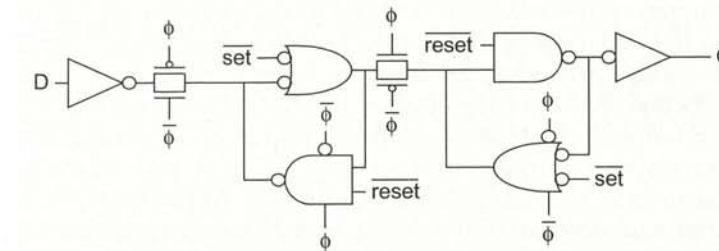
Σύγχρονη επαναφορά



Ασύγχρονη επαναφορά



ΣΧΗΜΑ 10.24 Μανδαλωτές και flip-flop με επαναφορά.

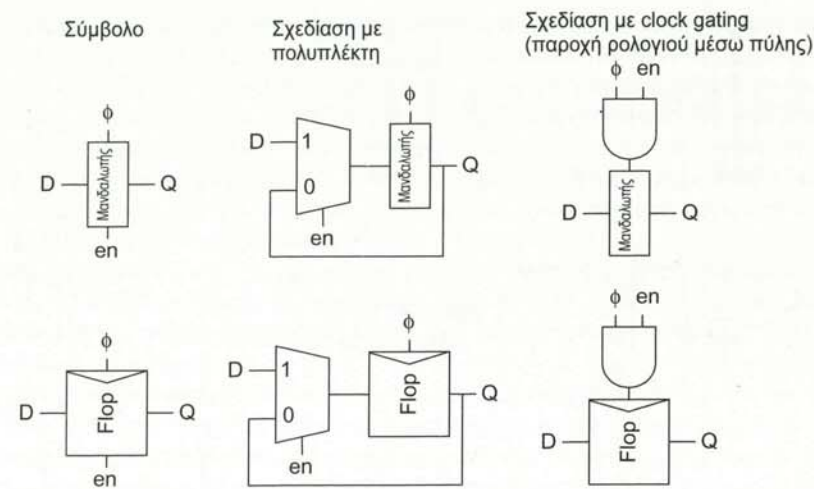


ΣΧΗΜΑ 10.25 Flip-flop με ασύγχρονη θέση και επαναφορά.

Οι μανδαλωτές και τα flip-flop με θέση αναγκάζουν την έξοδο να τεθεί σε υψηλή στάθμη αντί για χαμηλή. Είναι παρόμοια με τα στοιχεία επαναφοράς του Σχήματος 10.24, αλλά αντικαθιστούν την NAND με μια NOR και το *reset* με το *set*. Το Σχήμα 10.25 παρουσιάζει ένα flip-flop που συνδυάζει και την ασύγχρονη θέση και την επαναφορά.

10.3.5 Μανδαλωτές και Flip-Flop με Επίτρεψη

Τα ακολουθιακά στοιχεία συχνά δέχονται και ως εισοδο κι ένα σήμα επίτρεψης. Όταν το σήμα επίτρεψης *en* είναι σε χαμηλή στάθμη, το στοιχείο διατηρεί την κατάσταση του ανεξαρτήτως του ρολογιού. Η λειτουργία της επίτρεψης μπορεί να υλοποιηθεί μ' έναν πολυπλέκτη εισόδου ή χρονισμό ρολογιού, όπως απεικονίζεται στο Σχήμα 10.26. Ο πολυπλέκτης εισόδου ανατροφοδοτεί την προηγούμενη κατάσταση όταν απενεργοποιείται το στοιχείο. Ο πολυπλέκτης προσθέτει επιφάνεια και καθυστέρηση. Ο χρονισμός ρολογιού δεν επηρεάζει την καθυστέρηση από την εισοδο δεδομένων και η πύλη AND μπορεί να διαμοι-



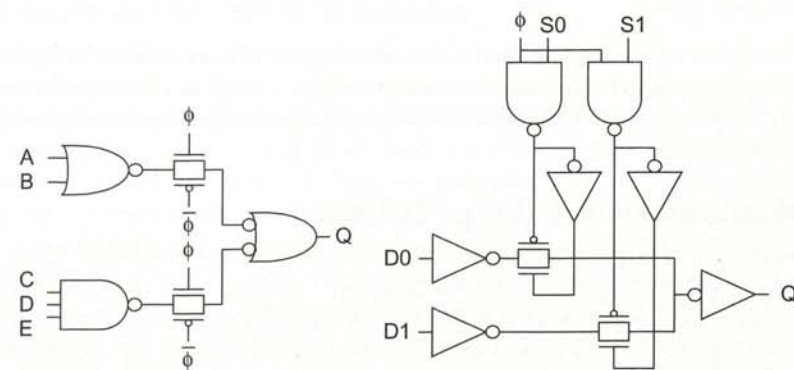
ΣΧΗΜΑ 10.26 Μανδαλωτές και flip-flop με επίτρεψη.

ραστεί σε πολλαπλά στοιχεία χρονισμού. Επιπλέον, μειώνει σημαντικά την κατανάλωση ισχύος, επειδή το ρολόι δεν ταλαντώνεται στο απενεργοποιημένο στοιχείο. Ωστόσο, η πύλη AND καθυστερεί το ρολόι και πιθανώς εισάγει χρονική απόκλιση. Η Ενότητα 13.4.5 περιγράφει τεχνικές για την ελαχιστοποίηση της χρονικής απόκλισης μέσω της κατασκευής μιας πύλης AND στον τελικό απομονωτή του δικτύου διανομής ρολογιού. Το σήμα en πρέπει να είναι σταθερό ενώ το ρολόι είναι σε υψηλή στάθμη για να εμποδιστούν οι ανεπιθύμητες αλλαγές κατάστασης του ρολογιού, ένα θέμα το οποίο θα εξετάσουμε στην Ενότητα 10.4.6.

10.3.6 Ενσωμάτωση Λογικής σε Μανδαλωτές

Από τις πρώτες ημέρες των υπολογιστών, οι μηχανικοί αντιλήφθηκαν ότι μπορούν να μειώσουν την ακολουθιακή επιβάρυνση ενσωματώνοντας λογική σε μανδαλωτές [Earle65]. Για παράδειγμα, ορισμένοι από τους αντιστροφείς μπορούν να αντικατασταθούν από πύλες που εκτελούν χρήσιμους υπολογισμούς. Το Σχήμα 10.27 παρουσιάζει δύο τρόπους με τους οποίους μπορεί να γίνει αυτό σε δυναμικούς μανδαλωτές. Ο επεξεργαστής DEC Alpha 21164 χρησιμοποιούσε ένα σύνολο μανδαλωτών που είχαν κατασκευαστεί με μια συγχρονισμένη με το ρολόι πύλη μετάδοσης από την οποία προηγούνταν και έπονταν αντιστροφείς στατικές πύλες CMOS όπως NAND και NOR ή αντιστροφείς [Bowhill95]. Αυτό παρέχει μια χαμηλή επιβάρυνση στο μανδαλωτή πύλης μετάδοσης, ενώ ταυτόχρονα διατηρεί την απομόνωση στην είσοδο και στην έξοδο.

Ο πολυπλέκτης-μανδαλωτής αποτελείται από δύο παράλληλες πύλες μετάδοσης που ελέγχονται από ρολόγια συνδεδεμένα σε μια πύλη μαζί με το αντίστοιχο σήμα επιλογής. Η συνάρτηση του πολυπλέκτη ολοκληρώνεται χωρίς καμία επιπρόσθετη επιβάρυνση από την είσοδο D στην έξοδο Q , εκτός από ένα



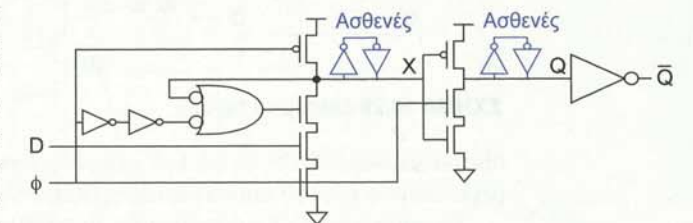
ΣΧΗΜΑ 10.27 Συνδυασμός της λογικής με μανδαλωτές.

μικρό ποσό πρόσθετης χωρητικότητα διάχυσης στον κόμβο κατάστασης. Σημειώστε ότι ο χρόνος αποκατάστασης στις επιλεγμένες εισόδους είναι σχετικά υψηλός. Η σύνδεση του ρολογιού σε πύλη θα εισάγει χρονική απόκλιση εκτός εάν η μεθοδολογία χρονισμού με το ρολόι συστηματικά θα συνδέσει σε πύλες όλα τα ρολόγια. Οι ίδιες αρχές επεκτείνονται σε στατικούς μανδαλωτές και flip-flop.

10.3.7 Ημι-δυναμικό Flip-Flop Klass

Το ημι-δυναμικό flip-flop Klass (SDFF) [Klass99] που απεικονίζεται στο Σχήμα 10.28 είναι μια διασταύρωση μεταξύ παλμικού μανδαλωτή και flip-flop. Όμοια με τον παλμικό μανδαλωτή Partoni, λειτουργεί βάσει της αρχής των διασταυρούμενων μανδαλωτών. Ωστόσο, χρησιμοποιεί μια δυναμική πύλη NAND στη θέση της στατικής NAND. Ενώ το ρολόι είναι σε χαμηλή στάθμη, το

X προφορτίζεται σε υψηλή στάθμη και το Q διατηρεί την προηγούμενη κατάσταση του. Όταν το ρολόι ανέρχεται, η δυναμική NAND περνά στη φάση υπολογισμού. Εάν το D είναι «0», το X παραμένει σε υψηλή στάθμη και το επάνω pMOS τρανζίστορ γίνεται OFF. Εάν το D είναι «1» και το X αρχίζει να πέφτει προς τη χαμηλή στάθμη, το τρανζίστορ παραμένει ON για να ολοκληρωθεί η μετάβαση. Αυτό επιτρέπει έναν πολύ στενό παλμό κι ένα σύντομο χρόνο συγκράτησης. Ο δυναμικός μανδαλωτής στην πρώτη βαθμίδα λειτουργεί ως master, ενώ αυτός της δεύτερης βαθμίδας ως slave. Οι ασθενείς διασταυρωμένοι αντιστροφείς στατικοποιούν το flip-flop και ο τελικός αντιστροφέας απομονώνει τον κόμβο εξόδου.



ΣΧΗΜΑ 10.28 Ημι-δυναμικό flip-flop Klass.

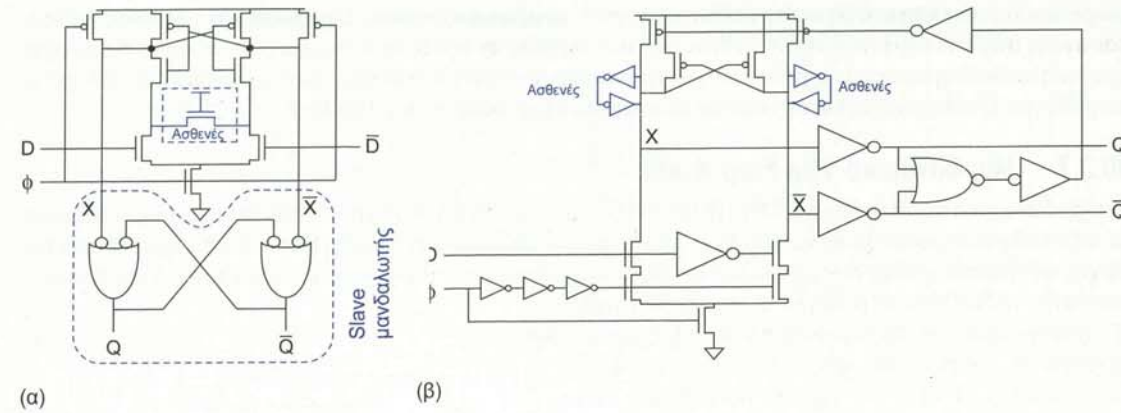
Όμοια μ' έναν παλμικό μανδαλωτή, το SDFF δέχεται τις ανοδικές εισόδους ελαφρώς μεταγενέστερα από την ανοδική ακμή του ρολογιού. Όμοια μ' ένα flip-flop, οι καθοδικές εισοδοί θα πρέπει να αποκατασταθούν πριν από την ανοδική ακμή του ρολογιού. Ονομάζεται ημι-δυναμικό επειδή συνδυάζει τη δυναμική βαθμίδα εισόδου με τη στατική λειτουργία. Το SDFF είναι ελαφρώς ταχύτερο απ' ό,τι ο παλμικός μανδαλωτής Partoni, αλλά χάνει την ανοχή στη χρονική απόκλιση και τη δυνατότητα δανεισμού χρόνου. Επιπλέον, έχει μεγαλύτερη κατανάλωση ενέργειας λόγω του μεγαλύτερου αριθμού κόμβων με υψηλό συντελεστή μεταγωγής.

Ο επεξεργαστής UltraSparc III της Sun ενσωματώνει πολύ αποτελεσματικά λογική στο SDFF, με την αντικατάσταση του μεμονωμένου τρανζίστορ που συνδέεται στο D από μια ομάδα τρανζίστορ τα οποία εκτελούν την OR ή τις λειτουργίες του πολυπλέκτη [Heald00]. Παρόμοια, ο επεξεργαστής Cell χρησιμοποιεί δυναμικούς πολυπλέκτες-μανδαλωτές με έως και 4 εισόδους (συν μία πέμπτη για ανίχνευση) [Warnock06].

10.3.8 Διαφορικό Flip-Flop

Τα διαφορικά flip-flop δέχονται τις αληθείς και τις συμπληρωματικές εισόδους και παράγουν τις αληθείς και τις συμπληρωματικές εξόδους. Κατασκευάζονται από έναν χρονισμένο ενισχυτή αίσθησης έτσι ώστε μπορούν να αντιδράσουν άμεσα σε μικρές διαφορικές τάσεις εισόδου. Παρότι είναι μεγαλύτερα από ένα συμβατικό flip-flop μονού τερματισμού -επειδή έχουν έναν επιπλέον αντιστροφέα για να παράγει τη συμπληρωματική έξοδο-, λειτουργούν άψογα με εισόδους που έχουν χαμηλή ταλάντωση, όπως οι γραμμές των bit σε αρχεία καταχωρητών (Ενότητα 12.2.3.3) και οι δίαυλοι χαμηλού εύρους διακύμανσης (Ενότητα 6.4.4).

Το Σχήμα 10.29(α) παρουσιάζει ένα διαφορικό flip-flop με ενισχυτή αίσθησης (sense-amplifier flip-flop, SA-F/F) που δέχεται διαφορικές εισόδους και παράγει διαφορική έξοδο [Matsui94]. Όταν το ρολόι είναι σε χαμηλή στάθμη, οι εσωτερικοί κόμβοι X και \bar{X} προφορτίζονται. Όταν το ρολόι ανέρχεται, ένας από τους δύο κόμβους οδηγείται κάτω, ενώ τα διασταυρωμένα pMOS τρανζίστορ λειτουργούν ως διατηρητές για τον άλλο κόμβο. Ο μανδαλωτής SR που δημιουργείται από τις διασταυρωμένες πύλες NAND συμπεριφέρεται ως μια slave βαθμίδα, η οποία λαμβάνει την έξοδο και τη διατηρεί κατά την προφόρτιση. Το flip-flop μπορεί να ενισχύσει και να απαντήσει σε μικρές διαφορικές τάσεις εισόδου, ή μπορεί να χρησιμοποιήσει έναν αντιστροφέα για να παράγει τη συμπληρωματική είσοδο από το D . Αυτό το flip-flop χρησιμοποιήθηκε στον Alpha 21264 [Gronowski98]. Έχει μικρό φορτίο ρολογιού και αποφεύγει την ανάγκη για αντιστροφή ρολόι. Εάν τα τρανζίστορ δύο εισόδων αντικατασταθούν από αληθή και συμπληρωματικά



ΣΧΗΜΑ 10.29 Διαφορικά flip-flop.

δίκτυα λογικής nMOS, το SA-F/F μπορεί επίσης να λειτουργήσει στις λογικές συναρτήσεις εις βάρος του μεγαλύτερου χρόνου αποκατάστασης [Klass99].

Το αρχικό SA-F/F αντιμετωπίζει το πρόβλημα ότι ένας από τους εσωτερικούς κόμβους πιθανώς να μένει αιωρούμενος σε χαμηλή στάθμη εάν αλλάζουν οι εισδοί ενώ το ρολόι είναι σε υψηλή στάθμη. Ο επεξεργαστής StrongArm 110 [Montanaro96] προσθέτει ένα ασθενές τρανζίστορ nMOS όπως απεικονίζεται στο Σχήμα 10.29(α) για να στατικοποιήσει πλήρως το flip-flop, με αντίτιμο μικρές ποσότητες εσωτερικού φορτίου και καθυστέρησης.

Αν και η βαθμίδα του ενισχυτή αίσθησης είναι γρήγορη, η καθυστέρηση διάδοσης διαμέσου των δύο διασταυρωμένων πυλών NAND βλάπτει την απόδοση. Οι πύλες NAND λειτουργούν ως μανδαλωτές SR slave και χρειάζονται μόνο για να μετατρέπουν τα μονοτονικά σήματα καθοδικών παλμών X σε στατικές εξόδους Q : μπορούν να αντικατασταθούν από αντιστροφείς υψηλής απόκλισης, όταν το Q οδηγεί πύλες domino. Στις εργασίες τους, οι [Nikolic00], [Kim00] και [Strollo05] προτείνουν εναλλακτικές σχεδιάσεις slave μανδαλωτών οι οποίες είναι ταχύτερες, αλλά χρησιμοποιούν περισσότερα τρανζίστορ.

Ο επεξεργαστής K6 της AMD χρησιμοποιεί ένα άλλο διαφορικό flip-flop, το οποίο απεικονίζεται στο Σχήμα 10.29(γ), στο σημείο διασύνδεσης της στατικής λογικής με τη λογική domino [Draper97]. Η βαθμίδα του master αποτελείται από μια πύλη αυτο-επαναφοράς διαδοχικής επίδρασης διπλής γραμμής. Ας υποθέσουμε ότι οι εσωτερικοί κόμβοι είναι αρχικά προφορτισμένοι. Στην ανοδική ακμή του ρολογιού, ένας από τους δύο θα οδηγήσει «κάτω» και θα οδηγήσει έτσι την αντίστοιχη έξοδο σε υψηλή στάθμη. Η πύλη OR ανιχνεύει αυτό και παράγει ένα σήμα ολοκλήρωσης (*done*) το οποίο προφορτίζει τους εσωτερικούς κόμβους και επαναφέρει τις εξόδους. Συνεπώς, το flip-flop παράγει παλμικές εξόδους οι οποίες είναι κυρίως κατάλληλες για χρήση σε επόμενες πύλες διαδοχικής επίδρασης αυτο-επαναφοράς (βλ. Ενότητα 10.5.2.4). Τα διασταυρωμένα pMOS τρανζίστορ βελτιώνουν την ανοσία στο θόρυβο ενώ οι διασταυρωμένοι αντιστροφείς στατικοποιούν τους εσωτερικούς κόμβους.

10.3.9 Διπλά Ακμοπυροδότητο Flip-Flop

Πολλοί ερευνητές έχουν προτείνει flip-flop τα οποία δειγματοληπτούν τα δεδομένα τόσο στην ανοδική όσο και στην καθοδική ακμή του ρολογιού, με στόχο την εξοικονόμηση ενέργειας λειτουργώντας στη μισή συχνότητα ρολογιού. Ένα σημαντικό μειονέκτημα είναι η ευαισθησία στις διακυμάνσεις του κύκλου λειτουργίας που αυξάνουν την απόκλιση της καθοδικής ακμής του ρολογιού. (Η απόκλιση από ανοδική σε ανοδική ακμή τείνει να είναι μικρότερη από την απόκλιση από ανοδική σε καθοδική ακμή επειδή απαιτεί ίδιες μεταβάσεις και άρα έχει καλύτερο ταίριασμα από την άποψη της διακύμανσης). Σε πρώτη τάξη, ένα διπλό ακμοπυροδότητο (dual edge-triggered, DET) flip-flop έχει μισή συχνότητα ρολογιού και διπλάσιο παράγοντα μεταγωγής, οπότε η ενέργεια που καταναλώνει παραμένει αμετάβλητη. Ωστόσο, η ενέργεια στο γενικό δίκτυο διανομής του ρολογιού μειώνεται κατά συντελεστή δύο λόγω της μειωμένης συχνότητας. Σ' ένα καλοσχεδιασμένο σύστημα, η ενέργεια κυριαρχείται συνήθως από τους καταχωρητές και όχι από το δίκτυο διανομής του ρολογιού. Επιπλέον, το DET flip-flop επιφέρει συνήθως κάποια επιβάρυνση όσον αφορά την κατανάλωση επιφάνειας, την καθυστέρηση και την ενέργεια. Η επιπλέον απόκλιση που

προκαλείται από τη διακύμανση του κύκλου λειτουργίας αυξάνει περισσότερο την ακολουθιακή επιβάρυνση. Μέχρι τη στιγμή που το μονοπάτι τροποποιείται ώστε να ανακτήσει την επιπλέον καθυστέρηση, η καθαρή εξοικονόμηση ενέργειας που επιτυγχάνεται μπορεί να είναι μικρή ή αρνητική. Ακόμα κι αν η εξοικονόμηση είναι πραγματική, το DET flip-flop απαιτεί προσαρμογές στην ανάλυση χρόνισμού και ροές εργασιών που βασίζονται σε εργαλεία CAD. Για όλους αυτούς τους λόγους, τα DET flip-flop δεν έχουν τύχει ευρείας χρήσης σε εμπορικά συστήματα. Δύο θεωρητικές σχεδιάσεις DET flip-flop παρουσιάζονται στο Σχ. 10.30, μαζί με κυκλωματικές υλοποιήσεις [Tschanz01, Gago93]. Στη σχεδίαση master-slave του Σχ. 10.30(α), δύο ξεχωριστοί master μανδαλωτές λειτουργούν σε αντίθετες φάσεις του ρολογιού.

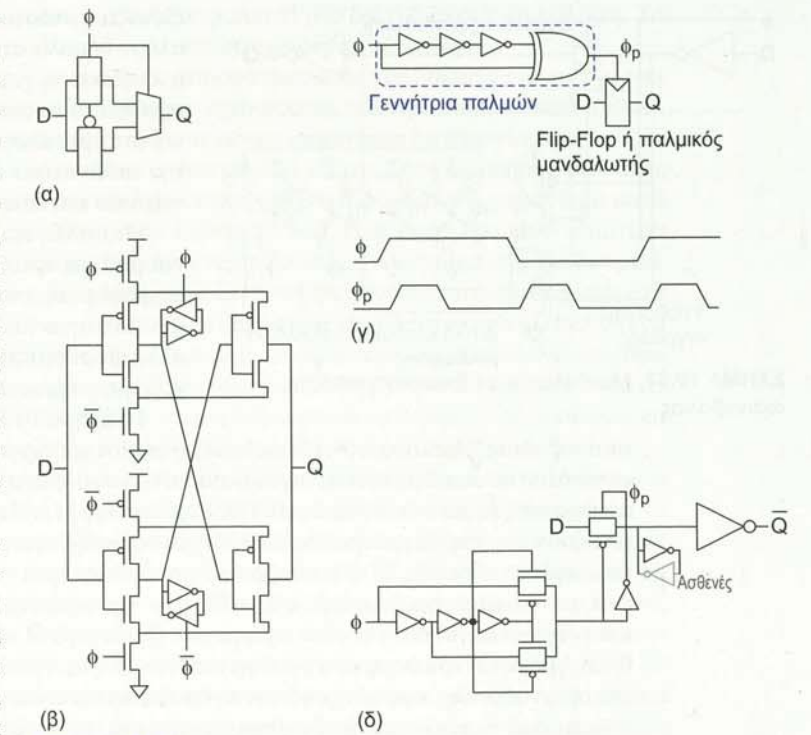
Ο πολυπλέκτης, ο οποίος εκτελεί χρέη slave μανδαλωτή, επιλέγει το αποτέλεσμα του αδιαφανούς master μανδαλωτή. Το Σχήμα 10.30(β) παρουσιάζει μια υλοποίηση αυτής της σχεδίασης σε επίπεδο τρανζίστορ. Στην παλμική σχεδίαση του Σχήματος 10.30(γ), μια γεννήτρια παλμών παράγει έναν παλμό και στις δύο ακμές του ρολογιού. Αυτός ο παλμός εξυπηρετεί ως ρολόι για ένα συμβατικό flip-flop ή παλμικό μανδαλωτή. Το Σχήμα 10.30(δ) παρουσιάζει μια σχεδίαση επιπέδου τρανζίστορ, η οποία χρησιμοποιεί έναν παλμικό μανδαλωτή και μια υψηλής απόδοσης γεννήτρια παλμών.

Το Σχήμα 10.31 παρουσιάζει το εμμέσως παλμικό (implicitly pulsed) DET flip-flop του Zhao [Zhao07]. Εν αντιθέσει με την «επί τούτου» χρήση της γεννήτριας παλμών στη υλοποίηση του Σχήματος 10.30(γ), τα δύο κάτω ζεύγη nMOS τρανζίστορ συμπεριφέρονται εμμέσως ως γεννήτρια παλμών, οδηγώντας χαμηλά τον κόμβο M για ένα σύντομο χρονικό διάστημα κατά την ανοδική και καθοδική ακμή του ρολογιού. Κατά τη διάρκεια αυτών των διαστημάτων, εάν το D είναι 0, ο κόμβος X οδηγείται χαμηλά, στο 0. Εάν το D είναι 1 και ο X είναι 0, ο κόμβος Y οδηγείται για λίγο στο 0, αναγκάζοντας τον X να ανέλθει στο 1. Για το υπόλοιπο του κύκλου, ο Y κρατείται στο 1 από το ασθενές pMOS τρανζίστορ και ο X κρατείται στην τρέχουσα τιμή του από τον ασθενή αντιστροφή. Παρατηρήστε ότι υπάρχει ένας ακραίος περιορισμός όσον αφορά τους λόγους διαστάσεων: τα ασθενή τρανζίστορ πρέπει να υπερσκελιστούν από έως τέσσερα εν σειρά nMOS τρανζίστορ.

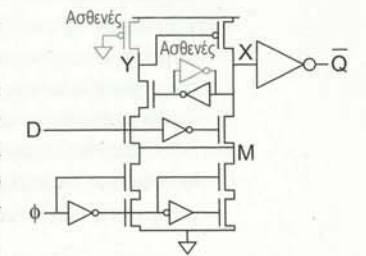
10.3.10 Flip-Flop με Ενίσχυση Κατά της Ακτινοβολίας

Τα τυχαία/παροδικά σφάλματα (soft errors) που οφείλονται σε σωματίδια alpha ή κοσμική ακτινοβολία αποτελούσαν στο παρελθόν ιδιαίτερα σημαντικό πρόβλημα για τις μνήμες, επειδή τα κύτταρα RAM έχουν τη μικρότερη χωρητικότητα κόμβου και την ασθενέστερη αντίδραση, πράγμα το οποίο σημαίνει ότι επηρεάζονται εύκολα από διαταραχές, όπως είδαμε στην Ενότητα 7.3.4. Με την συνεχή κλιμάκωση των τρανζίστορ, τα ποσοστά τυχαίων/παροδικών σφαλμάτων για τα flip-flop αυξήθηκαν σε σημείο που να αποτελούν σημαντικό παράγοντα για τα συστήματα υψηλής αξιοπιστίας. Τα flip-flop με ενίσχυση κατά της ακτινοβολίας (radiation-hardened flip-flop) είναι σχεδιασμένα ώστε να αντέχουν σε τέτοια σφάλματα και είναι κρίσιμης σημασίας για τις διαστημικές εφαρμογές, όπου η ροή κοσμικής ακτινοβολίας είναι πολύ μεγαλύτερη.

Ο απλούστερος δυνατός τρόπος ελαχιστοποίησης των τυχαίων/παροδικών σφαλμάτων συνίσταται στη χρήση ενός κόμβου αποθήκευσης ο οποίος θα κατακρατά επαρκές φορτίο ώστε να είναι απίθανο να

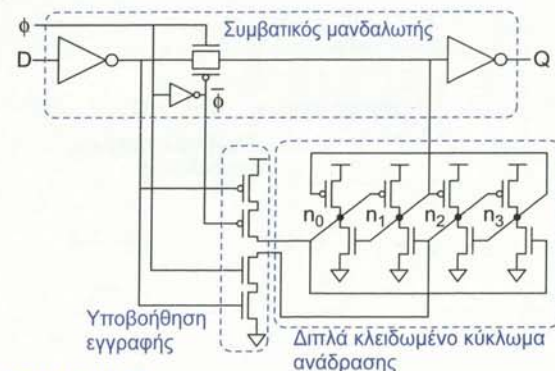


ΣΧΗΜΑ 10.30 DET flip-flop.



ΣΧΗΜΑ 10.31 Εμμέσως παλμικό DET flip-flop του Zhao.





ΣΧΗΜΑ 10.32 Μανδαλωτής με θωράκιση κατά της ακτινοβολίας.

αλλάζει κατάσταση λόγω μιας ριπής σωματιδίων. Αυτό δεν είναι πλέον εύκολο στις νανομετρικές τεχνολογίες κατασκευής, επειδή η κλιμάκωση χαμηλώνει τόσο τη χωρητικότητα όσο και την τάση, πράγμα το οποίο μειώνει σημαντικά το φορτίο. Φυσικά, ένας ασυνήθιστα μεγάλος κόμβος αποθήκευσης μπορεί και πάλι να μειώσει την πιθανότητα ύπαρξης διαταραχών, αλλά κοστίζει σε απόδοση, ενέργεια και επιφάνεια.

Μια άλλη επιλογή είναι η χρήση ενός σχήματος τριπλού πλεονασμού, με τρεις καταχωρητές ανά bit και πλειοψηφικό σύστημα ψηφοφορίας, ικανό να αντέχει μια διαταραχή σε ένα από τα bits (βλ. Ενότητα 7.6.2). Προφανώς, αυτό κοστίζει ακόμα περισσότερο, αλλά είναι ένας αποτελεσματικός τρόπος προστασίας των στοιχείων κρίσιμης σημασίας.

Το Σχήμα 10.32 παρουσιάζει ένα μανδαλωτή με ενίσχυση κατά της ακτινοβολίας [Stackhouse09, Hazucha04], ο οποίος χρησιμοποιείται στον τετραπύρρηνο επεξεργαστή Itanium. Η αντίσταση που επιδεικνύει σε τυχαία/παροδικά σφάλματα βασίζεται στην αρχή του *διπλά κλειδωμένου κυττάρου αποθήκευσης* (dual interlocked cell, DICE) [Calin96]. Η πύλη μετάδοσης και οι τρεις αντιστροφείς επάνω σχηματίζουν ένα συμβατικό μανδαλωτή. Ο μανδαλωτής στατικοποιείται χρησιμοποιώντας το διπλά κλειδωμένο κύκλωμα ανάδρασης. Σ' ένα συμβατικό μανδαλωτή, μια ριπή σωματιδίων ικανή να αλλάξει την κατάσταση ενός εκ των εσωτερικών κόμβων θα αλλοίωνε την τιμή στο μανδαλωτή. Στην προσέγγιση DICE, οι κόμβοι n_0 και n_2 έχουν κανονικά την ίδια τιμή με τον Q . Επίσης, οι n_1 και n_3 έχουν κανονικά τη συμπληρωματική τιμή. Όταν γράφεται το κύτταρο, ο n_1 οδηγείται στο \bar{D} . Για την αποτροπή συγκρούσεων, τα nMOS και pMOS τρανζίστορ ανάδρασης που οδηγούν τον n_1 θα πρέπει να είναι σε αποκοπή κατά τη διάρκεια της εγγραφής. Αυτό γίνεται από το κύκλωμα υποβοήθησης εγγραφής, το οποίο διασφαλίζει ότι $n_2 = 0$ και $n_0 = 1$ κατά τη διάρκεια των εγγραφών. Εάν ένας από τους τέσσερις κόμβους αποθήκευσης κατάστασης, n_0, n_3 , διαταραχτεί από κάποιο τυχαίο/παροδικό σφάλμα, το κλειδωμένο βρόχος ανάδρασης θα διορθώσει την τιμή. Ο μανδαλωτής συνεχίζει να είναι εύαλτος σε ριπές ακτινοβολίας που διαταράσσουν ταυτόχρονα δύο κόμβους. Ο διαχωρισμός των κόμβων στο φυσικό σχέδιο του κυττάρου μειώνει αυτό τον κίνδυνο. Στον τετραπύρρηνο Itanium διαπιστώθηκε ότι ο μανδαλωτής μειώνει τα τυχαία/παροδικά σφάλματα κατά δύο τάξεις μεγέθους χωρίς επιβάρυνση στην καθυστέρηση, με αντίτιμο 34% αύξηση σε επιφάνεια και 25% σε ισχύ.

Ο μανδαλωτής Razor που εξετάζεται στην Ενότητα 10.4.5 χρησιμοποιεί έναν πλεονασματικό κόμβο αποθήκευσης για να ανιχνεύει τα τυχαία/παροδικά σφάλματα. Σε συνδυασμό μ' ένα μηχανισμό «αναπαραγωγής», μπορεί να εξαλείφει αυτά τα σφάλματα.



10.3.11 Μανδαλωτές και Flip-Flop Μονής Φάσης Ρολογιού (TSPC)

Αυτή η ενότητα περιλαμβάνεται στην όλη που είναι διαθέσιμη online, μέσω του συνδέσμου «Web Enhanced», στον ιστότοπο www.cmosvlsi.com.



10.4 Μεθοδολογία Υλοποίησης Στοιχείων Στατικής Ακολουθίας

Σ' αυτή την ενότητα θα περιγράψουμε ορισμένα από τα ζητήματα τα οποία θα πρέπει να φροντίσει ένας σχεδιαστής όταν επιλέγει μια μεθοδολογία υλοποίησης στοιχείων στατικής ακολουθίας. Θα ξεκινήσουμε με ορισμένα γενικά θέματα και κατόπιν θα προχωρήσουμε σε τεχνικές ειδικά για τα flip-flop, τους παλμικούς μανδαλωτές και τους διαφανείς μανδαλωτές.

Έως την τεχνολογία κατασκευής των $0.5 \mu\text{m}$, η διαρροή ήταν σχετικά μικρή και έτσι διατηρούσαν την κατάσταση τους οι δυναμικοί μανδαλωτές για αποδεκτά μεγάλα χρονικά διαστήματα. Ο DEC Alpha 21164 ήταν ένας από τους τελευταίους μεγάλους μικροεπεξεργαστές που χρησιμοποιούσε μια μεθοδολογία δυναμικών μανδαλωτών σε μια τεχνολογία κατασκευής $0.35 \mu\text{m}$ στα μέσα της δεκαετίας του '90. Απαιτούσε ελάχιστη συχνότητα λειτουργίας $1/10$ της πλήρους ταχύτητας για να διατηρήσει την κατάσταση, ακόμα και κατά τη διάρκεια της δοκιμής. Γενικά, τα σύγχρονα συστήματα απαιτούν στατικά ακολουθιακά στοιχεία για να διατηρούν την κατάσταση όταν τα ρολόγια είναι συνδεδεμένα σε πύλη ή το σύστημα δοκιμάζεται σε μια μέτρια συχνότητα. Η διαρροή είναι συνήθως χειρότερη κατά τη διάρκεια καυτής δοκιμής σε μια ανυψωμένη θερμοκρασία και τάση,

όταν το chip θα πρέπει να συνεχίσει να λειτουργεί σωστά για να εξασφαλιστεί μια ορθή διακοπτική κάλυψη. Τα στατικά στοιχεία είναι μεγαλύτερα και κάπως πιο αργά απ' ό,τι τα αντίστοιχα δυναμικά στοιχεία.

Παρόμοια, η αυξανόμενη δυσκολία και το αυξανόμενο κόστος αποσφαλμάτωσης και δοκιμής έχει αναγκάσει τους μηχανικούς να τοποθετήσουν στις ακολουθιακές δομές, στοιχεία σχεδιασμένα για τη δοκιμή (design for test, DFT). Το σημαντικότερο χαρακτηριστικό είναι η σάρωση (scan) – μια ειδική κατάσταση λειτουργίας στην οποία οι μανδαλωτές ή τα flip-flop μπορούν να συνδεθούν αλυσιδωτά σ' ένα μεγάλο καταχωρητή ολίσθησης, έτσι ώστε να μπορούν να διαβαστούν και να αναγνωστούν από μια εξωτερικά ελεγχόμενη διαδικασία ή μηχανισμό κατά τη διάρκεια της δοκιμής. Η συγκεκριμένη τεχνική εξετάζεται στην Ενότητα 15.6.2. Η σάρωση έχει γίνει ιδιαίτερα σημαντική, επειδή τα chip έχουν τόσα πολλά μεταλλικά επίπεδα, ώστε τα περισσότερα εσωτερικά σήματα δεν μπορούν να διαχειριστούν απευθείας από τους ακροδέκτες. Επιπλέον, κάποια flip-chips συνδέονται από πάνω προς τα κάτω, κάνοντας την φυσική πρόσβαση αδύνατη. Η σάρωση έχει μειώσει θεαματικά το χρόνο που απαιτείται για να αποσφαλματωθεί ένα chip και έχει μειώσει το κόστος της δοκιμής, έτσι ώστε οι περισσότερες μεθοδολογίες σχεδίασης επιβάλλουν ότι όλα τα ακολουθιακά στοιχεία να παρέχουν δυνατότητα σάρωσης, παρόλο που αυτό αυξάνει την επιφάνεια που περιλαμβάνει. Ο Alpha 21264 δεν υποστήριζε πλήρη σάρωση και έτσι ήταν πολύ δύσκολος να αποσφαλματωθεί, οδηγώντας σε μια αργοπορημένη είσοδο στην αγορά.

Η διανομή του ρολογιού είναι μία επιπλέον πρόκληση. Όπως θα δούμε στην Ενότητα 13.4, είναι πολύ δύσκολο να διανεμηθεί ένα μεμονωμένο ρολόι σε όλη την έκταση μιας μεγάλης ψηφίδας με τρόπο ώστε να φτάνει σε όλα τα ακολουθιακά στοιχεία περίπου την ίδια χρονική στιγμή. Ο έλεγχος της χρονικής απόκλισης σε περισσότερα από ένα ρολόγια είναι ακόμα πιο δύσκολος, έτσι σχεδόν όλοι οι σύγχρονοι σχεδιάσεις διανείμουν ένα μόνο ρολόι μεγάλης ταχύτητας. Άλλα σήματα όπως συμπληρωματικά ρολόγια, παλμοί και ρολόγια με καθυστέρηση παράγονται τοπικά, όπου απαιτούνται. Οι ρυθμοί ακμής των ρολογιών θα πρέπει να είναι σχετικά απότομοι ώστε να αποφεύγονται συνθήκες ανταγωνισμού, όπου τόσο ο master όσο και ο slave μανδαλωτής είναι ταυτόχρονα μερικώς ενεργοποιημένοι. Το γενικό ρολόι μπορεί να έχει αργούς ρυθμούς ακμής, μετά από τη διάδοση κατά μήκος μεγάλων καλωδίων, έτσι τοπικά απομονώνεται τοπικά (είτε σε κάθε ακολουθιακό στοιχείο, είτε σ' ένα κύτταρο απομονωτή που το μεταδίδει σε μια ομάδα στοιχείων) για να είναι αιχμηροί οι ρυθμοί των ακμών. Η κατανάλωση ισχύος του ρολογιού, από το δίκτυο διανομής των ρολογιών και τα συνδεδεμένα φορτία, συνήθως συνεισφέρει από $1/3$ έως $1/2$ της συνολικής κατανάλωσης ισχύος του ολοκληρωμένου. Για το λόγο αυτό, τα ρολόγια είναι συνήθως συνδεδεμένα σε μια πύλη AND στον τοπικό απομονωτή ρολογιού, ώστε να απενεργοποιηθούν τα ακολουθιακά στοιχεία για τις μη-ενεργές μονάδες του ολοκληρωμένου.

Όλα τα διασταθι στοιχεία είναι επιρρεπή σε παροδικές/τυχαίες αστοχίες, οι οποίες οφείλονται στα σωματίδια alpha ή σε κοσμικές ακτίνες που προσπίπτουν στα κυκλώματα και εισαγάγουν φορτία στους ευαίσθητους κόμβους (βλ. Ενότητα 7.3.4). Τα ακολουθιακά στοιχεία απαιτούν σχετικά υψηλή χωρητικότητα στον κόμβο κατάστασης για να επιτύχουν χαμηλά ποσοστά παροδικών/τυχαίων αστοχιών. Αυτό μπορεί να θέσει ένα κάτω όριο στο ελάχιστο μήκος των τρανζίστορ στο συγκεκριμένο κόμβο.

10.4.1 Επιλογή στοιχείων

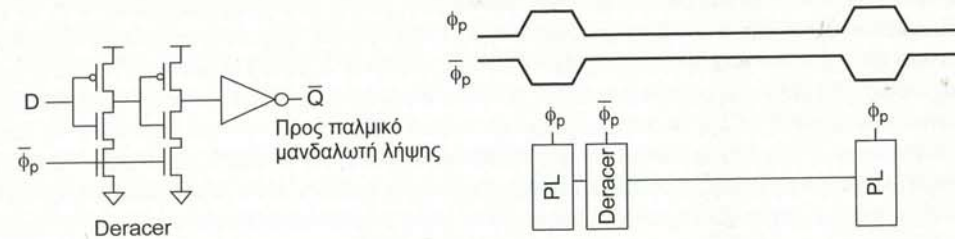
Τα flip-flop, οι παλμικοί μανδαλωτές, και οι διαφανείς μανδαλωτές δίνουν στο σχεδιαστή τη δυνατότητα να κάνει διάφορους συμβιβασμούς μεταξύ της ακολουθιακής επιβάρυνσης, της ανοχής σε χρονική απόκλιση και της απλότητας του κυκλώματος.

10.4.1.1 Flip-Flop Όπως είδαμε παραπάνω, τα flip-flop έχουν σχετικά μεγάλη ακολουθιακή επιβάρυνση, αλλά είναι δημοφιλή λόγω της απλότητάς τους. Σχεδόν όλοι οι μηχανικοί καταλαβαίνουν πώς λειτουργεί ένα flip-flop. Ορισμένα εργαλεία σύνθεσης και αναλυτές χρονισμού χειρίζονται τα flip-flop αποτελεσματικότερα από τους διαφανείς μανδαλωτές. Οι περισσότερες μεθοδολογίες σχεδίασης ASIC χρησιμοποιούν αποκλειστικά flip-flop για τις διαδοχικές διχοτεύσεις και τις μηχανές καταστάσεων. Εάν οι απαιτήσεις απόδοσης δεν πλησιάζουν στα όρια των δυνατοτήτων μιας τεχνολογίας κατασκευής, τα flip-flop είναι αδιαμφισβήτητη η σωστή επιλογή στις σημερινές, βασιζόμενες σε εργαλεία CAD μεθοδολογίες σχεδίασης.

10.4.1.2 Παλμικοί Μανδαλωτές Οι παλμικοί μανδαλωτές είναι ταχύτεροι από τα flip-flop και παρέχουν δυνατότητες δανεισμού χρόνου με αντίτιμο μεγαλύτερους χρόνους συγκράτησης. Έχουν λιγότερα τρανζίστορ συνδεδεμένα σε πύλη και, κατ'επέκταση, χαμηλότερη κατανάλωση ισχύος. Εάν ο εσκεμμένος δανεισμός χρόνου δεν είναι αναγκαίος, θα μπορούσε κανείς να μοντελοποιήσει έναν παλμικό μανδαλωτή ως ένα flip-flop το οποίο σκανδαλίζεται στην ανοδική ακμή του παλμού με χαμηλότερη καθυστέρηση αλλά με πιο μεγάλο χρόνο συγκράτησης. Αυτό καθιστά

σχετικά εύκολη την ένταξη των παλμικών μανδαλωτών στις βασιζόμενες σε εργαλεία CAD ροές σχεδίασης. Επιπλέον, οι παλμικοί μανδαλωτές παρέχουν δυνατότητα ευκαιριακού δανεισμού χρόνου, για την αντιστάθμιση των ατελειών των μοντέλων ακόμα κι αν δεν απαιτείται εσκεμμένος δανεισμός χρόνου. Οι παλμικοί μανδαλωτές χρησιμοποιούνται σε ορισμένους μικροεπεξεργαστές όπου οι απαιτήσεις απόδοσης αιτιολογούν την προσπάθεια που απαιτείται για τη διαχείριση των χρόνων συγκράτησης.

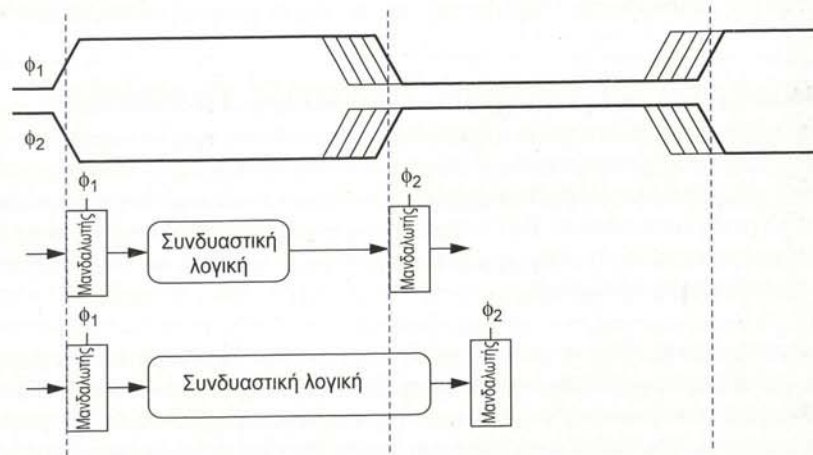
Οι μεγάλοι χρόνοι συγκράτησης καθιστούν τους παλμικούς μανδαλωτές ακατάλληλους για χρήση σε δομές διαδοχικής διοχέτευσης χωρίς στάδια λογικής μεταξύ των βαθμίδων διαδοχικής διοχέτευσης. Μια λύση είναι η χρήση συμβατικών flip-flop αντί των παλμικών μανδαλωτών σ' εκείνες τις περιπτώσεις όπου η ταχύτητα δεν είναι σημαντική. Δυστυχώς, ορισμένοι παλμικοί μανδαλωτές οδηγούν πολλά μονοπάτια στην έξοδό τους, με κάποια από αυτά να έχουν μικρό μήκος ενώ άλλα μεγάλο. Ο επεξεργαστής Itanium 2 χρησιμοποιεί το χρονισμένο κύκλωμα αποτροπής ανταγωνισμού (clocked deracer) σε συνδυασμό με παλμικούς μανδαλωτές Naffziger, όπως απεικονίζεται στο Σχήμα 10.31 [Naffziger02]. Αυτοί τοποθετούνται πριν από τους μανδαλωτές-δέκτες σε μονοπάτια μικρού μήκους και μπλοκάρουν τα μονοπάτια εισόδου κατά τη διάρκεια που ο μανδαλωτής-δέκτης είναι διαφανής· επίσης, προσαρμόζονται αυτόματα στις μεταβολές πλάτους του παλμού οπότε έχουν μικρότερη ονομαστική καθυστέρηση διάδοσης απ' ό,τι οι απομονωτές, αλλά καταναλώνουν περισσότερη ισχύ από τους απομονωτές λόγω του φορτίου του ρολογιού [Rusu03].



ΣΧΗΜΑ 10.33 Χρονισμένο κύκλωμα αποτροπής ανταγωνισμού.

10.4.1.3 Διαφανείς μανδαλωτές Οι διαφανείς μανδαλωτές επίσης έχουν χαμηλότερη ακολουθιακή επιβάρυνση απ' ό,τι τα flip-flop και είναι πιο επιθυμητοί, επειδή επιτρέπουν σχεδόν μισό του κύκλου για δανεισμό χρόνου. Ένας μανδαλωτής πρέπει να τοποθετηθεί σε κάθε ημι-κύκλο. Τα δεδομένα μπορεί να φτάσουν στο μανδαλωτή κάθε χρονική στιγμή που ο μανδαλωτής είναι διαφανής. Μια βολική σχεδιαστική προσέγγιση είναι να τοποθετηθεί κανονικά ο μανδαλωτής στην αρχή κάθε ημι-κύκλου. Τότε ο δανεισμός χρόνου συμβαίνει όταν η λογική στον ένα ημι-κύκλο είναι μεγαλύτερη από την κανονική και τα δεδομένα δεν φτάνουν στον επόμενο μανδαλωτή έως κάποια στιγμή του επόμενου ημι-κύκλου.

Το Σχήμα 10.34 παρουσιάζει το χρονισμό της διαδοχικής διοχέτευσης για μονοπάτια μικρού και μεγάλου μήκους μεταξύ των μανδαλωτών. Όταν το μονοπάτι είναι μικρού μήκους (α), τα δεδομένα φτάνουν νωρίς στο δεύτερο μανδαλωτή και καθυστερούν μέχρι την ανοδική ακμή του ϕ_2 . Για το λόγο αυτό, είναι



ΣΧΗΜΑ 10.34 Τοποθέτηση μανδαλωτών και δανεισμός χρόνου.

φυσικό να θεωρήσουμε μανδαλωτές που βρίσκονται στην αρχή του μισού-κύκλου, επειδή τα μικρού μήκους μονοπάτια αυτόματα προσαρμόζονται για να λειτουργούν μ' αυτό τον τρόπο. Όταν το μονοπάτι είναι μεγαλύτερο (β), γίνεται δανεισμός χρόνου από το πρώτο-μισό κύκλου στο δεύτερο. Παρατηρήστε ότι η χρονική απόκλιση του ρολογιού δεν καθυστερεί τα μεγάλα μονοπάτια, επειδή τα δεδομένα δεν φτάνουν στο μανδαλωτή έως ότου περάσει και η ανοδική ακμή με τη μεγαλύτερη απόκλιση.

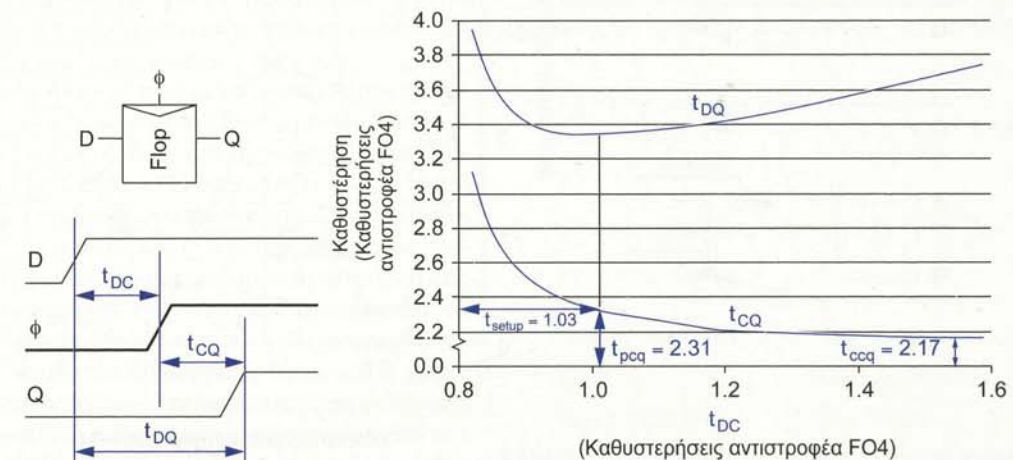
Τα μπλοκ λογικής που εμπεριέχουν πολλαπλά σήματα πρέπει να βεβαιωθούν ότι κάθε μονοπάτι σήματος διέρχεται από δύο μανδαλωτές σε κάθε κύκλο. Τα σήματα μπορούν να κατηγοριοποιηθούν ως φάσης 1 ή φάσης 2 και οι λογικές πύλες πρέπει να δέχονται όλες τις εισόδους τους από την ίδια φάση. Η Ενότητα 10.4.6 αναπτύσσει μια επίσημη σήμανση των τύπων χρονισμού που πρέπει να παρακολουθούνται όταν είναι ασφαλής η χρήση των σημάτων.

10.4.2 Σχεδίαση Ακολουθιακών Δομών Χαμηλής Κατανάλωσης Ισχύος

Στις προηγούμενες ενότητες υπολογίσαμε την απόδοση των ακολουθιακών στοιχείων με βάση τους χρόνους αποκατάστασης και συγκράτησης και τις καθυστερήσεις διάδοσης και μόλυνσης. Αυτές οι καθυστερήσεις σχετίζονται μεταξύ τους και χρησιμοποιούνται για τη σύνταξη προϋπολογισμών. Για παράδειγμα, ένα flip-flop μπορεί να ανιχνεύσει σωστά την είσοδό του ακόμα κι αν τα δεδομένα αλλάζουν ελαφρώς νωρίτερα από το χρόνο αποκατάστασης πριν από την ακμή του ρολογιού. Ωστόσο, η καθυστέρηση από το ρολόι έως το Q μπορεί να είναι αρκετά μεγάλη σ' αυτή την περίπτωση. Εάν συμβολίσουμε με t_{DC} το χρόνο στον οποίο τα δεδομένα αποκαθίστανται πριν από την ακμή του ρολογιού και με t_{CQ} την πραγματική καθυστέρηση από το ρολόι έως το Q, θα μπορούσαμε να ορίσουμε το t_{setup} ως τη μικρότερη τιμή του t_{DC} έτσι ώστε $t_{CQ} \leq t_{pcq}$. Επιπλέον, θα μπορούσαμε να επιλέξουμε το t_{pcq} με τρόπο ώστε να ελαχιστοποιείται η ακολουθιακή επιβάρυνση $t_{setup} + t_{pcq}$. Στην παρούσα ενότητα θα εξετάσουμε τον τρόπο με τον οποίο χαρακτηρίζονται αυτές οι καθυστερήσεις μέσω προσομοίωσης.

Το Σχήμα 10.35 παρουσιάζει το χρονισμό ενός συμβατικού, στατικού ακμοπροδοτήτου flip-flop από το Σχήμα 10.19(β). Οι καθυστερήσεις κανονικοποιούνται ως προς έναν αντιστροφή FO4. Οι πραγματικές καθυστερήσεις clk -σε- Q (t_{CQ}) και D -σε- Q (t_{DQ}) για ανοδική είσοδο απεικονίζονται συναρτήσει των καθυστερήσεων D -σε- clk (t_{DC}) - δηλαδή, σε πόσο χρόνο έφτασαν τα δεδομένα πριν ανέλθει το ρολόι. Εάν τα δεδομένα έφτασαν πολύ πριν από το ρολόι, το t_{CQ} είναι σύντομο και ουσιαστικά ανεξάρτητο από την καθυστέρηση t_{DC} . Δεδομένου ότι το t_{DQ} ισούται με $t_{DC} + t_{CQ}$, αυξάνεται γραμμικά όσο πιο νωρίς φτάνουν τα δεδομένα, επειδή τα δεδομένα μπλοκάρουν και περιμένουν το ρολόι πριν συνεχίσουν στο μονοπάτι. Καθώς τα δεδομένα φτάνουν πλησιέστερα στο ρολόι, το t_{CQ} αρχίζει να ανεβαίνει. Ωστόσο, το t_{DQ} αρχικά μειώνεται και φτάνει το ελάχιστο όταν το t_{CQ} έχει κλίση -1 (σημειώστε ότι οι άξονες δεν είναι υπό κλίμακα).

Έστω ότι ορίζουμε το χρόνο αποκατάστασης t_{setup} ως το t_{DC} στον οποίο συμβαίνει αυτό το ελάχιστο t_{DQ} και την καθυστέρηση διάδοσης t_{pcq} ως την t_{CQ} σ' αυτή τη χρονική στιγμή. Η καθυστέρηση μόλυνσης t_{ccq} είναι η ελάχιστη t_{CQ} που συμβαίνει όταν φτάνει νωρίς η είσοδος. Ο χρόνος συγκράτησης είναι η ελάχιστη καθυστέρηση από το ρολόι έως την αλλαγή του D έτσι ώστε $t_{CQ} \leq t_{pcq}$.



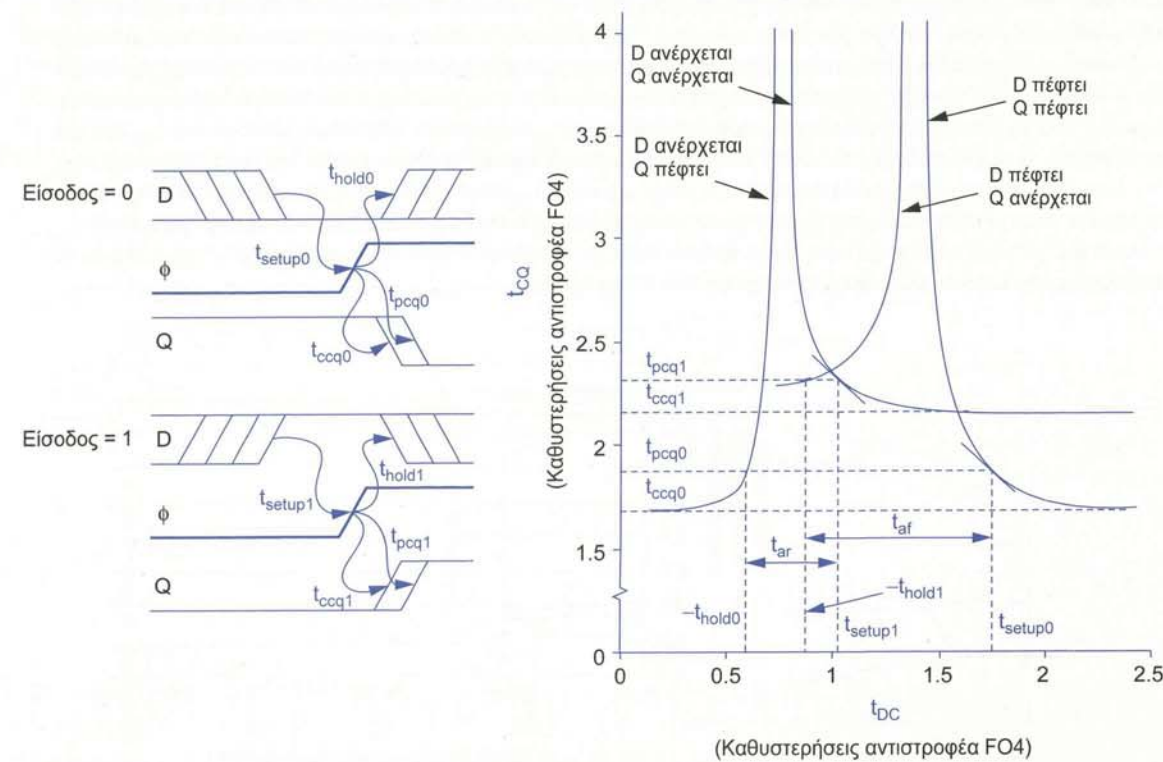
ΣΧΗΜΑ 10.35 Καθυστερήσεις των flip-flop έναντι χρόνων άφιξης.

Γενικά, οι καθυστερήσεις μπορεί να διαφοροποιούνται για τις εισόδους «0» και «1». Το Σχήμα 10.40 απεικονίζει το t_{CQ} συναρτήσει του t_{DC} για τους τέσσερις συνδυασμούς των ανοδικών και καθοδικών D και Q . Οι χρόνοι αποκατάστασης t_{setup0} και t_{setup1} είναι οι χρόνοι που πρέπει να κατέλθει ή να ανέλθει το D , αντίστοιχα, πριν από το ρολόι, έτσι ώστε τα δεδομένα να ανιχνευτούν σωστά με το ελάχιστο δυνατό t_{DQ} . Παρατηρήστε ότι αυτό το flip-flop έχει ένα μεγαλύτερο χρόνο αποκατάστασης αλλά μικρότερη καθυστέρηση διάδοσης για χαμηλές εισόδους από ότι σε υψηλές εισόδους. Οι χρόνοι συγκράτησης t_{hold0} και t_{hold1} είναι οι χρόνοι στους οποίους το D πρέπει να πέσει ή να ανέλθει, αντίστοιχα, μετά από το ρολόι έτσι ώστε να ανιχνευτεί η παλαιά τιμή «0» ή «1» αντί για την καινούργια τιμή. Παρατηρήστε ότι οι χρόνοι συγκράτησης είναι συνήθως αρνητικοί. Κι εδώ ξανά, η καθυστέρηση μόλυνσης $t_{ccq0/1}$ είναι η χαμηλότερη δυνατή t_{CQ} και συμβαίνει όταν αλλάζει η είσοδος αρκετά πριν από την ακμή του ρολογιού. Όταν αναφέρεται μόνο μία καθυστέρηση στις παραμέτρους χρονισμού ενός flip-flop, συνήθίζεται να είναι η χειρότερη από τις καθυστερήσεις «0» και «1».

Το χρονικό άνοιγμα (aperture) t_a είναι το εύρος του χρονικού παραθύρου γύρω από την ακμή του ρολογιού, κατά τη διάρκεια του οποίου τα δεδομένα δεν πρέπει να αλλάξουν κατάσταση προκειμένου το flip-flop να παράγει το σωστό αποτέλεσμα με καθυστέρηση διάδοσης μικρότερη από t_{pcq} . Η διάρκεια του χρονικού ανοίγματος για τις ανοδικές και καθοδικές εισόδους είναι:

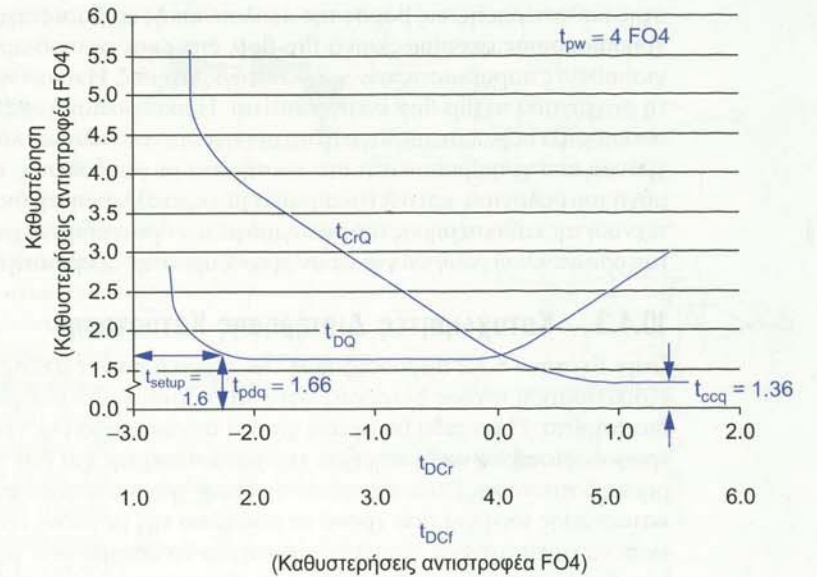
$$\begin{aligned} t_{ar} &= t_{setup1} + t_{hold0} \\ t_{af} &= t_{setup0} + t_{hold1} \end{aligned} \tag{10.20}$$

Εάν τα δεδομένα αλλάξουν κατάσταση εντός του χρονικού ανοίγματος, το Q μπορεί να γίνει μετασταθερό και να απαιτήσει απεριόριστο χρόνο για να αποκατασταθεί. Η μετασταθερότητα εξετάζεται στην Ενότητα 10.6.1. Εάν το D είναι ένας παλμός πολύ μικρής διάρκειας, το flip-flop μπορεί να αποτύχει να το συλλάβει ακόμα κι αν το D είναι σταθερό κατά τους χρόνους αποκατάστασης και συγκράτησης γύρω από την ανοδική ακμή του ρολογιού. Παρομοίως, εάν ο παλμός του ρολογιού είναι πολύ στενός, το flip-flop μπορεί να αποτύχει να συλλάβει τα σταθερά δεδομένα. Οι βιβλιοθήκες που έχουν άρτια χαρακτηριστεί προσδιορίζουν τα ελάχιστα πλάτη των παλμών για το ρολόι και/ή για τα δεδομένα, καθώς και τους χρόνους αποκατάστασης και συγκράτησης.



ΣΧΗΜΑ 10.36 Χρόνοι αποκατάστασης και συγκράτησης flip-flop.

Οι ευαίσθητοι στη στάθμη μανδαλωτές έχουν κατά τι διαφορετικούς περιορισμούς, λόγω της διαφάνειας, όπως δείχνει το Σχήμα 10.37 για το συμβατικό στατικό μανδαλωτή του Σχ. 10.17(ζ) με πλάτος παλμού 4 καθυστερήσεις αντιστροφή FO4. Όμοια μ' ένα ακμοπροδότη flip-flop, εάν τα δεδομένα φτάσουν πριν ανέλθει το ρολόι ($t_{DCr} > 0$), πρέπει να περιμένουν για το ρολόι. Σ' αυτή την περιοχή, η καθυστέρηση ρολόι-σε- Q , t_{CQ} , είναι σχεδόν σταθερή και η t_{DQ} αυξάνεται καθώς τα δεδομένα φτάνουν πιο νωρίς. Εάν τα δεδομένα φτάσουν αφού ανέλθει το ρολόι, ενόσω ο μανδαλωτής είναι διαφανής, η t_{DQ} είναι ουσιαστικά ανεξάρτητη του χρόνου άφιξης. Τα δεδομένα πρέπει να αποκατασταθούν πριν από την καθοδική ακμή του ρολογιού. Η δεύτερη σειρά ετικετών στον άξονα X υποδεικνύει το χρόνο καθόδου D -σε- clk . Καθώς τα δεδομένα φτάνουν πολύ κοντά στην ακμή καθόδου, το t_{DQ} αυξάνεται. Για να επιτύχουμε μικρό t_{DQ} , επιλέγουμε το χρόνο αποκατάστασης πριν από το "γόνατο" της καμπύλης - π.χ., 5% μεγαλύτερη από την ελάχιστη τιμή. Ο χρόνος αποκατάστασης μετρείται σε σχέση με την καθοδική ακμή του ρολογιού. Εάν τα δεδομένα αλλάζουν σε λιγότερο από το χρόνο συγκράτησης μετά από την καθοδική ακμή του ρολογιού, το Q μπορεί να έχει στιγμιαία ανεπιθύμητη μεταβολή κατάστασης. Έτσι, ο χρόνος συγκράτησης t_{hold} για ένα μανδαλωτή ορίζεται σε $-t_{DCf}$ για τον οποίο το Q παρουσιάζει αμελητέα μεταβολή (glitch).

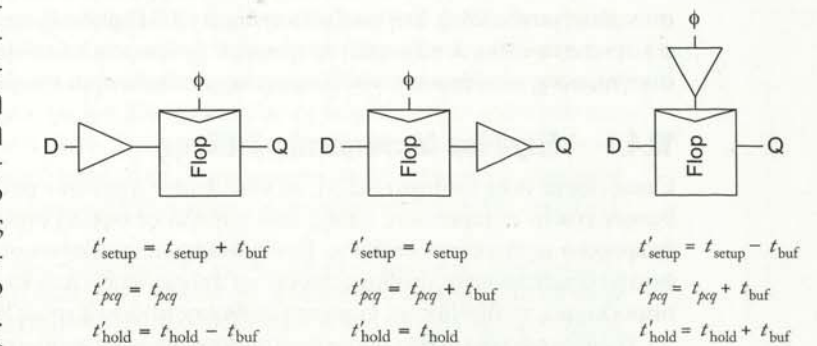


ΣΧΗΜΑ 10.37 Καθυστέρηση μανδαλωτή ως προς το χρόνο άφιξης των δεδομένων.

Οι χρόνοι αποκατάστασης και συγκράτησης των παλμικών μανδαλωτών μετριοούνται γύρω από την καθοδική ακμή του ρολογιού. Ωστόσο, οι σχεδιαστές συνήθως θέλουν να αντιμετωπίσουν τους παλμικούς μανδαλωτές ως ακμοπροδότη flip-flop από την άποψη της ανάλυσης χρονισμού. Για το λόγο αυτό, μπορούμε να ορίσουμε «εικονικούς» χρόνους αποκατάστασης και συγκράτησης σε σχέση με την ανοδική ακμή του ρολογιού [Stojanovic99]. Για παράδειγμα ο παλμικός μανδαλωτής του Σχήματος 10.37 έχει $t_{setup-virtual} = t_{setup} - t_{pw} = 2.4$ FO4 αλλά $t_{pcq-virtual} = t_{pdq} + (t_{pw} - t_{setup}) = 4.06$ FO4, οπότε η συνολική ακολουθιακή επιβάρυνση $t_{pdq} = t_{setup-virtual} + t_{pcq-virtual}$ παραμένει ανεπηρέαστη από την αλλαγή της αναφοράς ή του πλάτους παλμού. Ο εικονικός χρόνος συγκράτησης είναι τώρα $t_{hold-virtual} = t_{hold} + t_{pw} = 2.6$ FO4, το οποίο είναι θετικό όπως θα περίμενε κάποιος επειδή η είσοδος θα πρέπει να συγκρατηθεί αρκετά μετά από την ανοδική ακμή του ρολογιού.

Οι καθυστερήσεις διαφοροποιούνται ανάλογα με την κλίση της εισόδου, με την τάση και τη θερμοκρασία. Η καθυστέρηση μόλυνσης θα πρέπει να μετρείται στο περιβάλλον όπου είναι πιο μικρή ενώ οι χρόνοι αποκατάστασης & συγκράτησης και η καθυστέρηση διάδοσης θα πρέπει να μετριοούνται στο περιβάλλον όπου έχουν τις μεγαλύτερες τιμές τους.

Ο σχεδιαστής μπορεί να επιλέξει ποιους συμβιβασμούς θα κάνει μεταξύ των χρόνων αποκατάστασης/συγκράτησης και της καθυστέρησης διάδοσης. Το Σχήμα 10.42 απεικονίζει την επίδραση που έχει η προσθήκη καθυστέρησης t_{buf} στο ρολόι, ή στους ακροδέκτες D ή Q ενός flip-flop. Όπως γνωρίζετε, η ακολουθιακή επιβάρυνση εξαρτάται από το άθροισμα του χρόνου αποκατάστασης και της καθυστέρησης διάδοσης, ενώ η ελάχιστη καθυστέρηση μεταξύ των flip-flop εξαρτάται από το χρόνο συγκράτησης, μείον την καθυστέρηση μόλυνσης. Η προσθήκη καθυστέρησης είτε στην είσοδο είτε στην έξοδο χαλαρώνει τον περιορισμό της ελάχι-

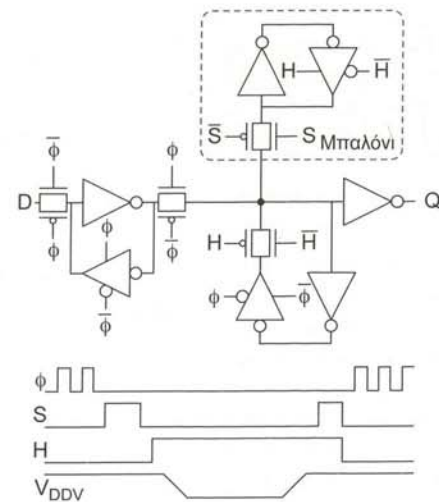


ΣΧΗΜΑ 10.38 Συμβιβασμοί που μπορούν να γίνουν σε σχέση με την καθυστέρηση.

στης καθυστέρησης, εις βάρος της ακολουθιακής επιβάρυνσης. Αρκετές βιβλιοθήκες τοποποιημένων κυττάρων χρησιμοποιούν σκοπιμώς αργά flip-flop, έτσι ώστε οι σχεδιαστές της λογικής να μην χρειάζεται ν' ανησυχούν για πιθανές παραβιάσεις των χρόνων συγκράτησης. Η προσθήκη της καθυστέρησης στο ρολόι απλά μετατοπίζει τη στιγμή που το flip-flop ενεργοποιείται. Η ακολουθιακή επιβάρυνση δεν αλλάζει, αλλά το σύστημα μπορεί να υποστηρίξει περισσότερη λογική στο προηγούμενο κύκλο και λιγότερη στον επόμενο. Αυτό μοιάζει με το δανεισμό χρόνου που χρησιμοποιείται στα συστήματα με μανδαλωτές, αλλά πρέπει να γίνεται σκόπιμα, με την προσαρμογή του ρολογιού, και όχι ευκαιριακά με εκμετάλλευση της διαφάνειας. Αρκετοί συγγραφείς αναφέρονται στην τεχνική της καθυστέρησης του ρολογιού με τον όρο *εσκεμμένη χρονική απόκλιση*. Στο παρόν βιβλίο χρησιμοποιούμε τον όρο *απόκλιση ρολογιού* για να αναφερθούμε στην αβεβαιότητα όσον αφορά τους χρόνους άφιξης του ρολογιού.

10.4.3 Καταχωρητές Διατήρησης Κατάστασης

Στην Ενότητα 5.3.2 παρουσιάσαμε την τεχνική power gating (έλεγχος της τροφοδοσίας μέσω πύλης) για την εξοικονόμηση ισχύος διαρροής κατά τη διάρκεια που μια μονάδα παραμένει αδρανής για μεγάλα χρονικά διαστήματα. Η μονάδα θα πρέπει είτε να αρχικοποιηθεί εκ νέου τον εαυτό της όταν ξαναγίνει διαθέσιμη ισχύς τροφοδοσίας, είτε να διατηρήσει την κατάστασή της για όσο είναι εκτός τροφοδοσίας. Οι καταχωρητές διατήρησης κατάστασης (state retention registers) χρησιμοποιούν μια δεύτερη τροφοδοσία για την κατακράτηση της κατάστασής τους για όσο χρόνο το υπόλοιπο της μονάδας είναι εκτός λειτουργίας. Απαιτούν ειδική σχεδίαση ώστε να επιτυγχάνουν χαμηλή διαρροή και να αποτρέπουν την αλλοίωση της κατάστασης όταν οι εισδοί τους μεταβαίνουν σε μη-έγκυρες στάθμες.



ΣΧΗΜΑ 10.39 Κύκλωμα τύπου «μπαλονιού» για διατήρηση κατάστασης.

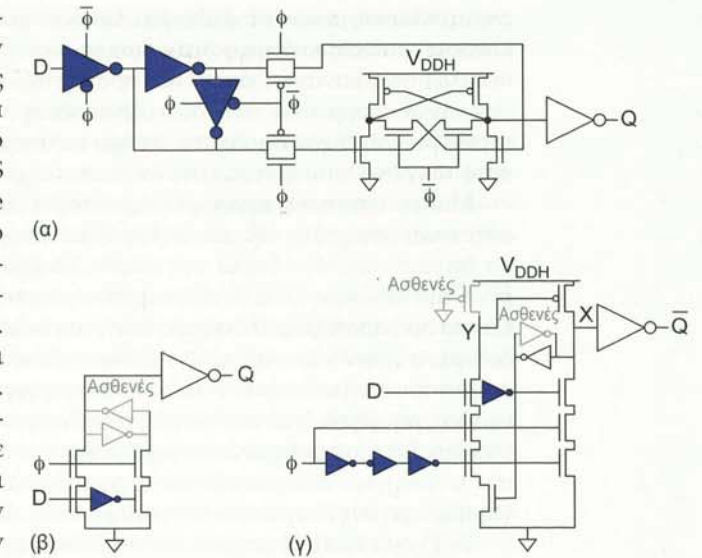
στον slave μανδαλωτή. Στη συνέχεια το σήμα HOLD μηδενίζεται και, τελικά, η μονάδα μπορεί να επανεκκινήσει το ϕ και να επανέλθει σε κανονική λειτουργία. Το ίδιο κύκλωμα «μπαλονιού» θα μπορούσε να συνδεθεί στον κόμβο αποθήκευσης κατάστασης ενός διαφανούς μανδαλωτή με στόχο και πάλι την αποθήκευση της κατάστασης.

10.4.4 Flip-Flop Μετατροπής Στάθμης

Όπως είδαμε στην Ενότητα 5.2.3.1, τα κυκλώματα απαιτούν μετατροπές στάθμης όταν διασχίζουν τα όρια μεταξύ διαφορετικών επικρατειών τάσης, από χαμηλή σε υψηλή στάθμη. Στο Σχήμα 5.15 παρουσιάσαμε έναν τυπικό, διαφορικό μετατροπέα στάθμης. Εάν η διάσχιση συμβαίνει στο όριο ενός κύκλου του ρολογιού, ο φόρτος που εισάγει ο μετατροπέας στάθμης μπορεί να απορροφηθεί από το flip-flop, εξοικονομώντας χρόνο και ενέργεια. Για παράδειγμα, το flip-flop με ενισχυτή αίσθησης από το Σχήμα 10.29(α) δέχεται εισόδους χαμηλής διακύμανσης.

Η βιβλιογραφία βρίθκει αναφορών σε flip-flop μετατροπής στάθμης. Η γενική αρχή είναι ότι οι εισδοί χαμηλής διακύμανσης θα πρέπει να οδηγούν μόνο nMOS τρανζίστορ ή τρανζίστορ περάσματος, επειδή δεν μπορούν να αποκόψουν πλήρως τα pMOS τρανζίστορ που συνδέονται στην V_{DDH} . Στο Σχήμα 10.40 παρουσιάζεται ποικιλία

προσεγγίσεων. Οι μπλε αντιστροφείς και τα τρισταθή στοιχεία χρησιμοποιούν την V_{DDL} : οι άλλες πύλες χρησιμοποιούν την V_{DDH} . Τα D και ϕ μπορούν να χρησιμοποιούν στάθμες V_{DDL} . Στο Σχήμα 10.40(α) απεικονίζεται ένα flip-flop μ' ένα ζεύγος slave μανδαλωτών συνδεδεμένων σ' ένα διαφορικό μετατροπέα στάθμης [Hamada98]. Τα διασταυρωμένα nMOS τρανζίστορ εξυπηρετούν για τη στατικοποίηση των slave μανδαλωτών. Το Σχήμα 10.40(β) απεικονίζει έναν απλό μετατροπέα στάθμης με μανδαλωτή [Usami95]. Οι διασταυρωμένοι αντιστροφείς είναι υπεύθυνοι για την αποκατάσταση της στάθμης και για τη στατικοποίηση του μανδαλωτή. Πρέπει να είναι επαρκώς ασθενείς ώστε να υπερκελιζονται από τους σωρούς των nMOS τρανζίστορ οδήγησης κάτω. Το Σχήμα 10.40(γ) απεικονίζει τον εμμέσως παλμικό μετατροπέα στάθμης του Zhao [Zhao09]. Είναι παρόμοιος με το εμμέσως παλμικό DET flip-flop του Σχήματος 10.31. Οι [Zhao09] και [Ishihara04] περιγράφουν ποικιλία άλλων σχεδιάσεων. Ωστόσο, οι εμπορικές σχεδιάσεις χρησιμοποιούν κατά κανόνα συμβατικά flip-flop και διαφορικούς μετατροπέες στάθμης.



ΣΧΗΜΑ 10.40 Χρήση μανδαλωτών και flip-flop για μετατροπή στάθμης.

10.4.5 Σχεδιαστικό Περιθώριο και Προσαρμοστικά Ακολουθιακά Στοιχεία

Τα ακολουθιακά κυκλώματα απαιτούν κάποιο περιθώριο στην τάση ή τη συχνότητα για να εγγυηθούν αξιόπιστη λειτουργία παρά τις διακυμάνσεις. Εάν συνυπολογιστούν όλοι οι παράγοντες, αυτό το περιθώριο υποχρεώνει τους σχεδιαστές να μειώνουν την απόδοση ή την ισχύ κατά 30% ή περισσότερο απ' ό,τι θα μπορούσε να επιτευχθεί στις συνθήκες επεξεργασίας της γωνίας TT και στις ονομαστικές συνθήκες λειτουργίας¹. Τα *προσαρμοστικά* (ή «ανεκτικά στις διακυμάνσεις») *ακολουθιακά στοιχεία* επιδιώκουν να μειώσουν αυτό το περιθώριο μετρώντας και αντισταθμίζοντας τη διακύμανση.

Η δυναμική κλιμάκωση τάσης είναι μια ιδιαίτερα καλή εφαρμογή για τα προσαρμοστικά ακολουθιακά στοιχεία, επειδή ο συμβιβασμός μεταξύ τάσης και συχνότητας πρέπει να γίνεται σε πολλαπλά σημεία λειτουργίας. Μπορεί να θεωρηθεί ως ένα πρόβλημα βελτιστοποίησης, το οποίο απαιτεί την επιλογή των ελάχιστων τάσεων που είναι αναγκαίες για να επιτευχθεί κάθε επιθυμητή συχνότητα. Ένα ισοδύναμο δυκό πρόβλημα είναι η επιλογή των μέγιστων συχνοτήτων στις οποίες μπορεί να λειτουργεί το κύκλωμα σε διάφορες τάσεις. Η απλούστερη προσέγγιση συνίσταται στον εκ των προτέρων χαρακτηρισμό του ολοκληρωμένου και τη δημιουργία ενός πίνακα ζευγών τάσης-συχνότητας τα οποία παρέχουν εγγυημένη λειτουργία ακόμα και σε διακυμάνσεις χειρίστης περίπτωσης. Η τεχνική αυτή χρησιμοποιείται ευρέως σε εμπορικούς μικροεπεξεργαστές, επειδή είναι απλή στην υλοποίηση και εύκολη στον έλεγχο, αλλά απαιτεί τα πιο συντηρητικά περιθώρια [Stackhouse09]. Μετρώντας τη θερμοκρασία, τη μείωση τάσης και/ή το ρεύμα τροφοδοσίας και εισάγοντας αυτές τις τιμές σ' έναν πίνακα αναζήτησης, τα περιθώρια μπορούν να χαλαρώσουν κάπως [Tschanz07].

Μια προσαρμοστική προσέγγιση, την οποία παρουσιάσαμε στην Ενότητα 7.5.3.6, είναι η κατασκευή μιας «αλυοίδας» καθυστερήσεων που θα μιμείται το μονοπάτι «χειρίστης περίπτωσης» στο ολοκληρωμένο και η χρήση αυτής της καθυστέρησης για τον καθορισμό της συχνότητας λειτουργίας. Το κύκλωμα που χρησιμοποιείται για το σκοπό αυτό αποκαλείται «καναρίνι»: με τον ίδιο τρόπο που οι μεταλλωρύχοι στέλνουν ένα καναρίνι στις σήραγγες για να εξακριβώσουν εάν ο αέρας είναι ασφαλής, το ολοκληρωμένο χρησιμοποιεί το «κύκλωμα-καναρίνι» για να εξακριβώσει τη συχνότητα στην οποία μπορεί να λειτουργεί με ασφάλεια [Calhoun04]. Το «κύκλωμα-καναρίνι» ακολουθεί τις γωνίες επεξεργασίας και περιβάλλοντος, οπότε ένα μέρος

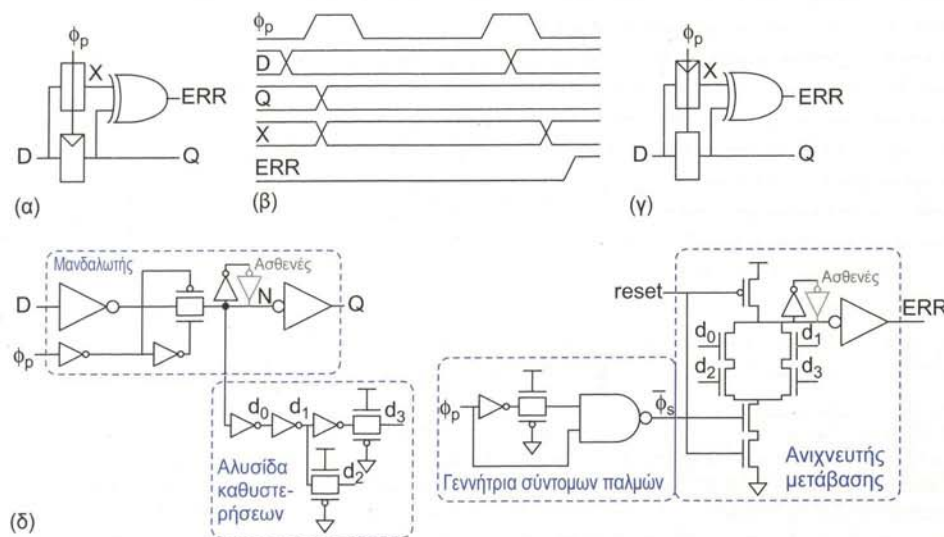
¹ Για παράδειγμα, ορισμένοι χρήστες PC προσπαθούν να ανακτήσουν ένα μέρος αυτής της απόδοσης αυξάνοντας τη συχνότητα ρολογιού (overclocking) της CPU, εκμεταλλευόμενοι το γεγονός ότι οι απαιτήσεις επεξεργασίας θα είναι πιθανώς καλύτερες από τη χειρίστη περίπτωση. Συχνά χρησιμοποιούν εξωτικές ψύκτρες για να κρατούν τη θερμοκρασία λειτουργίας κάτω από το επίπεδο της χειρίστης περίπτωσης και κατόπιν αυξάνουν σταδιακά την τάση τροφοδοσίας για να πετύχουν ακόμα καλύτερη απόδοση. Και, φυσικά, περιστασιακά καίνε τις CPU τους υποβάλλοντάς τες σε ακραία υψηλή τάση και/ή θερμοκρασία.

του περιθωρίου μπορεί να εξαλειφτεί. Ωστόσο, το σύστημα συνεχίζει να είναι ευάλωτο σε διακυμάνσεις: τυχαίες, κατασκευαστικές, ενδομηφιδικές διακυμάνσεις τάσης και θερμοκρασίας και άλλες ασυμμετρίες μεταξύ του «κυκλώματος-κατασκευαστή» και των πραγματικά κρίσιμων μονοπατιών. Επειδή ο χαρακτηρισμός όλων αυτών των πηγών ασυμμετρίας είναι δύσκολη υπόθεση, ο συντηρητικός σχεδιαστής θα φροντίσει να παρέχουν επιπλέον περιθώριο για τυχόν απρόοπτα. Ακόμα καλύτερα, το ποσό του περιθωρίου θα μπορούσε να προσαρμόζεται κατά το χρόνο λειτουργίας, ώστε να διασφαλίζει ότι το κύκλωμα θα λειτουργεί σε κάποια ορισμένη ταχύτητα.

Μια εντυπωσιακή πρόσφατη καινοτομία είναι ν' αφήνονται τα ίδια τα κυκλώματα να υποδεικνύουν πότε είναι στο χείλος της αποτυχίας. Αυτό μπορεί να γίνει τροποποιώντας τα ακολουθιακά στοιχεία ώστε να δειγματοληπτούν διπλά την είσοδο. Το κύριο μονοπάτι διαμέσου του ακολουθιακού στοιχείου παραμένει αμετάβλητο, αλλά ένα δευτερεύον μονοπάτι ελέγχου δειγματοληπτεί την είσοδο ελαφρώς αργότερα. Εάν τα δύο αποτελέσματα συμφωνούν, το κύκλωμα λειτουργεί σωστά. Εάν διαφέρουν, αυτό σημαίνει ότι τα δεδομένα έχουν χάσει τον χρόνο αποκατάστασής τους στο κύριο μονοπάτι αλλά τα έχουν καταφέρει έως τη στιγμή που δειγματοληπτούνται για δεύτερη φορά, πράγμα το οποίο σημαίνει ότι η συχνότητα είναι ελαφρώς υψηλότερη, ή η τάση είναι ελαφρώς χαμηλότερη απ' όση πρέπει. Αυτό το σφάλμα αναφέρεται σ' ένα σύστημα ελεγκτή. Εάν το σύστημα είναι σχεδιασμένο μ' έναν ειδικό μηχανισμό αναπαραγωγής για την επανάληψη των λειτουργιών από μια τελευταία γνωστή «καλή» κατάσταση, η λειτουργία μπορεί να επαναληφθεί σε μια χαμηλότερη συχνότητα ή σε υψηλότερη τάση, όπου θα λειτουργεί σωστά.

Το Σχήμα 10.41(α) παρουσιάζει τη βασική αρχή λειτουργίας του *Razor flip-flop* [Ernst03, Das06]. Το κύριο μονοπάτι χρησιμοποιεί ένα συνηθισμένο flip-flop, ενώ το μονοπάτι ελέγχου χρησιμοποιεί ένα μανδαλωτή. Το flip-flop δειγματοληπτεί στην ανοδική ακμή του ϕ_p , ενώ ο μανδαλωτής δειγματοληπτεί κάποια αργότερη στιγμή, στην καθοδική ακμή του ϕ_p . Το Σχήμα 10.41(β) απεικονίζει τη λειτουργία του κυκλώματος. Εάν τα δεδομένα φθάνουν τουλάχιστον κατά ένα χρόνο αποκατάστασης πριν από την ανοδική ακμή του ϕ_p , αμφότερα τα στοιχεία δειγματοληπτούν την ίδια τιμή. Εάν τα δεδομένα φθάνουν αργότερα, το flip-flop «χάνει» τα δεδομένα και η XOR παράγει ένα σήμα ERR (σφάλματος). Στα σήματα ERR απ' όλα τα flip-flop του συστήματος (ή τουλάχιστον εκείνα που βρίσκονται στα δυναμικά κρίσιμα μονοπάτια) εφαρμόζεται μια OR για να υποδείξει ένα σφάλμα και να πυροδοτήσει το μηχανισμό επανάληψης.

Η τάση λειτουργίας και η συχνότητα προσαρμόζονται έως ότου το σύστημα να γίνει μόλις και μετά βίας λειτουργικό, πράγμα το οποίο σημαίνει ότι παρέχεται ελάχιστο περιθώριο: το κύκλωμα λειτουργεί «στην κόψη του ξυραφιού» (γι' αυτό και αποκαλείται «razor»). Διακυμάνσεις σε συνθήκες όπως ο θόρυβος τροφοδοσίας, ασυνήθιστα μεγάλοι θόρυβος συνακρόασης, ή ακόμα και ενεργοποίηση ενός σπανίως πυροδοτούμενου κρίσιμου μονοπατιού, αρκούν για να καθυστερήσουν την άφιξη του D και προκαλούν περιστασιακά σφάλματα. Το πλάτος του παλμού του ρολογιού εμπεριέχει ένα συμβιβασμό μεταξύ της ανίχνευσης σφάλματος και του χρόνου συγκράτησης. Πλατύτεροι παλμοί επιτρέπουν την ανίχνευση αργοπορημένων εισόδων σαν σφάλματα,



ΣΧΗΜΑ 10.41 Προσαρμοστικά ακολουθιακά στοιχεία.

πράγμα το οποίο αυξάνει την επιτρεπτή διαφορά μεταξύ της τυπικής καθυστέρησης και της καθυστέρησης χειρίστης περίπτωσης. Ωστόσο, ο χρόνος συγκράτησης αυξάνεται με το πλάτος παλμού, ακριβώς όπως και σ' έναν παλμικό μανδαλωτή. Επειδή η διαχείριση των μεγάλων χρόνων συγκράτησης είναι δύσκολη, είναι προτιμότερος ένας σχετικά στενός παλμός (π.χ., < 3 καθυστερήσεις FO4).

Το κύκλωμα Razor έχει το μειονέκτημα ότι το flip-flop μπορεί να μεταπέσει σε μετασταθερή κατάσταση εάν το D αλλάξει κατά τη διάρκεια του χρονικού ανοίγματος. Εάν το Q καταλήξει στην ίδια τιμή με το μανδαλωτή, δεν θα προκληθεί σφάλμα, αλλά ο χρόνος διάδοσης διαμέσου του flip-flop μπορεί να αυξηθεί κατά ένα απροσδιόριστο ποσό χρόνου. Ο [Ernst03] προτείνει την προσθήκη ενός ανιχνευτή μετασταθερότητας, πράγμα το οποίο αυξάνει σημαντικά την επιβάρυνση του κυκλώματος.

Το Σχήμα 10.41(γ) παρουσιάζει μια βελτιωμένη δομή με όνομα *Double Sampling with Time Borrowing* (DSTB, διπλή δειγματοληψία με δανεισμό χρόνου), η οποία μεταφέρει την κατάσταση μετασταθερότητας έξω από το μονοπάτι δεδομένων, στο μονοπάτι σφάλματος [Bowman09]. Εάν τα δεδομένα φθάνουν ελαφρώς αργοπορημένα, ο παλμικός μανδαλωτής θα μπορέσει να τα ανιχνεύσει σωστά. Το flip-flop είτε δεν θα τα προλάβει, προκαλώντας το σήμα ERR το οποίο σηματοδοτεί ότι το σύστημα είναι κοντά στο όριο αποτυχίας, είτε θα μεταβεί σε μετασταθερή κατάσταση. Υποθέτοντας ότι το μονοπάτι σφάλματος έχει άφθονο χρονικό περιθώριο, η κατάσταση μετασταθερότητας μπορεί να αντιμετωπιστεί πριν δειγματοληπτηθεί το ERR.

Το Σχήμα 10.41(δ) παρουσιάζει τον παλμικό μανδαλωτή *Razor II* [Das09], ο οποίος αποτελείται από ένα συνηθισμένο παλμικό μανδαλωτή, μια γεννήτρια σύντομων παλμών κι έναν ανιχνευτή μετάβασης. Η γεννήτρια παράγει ένα σύντομο καθοδικό παλμό όταν ο μανδαλωτής γίνεται διαφανής. Ο ανιχνευτής μετάβασης σηματοδοτεί ένα σφάλμα εάν παρατηρηθούν οποιοσδήποτε μεταβολές έξω από αυτό το σύντομο παλμό. Ο ανιχνευτής μετάβασης χρησιμοποιεί μια δυναμική δομή XOR προφορτισμένη από το σήμα *reset*, το οποίο πρέπει να επανεφαρμόζεται μετά από την ανίχνευση κάθε σφάλματος. Το πλάτος του σύντομου παλμού θέτει το δανεισμό χρόνου, το πλάτος του μεγαλύτερης διάρκειας παλμού θέτει το χρόνο συγκράτησης και η διαφορά τους θέτει το χρονικό παράθυρο ανίχνευσης κατά τη διάρκεια του οποίου μπορούν να ανιχνεύονται σφάλματα καθυστέρησης.

Επιπρόσθετα με την ανίχνευση των αργοπορημένων δεδομένων, αυτά τα προσαρμοστικά ακολουθιακά στοιχεία μπορούν να ανιχνεύουν τυχαία/παροδικά σφάλματα. Μια αιχμή σωματιδίων που αλλοιώνει την κατάσταση του μανδαλωτή ή του flip-flop θα πυροδοτήσει το σήμα ERR. Μια αιχμή σωματιδίων που περιλαμβάνει μια αιφνίδια μεταβολή (glitch) στη συνδυαστική λογική είναι σημαντική μόνο εάν αναγκάζει το ακολουθιακό στοιχείο να ανιχνεύσει λανθασμένη τιμή. Εφόσον το χρονικό παράθυρο ανίχνευσης είναι μεγαλύτερης διάρκειας από την αιφνίδια ανεπιθύμητη μεταβολή, θα ενεργοποιηθεί επίσης το σήμα ERR. Τότε μπορεί να χρησιμοποιηθεί ο μηχανισμός αναπαραγωγής/επανάληψης για να υπολογίσει (εκ νέου) το αποτέλεσμα σωστά.

10.4.6 Τύποι Χρονισμών Διπλής Φάσης

Αυτή η ενότητα περιλαμβάνεται στην όλη που είναι διαθέσιμη online, μέσω του συνδέσμου «Web Enhanced», στον ιστότοπο www.cmosvlsi.com.



10.5 Ακολουθιακή Λογική σε Δυναμικά Κυκλώματα

Αυτή η ενότητα περιλαμβάνεται στην όλη που είναι διαθέσιμη online, μέσω του συνδέσμου «Web Enhanced», στον ιστότοπο www.cmosvlsi.com.



10.6 Συγχρονιστές

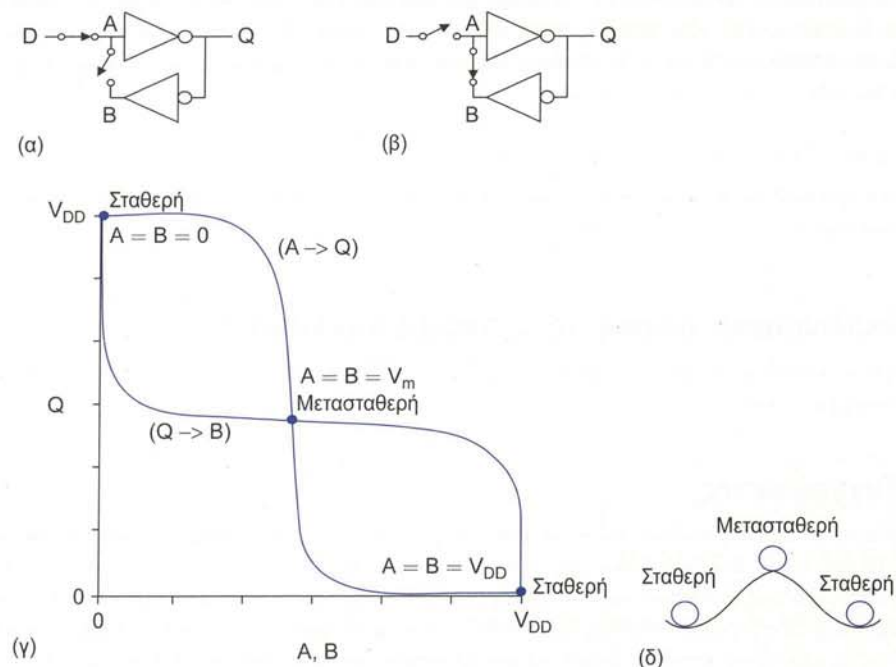
Τα ακολουθιακά στοιχεία χαρακτηρίζονται από τους χρόνους αποκατάστασης (setup) και συγκράτησης (hold). Εάν τα δεδομένα εισόδου αλλάξουν πριν από το χρόνο αποκατάστασης, η έξοδος αντικατοπτρίζει τη νέα τιμή μετά από μια ορισμένη καθυστέρηση διάδοσης. Εάν τα δεδομένα αλλάξουν μετά από το χρόνο συγκράτησης, η έξοδος αντικατοπτρίζει την παλαιά τιμή μετά από μια ορισμένη καθυστέρηση διάδοσης. Εάν τα δεδομένα αλλάξουν κατά τη διάρκεια του χρονικού ανοίγματος (μεταξύ των χρόνων συγκράτησης και αποκατάστασης), η έξοδος μπορεί να είναι μη-προβλέψιμη και ο χρόνος για να σταθεροποιηθεί η έξοδος

σε σωστή λογική στάθμη μπορεί να είναι απροσδιόριστος. Τα σωστά σχεδιασμένα σύγχρονα κυκλώματα διασφαλίζουν ότι τα δεδομένα παραμένουν σταθερά κατά τη διάρκεια του χρονικού ανοίγματος. Ωστόσο, υπάρχουν ορισμένα ενδιαφέροντα συστήματα τα οποία χρειάζεται να λαμβάνουν δεδομένα προερχόμενα από πηγές που δεν είναι συγχρονισμένες στο ίδιο ρολόι. Για παράδειγμα, ο χρήστης ενός συστήματος μπορεί να πατήσει ένα κουμπί ανά πάσα στιγμή, ενώ τα δεδομένα που έρχονται από το δίκτυο μπορεί να είναι συγχρονισμένα μ' ένα ρολόι διαφορετικής φάσης ή συχνότητας.

Ο *συγχρονιστής* (synchronizer) είναι ένα κύκλωμα το οποίο δέχεται μια είσοδο που μπορεί να αλλάξει σε τυχαίες χρονικές στιγμές και παράγει μια έξοδο ισοσταθμισμένη με το ρολόι του συγχρονιστή. Επειδή η είσοδος μπορεί να αλλάξει κατά το διάστημα μεταξύ αυτών των δύο χρονικών στιγμών, ο συγχρονιστής έχει μη-μηδενική πιθανότητα να παράγει *μετασταθερή* έξοδο [Chaney73]. Σ' αυτή την ενότητα θα εξετάσουμε κατ' αρχήν την αντίδραση ενός μανδαλωτή σε μια αναλογική τάση η οποία μπορεί να αλλάξει γύρω από την ακμή του ρολογιού δειγματοληψίας. Ο μανδαλωτής μπορεί να εισέλθει σε κατάσταση μετασταθερότητας για κάποιο απροσδιόριστο χρονικό διάστημα, αν και η πιθανότητα να παραμείνει μετασταθερός μειώνεται εκθετικά ως προς το χρόνο. Για το λόγο αυτό, μπορεί κανείς να κατασκευάσει έναν απλό συγχρονιστή με την εξής διαδικασία: δειγματοληψία ενός σήματος, αναμονή έως ότου η πιθανότητα μετασταθερότητας να είναι αποδεκτά χαμηλή και κατόπιν εκ νέου δειγματοληψία του σήματος. Σε ορισμένες περιπτώσεις, η σχέση των δεδομένων και του χρονισμού του ρολογιού είναι πιο προβλέψιμη, γεγονός το οποίο επιτρέπει την κατασκευή πιο αξιόπιστων συγχρονιστών.

10.6.1 Μετασταθερότητα

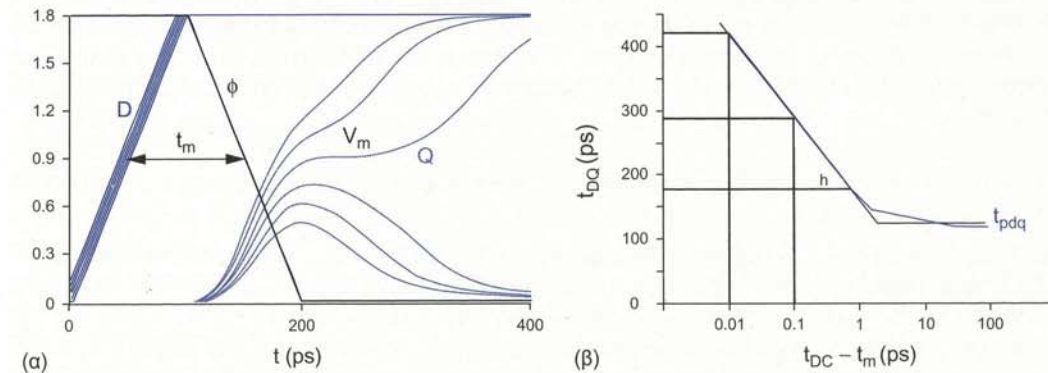
Ο μανδαλωτής είναι ένα διασταθές στοιχείο με δύο σταθερές καταστάσεις, τις 0 και 1. Υπό τις κατάλληλες συνθήκες, ωστόσο, ο μανδαλωτής μπορεί να εισέλθει σε μια μετασταθερή κατάσταση στην οποία η έξοδος είναι σε μια απροσδιόριστη κατάσταση ανάμεσα στο 0 και στο 1. Για παράδειγμα, το Σχήμα 10.42 παρουσιάζει ένα απλό μοντέλο για ένα στατικό μανδαλωτή που αποτελείται από δύο διακόπτες (στην πράξη, θα είναι πιθανότατα πύλες μετάδοσης) και δύο αντιστροφείς. Κατά τη διάρκεια που ο μανδαλωτής είναι διαφανής, ο διακόπτης δειγματοληψίας κλείνει και ο διακόπτης συγκράτησης ανοίγει (Σχήμα 10.42(α)). Όταν ο μανδαλωτής γίνεται αδιαφανής, ο διακόπτης δειγματοληψίας ανοίγει και ο διακόπτης συγκράτησης κλείνει (Σχήμα 10.42(β)). Το Σχήμα 10.42(γ) παρουσιάζει τις χαρακτηριστικές μεταφοράς DC των δύο αντιστροφέων. Επειδή



ΣΧΗΜΑ 10.42 Κατάσταση μετασταθερότητας σε στατικό μανδαλωτή.

$A=B$ όταν ο μανδαλωτής είναι αδιαφανής, οι σταθερές καταστάσεις είναι $A=B=0$ και $A=B=V_{DD}$. Η μετασταθερή κατάσταση αντιστοιχεί σε $A=B=V_m$, όπου V_m είναι μια μη-έγκυρη λογική στάθμη. Αυτό το σημείο αποκαλείται μετασταθερό, επειδή οι τάσεις είναι αυτο-συνεπείς και μπορούν να παραμείνουν σ' αυτό το σημείο επ' αόριστον. Ωστόσο, οποιαδήποτε μορφή θορύβου ή άλλη διαταραχή θα αναγκάσει τα A και B να μεταβούν σε μία από τις δύο σταθερές καταστάσεις. Μια παραστατική αναλογία δίνεται στο Σχήμα 10.79(δ): μια μπάλα βρίσκεται σε κατάσταση λεπτής ισορροπίας στην κορυφή ενός λόφου. Η κορυφή του λόφου είναι μια μετασταθερή κατάσταση, επειδή οποιαδήποτε διαταραχή θα αναγκάσει τη μπάλα να κυλίσει στη μία ή την άλλη πλευρά του λόφου, προς μία από τις δύο σταθερές καταστάσεις στους πρόποδες του.

Το Σχήμα 10.43(α) απεικονίζει την έξοδο του μανδαλωτή του Σχήματος 10.17(ζ) καθώς τα δεδομένα αλλάζουν κατάσταση γύρω από την καθοδική ακμή του ρολογιού. Εάν τα δεδομένα αλλάξουν σε λάθος στιγμή t_m κατά τη διάρκεια του χρονικού ανοίγματος, η έξοδος μπορεί να παραμείνει στο σημείο μετασταθερότητας για κάποιο διάστημα πριν ισορροπήσει σε μια έγκυρη λογική στάθμη. Το Σχήμα 10.43(β) απεικονίζει το χρόνο t_{DQ} συναρτήσει του $t_{DC}-t_m$ σε ημιλογαριθμική κλίμακα, για ανοδική είσοδο και έξοδο. Η καθυστέρηση είναι μικρότερη από, ή ίση με το t_{pdq} για τις εισόδους που ικανοποιούν το χρόνο αποκατάστασης και αυξάνεται για τις εισόδους που καταφθάνουν υπερβολικά κοντά στο t_m . Τα σημεία που επισημαίνονται στο γράφημα θα χρησιμοποιηθούν στο παράδειγμα, στο τέλος αυτής της ενότητας.



ΣΧΗΜΑ 10.43 Μεταβατική συμπεριφορά μετασταθερής κατάστασης και καθυστέρηση διάδοσης.

Οι διασταυρωμένοι αντιστροφείς συμπεριφέρονται ως γραμμικός ενισχυτής με κέρδος G όταν το A είναι κοντά στην τάση μετασταθερής κατάστασης, V_m . Η καθυστέρηση του αντιστροφέα μπορεί να μοντελοποιηθεί με μια αντίσταση εξόδου R κι ένα χωρητικό φορτίο C . Μπορούμε να προβλέψουμε τη συμπεριφορά στην κατάσταση μετασταθερότητας υποθέτοντας ότι η αρχική τάση στον κόμβο A όταν ο μανδαλωτής γίνεται αδιαφανής τη χρονική στιγμή $t=0$ είναι

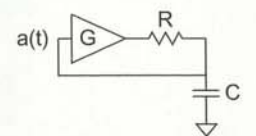
$$A(0) = V_m + a(0) \quad (10.21)$$

όπου $a(0)$ είναι μια μικρή μετατόπιση του σήματος από το σημείο μετασταθερότητας. Το Σχήμα 10.44 παρουσιάζει ένα μοντέλο ασθενούς σήματος για το $a(t)$. Η συμπεριφορά μετά από τη χρονική στιγμή 0 δίνεται από τη διαφορική εξίσωση πρώτου βαθμού

$$\frac{Ga(t) - a(t)}{R} = C \frac{da(t)}{dt} \quad (10.22)$$

Η επίλυση αυτής της εξίσωσης υποδεικνύει ότι η θετική ανάδραση οδηγεί, με εκθετικό ρυθμό, το $a(t)$ μακριά από το σημείο μετασταθερότητας, με σταθερά χρόνου η οποία υπαγορεύεται από το κέρδος και την καθυστέρηση RC του βρόχου διασταυρωμένων αντιστροφέων.

$$a(t) = a(0)e^{\frac{t}{\tau_s}}; \tau_s = \frac{RC}{G-1} \quad (10.23)$$



ΣΧΗΜΑ 10.44 Μοντέλο ασθενούς σήματος για ένα διασταθές στοιχείο σε κατάσταση μετασταθερότητας.

Εστω ότι ορίζουμε ότι ο κόμβος θα φτάσει σε μια έγκυρη λογική στάθμη όταν το $|a(t)|$ υπερβεί κάποια απόκλιση ΔV . Ο χρόνος που απαιτείται για να φτάσει σ' αυτή τη στάθμη είναι

$$t_{DQ} = \tau_s [\ln \Delta V - \ln a(0)] \quad (10.24)$$

Αυτό υποδεικνύει ότι η καθυστέρηση διάδοσης του μανδαλωτή αυξάνεται καθώς το $A(0)$ προσεγγίζει το σημείο μετασταθερότητας και το $a(0)$ προσεγγίζει το 0. Η καθυστέρηση προσεγγίζει το άπειρο εάν το $a(0)$ είναι ακριβώς 0, αλλά αυτό δεν μπορεί να συμβεί ποτέ στην πράξη λόγω θορύβου. Ωστόσο, δεν υπάρχει άνω όριο στον πιθανό χρόνο αναμονής t που απαιτείται για να γίνει έγκυρο το σήμα. Εάν η εισόδος $A(t)$ είναι μια ράμπα που διέρχεται από το V_m τη χρονική στιγμή t_m , το $a(0)$ είναι ανάλογο του $t_{DC} - t_m$. Παρατηρήστε ότι η Εξ. (10.28) ταιριάζει με το λογαριθμικό-γραμμικό τμήμα του Σχήματος 10.43(β). Η σταθερά χρόνου τ_s είναι ουσιαστικά το αντίστροφο του γινομένου κέρδους-εύρους ζώνης [Flanagan85]. Για το λόγο αυτό, ο βρόχος ανάδρασης σ' ένα μανδαλωτή θα πρέπει να έχει μεγάλο γινόμενο κέρδους-εύρους ζώνης, ώστε ο μανδαλωτής να απομακρύνεται γρήγορα από τη μετασταθερότητα.

Οι σχεδιαστές πρέπει να γνωρίζουν την πιθανότητα που έχει η καθυστέρηση διάδοσης του μανδαλωτή να ξεπεράσει ένα ορισμένο χρόνο t' . Οι μεγαλύτερες καθυστερήσεις διάδοσης έχουν μικρότερη πιθανότητα να συμβούν, επειδή απαιτούν το $a(0)$ να είναι πιο κοντά στο 0. Αυτή η πιθανότητα θα πρέπει να μειώνεται με την περίοδο του ρολογιού T_c , επειδή μια ομοιόμορφα κατανομημένη μεταβολή της εισόδου είναι λιγότερο πιθανό να συμβεί κοντά στον κρίσιμο χρόνο. Με προβολή των αποτελεσμάτων της Εξ. (10.28) διαπιστώνουμε ότι θα πρέπει επίσης να μειώνεται εκθετικά με χρόνο αναμονής t' . Θεωρητικές και πειραματικές μελέτες [Chaney83, Veendrick80, Horstmann89] έχουν δείξει ότι αυτή η πιθανότητα μπορεί να εκφραστεί ως

$$P(t_{DQ} > t') = \frac{T_0}{T_c} e^{-\frac{t'}{\tau_s}} \text{ for } t' > b \quad (10.25)$$

όπου τα T_0 και τ_s μπορούν να εξαχθούν μέσω προσομοίωσης [Baghini02] ή μετρήσεων. Διαισθητικά, ο λόγος T_0/T_c περιγράφει την πιθανότητα ότι η εισόδος θα αλλάξει κατά τη διάρκεια του χρονικού ανοίγματος μεταξύ των δύο χρόνων, οδηγώντας σε μετασταθερότητα, ενώ ο εκθετικός όρος περιγράφει την πιθανότητα ότι η εισόδος δεν έχει αποκατασταθεί μετά από χρόνο t' εάν έχει εισέλθει στη μετασταθερότητα. Το μοντέλο είναι έγκυρο μόνο για επαρκώς μεγάλες καθυστερήσεις διάδοσης (δηλαδή, h σημαντικά μεγαλύτερο από t_{pdq}).

Παράδειγμα 10.8

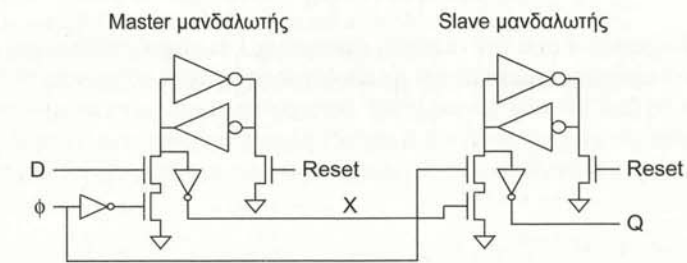
Βρείτε τα τ_s , T_0 και h για το μανδαλωτή του Σχήματος 10.43, χρησιμοποιώντας τα δεδομένα που δίνονται στο σχήμα.

ΛΥΣΗ: h είναι η καθυστέρηση διάδοσης πέρα από την οποία τα δεδομένα ταιριάζουν καλά με ευθεία γραμμή σε λογαριθμική-γραμμική κλίμακα. Στο Σχήμα 10.43, αυτή η καθυστέρηση δείχνει να είναι περίπου 175 ps. Η πιθανότητα ότι η καθυστέρηση υπερβαίνει κάποιο χρόνο t' είναι η πιθανότητα που έχει η εισόδος να μεταβληθεί σε κάποια τυχαία στιγμή εντός του μικρού χρονικού ανοίγματος (μεταξύ των δύο χρόνων αποκατάστασης και συγκράτησης) που οδηγεί σε υψηλή καθυστέρηση. Μπορούμε να επιλέξουμε δύο σημεία στο γραμμικό τμήμα του γραφήματος και να λύσουμε ως προς τους δύο αγνώστους. Για παράδειγμα, επιλέγοντας τα σημεία (0.1 ps, 290 ps) και (0.01 ps, 415 ps), λύνουμε τις

$$\begin{aligned} P(t_{DQ} > 290 \text{ ps}) &= \frac{0.1 \text{ ps}}{T_c} = \frac{T_0}{T_c} e^{-\frac{290 \text{ ps}}{\tau_s}} \\ P(t_{DQ} > 415 \text{ ps}) &= \frac{0.01 \text{ ps}}{T_c} = \frac{T_0}{T_c} e^{-\frac{415 \text{ ps}}{\tau_s}} \end{aligned} \quad (10.26)$$

Το T_c εξαιρείται από τις εξισώσεις και άρα καταλήγουμε σε $\tau_s = 54 \text{ ps}$ και $T_0 = 21 \text{ ps}$. Θυμηθείτε ότι αυτά τα δεδομένα ελήφθησαν από ένα ανοδικό σήμα εισόδου. Μια συντηρητική σχεδίαση θα πρέπει επίσης να συνυπολογίζει την καθοδική εισόδο και να λαμβάνει τα δεδομένα από τις αργές και όχι από τις τυπικές συνθήκες λειτουργίας.

Έχουμε δει ότι ένας καλός μανδαλωτής συγχρονισμού θα πρέπει να έχει ένα βρόχο ανάδρασης με υψηλό γινόμενο κέρδους-εύρους ζώνης. Οι συμβατικοί μανδαλωτές έχουν τα τρανζίστορ δεδομένων και ρολογιού εν σειρά, πράγμα το οποίο αυξάνει την καθυστέρηση (μειώνει το εύρος ζώνης). Το Σχήμα 10.45 παρουσιάζει ένα flip-flop συγχρονιστή στο οποίο οι βρόχοι ανάδρασης απλοποιούνται σε διασταυρωμένα ζεύγη αντιστροφών [Dike99]. Επιπλέον, το flip-flop αρχικοποιείται (reset) σε 0 και στη συνέχεια τίθεται σε 1 μόνο εάν $D=1$, για ελαχιστοποίηση του φορτίου στο βρόχο ανάδρασης.



ΣΧΗΜΑ 10.45 Γρήγορος συγχρονιστής (flip-flop).

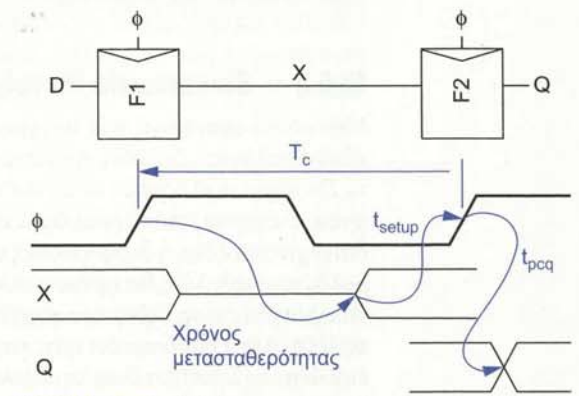
Το flip-flop αποτελείται από master-slave μανδαλωτές «κάθετου» (jamb) τύπου. Κάθε μανδαλωτής αρχικοποιείται σε 0 όταν $D=0$. Όταν το D ανέρχεται πριν από το ϕ , η έξοδος X του master μανδαλωτή οδηγείται σε υψηλή στάθμη. Αυτό, με τη σειρά του, οδηγεί την έξοδο Q του slave μανδαλωτή σε υψηλή στάθμη όταν ανέρχεται το ϕ . Τα τρανζίστορ οδήγησης κάτω είναι επαρκώς μεγάλα ώστε να υπερικονοτούν των διασταυρωμένων αντιστροφών, αλλά θα πρέπει επίσης να προσθέτουν όσο το δυνατόν λιγότερη παρασιτική χωρητικότητα στους βρόχους ανάδρασης. Οι έξοδοι X και Q απομονώνονται με μικρούς αντιστροφείς, έτσι ώστε να μην αυξάνουν το φορτίο στους βρόχους ανάδρασης.

10.6.2 Ένας Απλός Συγχρονιστής

Ένας συγχρονιστής δέχεται μια εισόδο D κι ένα ρολόι ϕ . Παράγει μια έξοδο Q η οποία θα έπρεπε να είναι έγκυρη για κάποιο καθορισμένο χρονικό διάστημα μετά από το ρολόι. Ο συγχρονιστής έχει ένα χρονικό παράθυρο το οποίο ορίζεται από τους χρόνους αποκατάστασης και συγκράτησης γύρω από την ανοδική ακμή του ρολογιού. Εάν τα δεδομένα είναι σταθερά κατά το διάστημα αυτό, το Q θα πρέπει να ισοϋται με το D . Εάν τα δεδομένα αλλάζουν κατά το διάστημα αυτό, το Q θα επλεχτεί αυθαίρετα. Δυστυχώς, είναι αδύνατο να κατασκευάσουμε έναν ιδανικό συγχρονιστή, επειδή η διάρκεια της μετασταθερότητας δεν μπορεί να καθοριστεί. Ορίζουμε ότι ο συγχρονιστής αποτυγχάνει εάν η έξοδος δεν έχει σταθεροποιηθεί σ' ένα έγκυρο λογικό επίπεδο μετά από κάποιο χρόνο t' .

Το Σχήμα 10.46 παρουσιάζει έναν απλό συγχρονιστή κατασκευασμένο μ' ένα ζεύγος flip-flop. Το $F1$ δειγματοληπτεί την ασύγχρονη εισόδο D . Η έξοδος X μπορεί να είναι μετασταθερή για κάποιο χρόνο, αλλά θα σταθεροποιηθεί σ' ένα καλό επίπεδο με υψηλή πιθανότητα εάν περιμένουμε αρκετά. Το $F2$ δειγματοληπτεί το X και παράγει μια έξοδο Q η οποία θα πρέπει να είναι ένα έγκυρο λογικό επίπεδο και να είναι στοιχισμένο με το ρολόι. Ο συγχρονιστής έχει μια καθυστέρηση ενός κύκλου ρολογιού, T_c . Αυτό μπορεί να πέσει εάν το X δεν έχει σταθεροποιηθεί σ' ένα έγκυρο επίπεδο σ' ένα χρόνο αποκατάστασης πριν από τη δεύτερη ακμή του ρολογιού.

Κάθε flip-flop δειγματοληπτεί στην ανοδική ακμή του ρολογιού όταν ο master μανδαλωτής γίνεται αδιαφανής. Ο slave μανδαλωτής



ΣΧΗΜΑ 10.46 Απλός συγχρονιστής.

απλώς μεταδίδει τα δεδομένα από τον master και δεν επηρεάζει σημαντικά την πιθανότητα της μετασταθερότητας. Εάν ο συγχρονιστής λαμβάνει κατά μέσο όρο N ασύγχρονες αλλαγές εισόδου στο D κάθε δευτερόλεπτο, η πιθανότητα αστοχίας $[P(\text{failure})]$ του συγχρονιστή ανά πάσα στιγμή είναι:

$$P(\text{failure}) = N \frac{T_0}{T_c} e^{-\frac{(T_c - t_{\text{setup}})}{\tau_s}} \quad (10.27)$$

Και ο μέσος χρόνος μεταξύ διαδοχικών αστοχιών (mean time between failures, MTBF) είναι:

$$MTBF = \frac{1}{P(\text{failure})} = \frac{T_c e^{\frac{T_c - t_{\text{setup}}}{\tau_s}}}{NT_0} \quad (10.28)$$

Η αποδεκτή τιμή MTBF εξαρτάται από την εκάστοτε εφαρμογή. Για ιατρικό εξοπλισμό, όπου η αξιοπιστία του συγχρονιστή είναι κρίσιμης σημασίας και η καθυστέρηση σχετικά ασήμαντη, το MTBF μπορεί να οριστεί μεγαλύτερο από τη ζωή του σύμπαντος ($\sim 10^{19}$ δευτερόλεπτα) με το να περιμένουμε περισσότερο από ένα κύκλο ρολογιού πριν χρησιμοποιήσουμε τα δεδομένα. Για μη-κρίσιμες εφαρμογές, το MTBF μπορεί να επιλέγεται ελαφρώς μεγαλύτερο από τον αναμενόμενο χρόνο απασχόλησης του σχεδιαστή στη συγκεκριμένη εταιρεία!

Παράδειγμα 10.9

Ένα συγκεκριμένο flip-flop συγχρονιστή σε τεχνολογία κατασκευής $0.25 \mu\text{m}$ έχει $\tau_s = 20 \text{ ps}$ και $T_0 = 15 \text{ ps}$ [Dike99]. Εάν υποθέσουμε ότι η είσοδος αλλάζει στα $N = 50 \text{ MHz}$ και ο χρόνος αποκατάστασης είναι αμελητέος, ποια είναι η ελάχιστη περίοδος ρολογιού, T_c , για την οποία το MTBF υπερβαίνει τον ένα χρόνο;

ΛΥΣΗ: 1 χρόνος $\approx \pi \times 10^7$ δευτερόλεπτα. Συνεπώς, θα πρέπει να επιλύσουμε την

$$\pi \times 10^7 = \frac{T_c e^{\frac{T_c}{20 \times 10^{-12}}}}{(5 \times 10^7)(15 \times 10^{-12})} \quad (10.29)$$

αριθμητικά, για ελάχιστη περίοδο ρολογιού 625 ps (1.6 GHz).

Παράδειγμα 10.10

Πόσο περισσότερο πρέπει να περιμένουμε για MTBF 1000 ετών;

ΛΥΣΗ: Λύνοντας μια εξίσωση παρόμοια με την Εξ. (10.29) παίρνουμε χρόνο 760 ps . Αυξάνοντας το χρόνο αναμονής κατά 135 ps βελτιώσαμε το MTBF κατά συντελεστή 1000.

10.6.3 Επικοινωνία Μεταξύ Επικρατειών με Ασύγχρονα Ρολόγια

Μια κοινή εφαρμογή των συγχρονιστών είναι σε βαθμίδες επικοινωνίας μεταξύ επικρατειών με ασύγχρονα ρολόγια - δηλαδή, τμημάτων κυκλωμάτων που δεν μοιράζονται το ίδιο ρολόι. Εάν υποθέσουμε ότι το Σύστημα A ελέγχεται από $clkA$ το οποίο θέλει να μεταδώσει λέξεις δεδομένων N bit στο Σύστημα B, το οποίο ελέγχεται από το $clkB$, όπως απεικονίζεται στο Σχήμα 10.47. Τα συστήματα μπορεί να αναπαριστούν διαφορετικά chip ή διαφορετικές μονάδες μέσα στο ίδιο το chip που χρησιμοποιούν μη-συγχρονισμένα ρολόγια. Κάθε λέξη θα πρέπει να ληφθεί από το Σύστημα B ακριβώς μια φορά. Το Σύστημα A θα πρέπει να εγγυηθεί ότι τα δεδομένα είναι σταθερά τη στιγμή που τα flip-flop του Συστήματος B δειγματοληπτούν τη λέξη. Αυτό υποδεικνύει πότε τα νέα δεδομένα είναι έγκυρα χρησιμοποιώντας ένα σήμα αίτησης (Req), έτσι ώστε το Σύστημα B να λαμβάνει τη λέξη μόνο μια φορά παρά μηδέν ή πολλαπλές φορές. Το Σύστημα B απαντάει μ' ένα σήμα επιβεβαίωσης (Ack) όταν έχει δειγματοληπτήσει τα δεδομένα, έτσι ώστε το Σύστημα

A να γνωρίζει πότε τα δεδομένα μπορούν να τροποποιηθούν με ασφάλεια. Εάν η σχέση μεταξύ των $clkA$ και $clkB$ είναι άγνωστη, απαιτείται ένας συγχρονιστής στο σημείο επικοινωνίας.

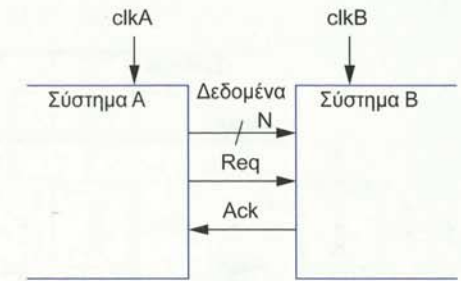
Τα σήματα αίτησης και επιβεβαίωσης αποκαλούνται γραμμές χειραφίας (handshake lines). Το Σχήμα 10.48 παρουσιάζει πρωτόκολλα χειραφίας για δύο φάσεις ή τέσσερις φάσεις. Η χειραφία 4 φάσεων είναι ευαίσθητη στη στάθμη, ενώ η χειραφία 2 φάσεων ενεργοποιείται από την ακμή. Στη χειραφία 4 φάσεων, το Σύστημα A τοποθετεί τα δεδομένα στο δίαυλο. Στη συνέχεια θέτει το σήμα Req σε υψηλή στάθμη για να υποδηλώσει ότι τα δεδομένα είναι έγκυρα. Το Σύστημα B δειγματοληπτεί τα δεδομένα όταν δει μια υψηλή τιμή στο Req και τοποθετεί το Ack σε υψηλή στάθμη για να δείξει ότι τα δεδομένα έχουν συλληφθεί. Στη συνέχεια το Σύστημα A χαμηλώνει το Req , και ακολουθεί το Σύστημα B που χαμηλώνει το Ack . Αυτό το πρωτόκολλο απαιτεί τέσσερις μεταβάσεις των γραμμών χειραφίας. Στη χειραφία 2 φάσεων, το Σύστημα A τοποθετεί τα δεδομένα στο δίαυλο. Στη συνέχεια αλλάζει το Req (από χαμηλή στάθμη σε υψηλή ή από υψηλή στάθμη σε χαμηλή) για να δείξει ότι τα δεδομένα είναι έγκυρα. Το Σύστημα B δειγματοληπτεί τα δεδομένα όταν ανιχνεύει ότι έχει αλλάξει η λογική στάθμη του Req και αλλάζει παρόμοια το Ack για να υποδηλώσει ότι τα δεδομένα έχουν συλληφθεί. Αυτό το πρωτόκολλο χρησιμοποιεί λιγότερες μεταβάσεις (και έτσι πιθανότατα χαμηλότερα ποσά χρόνου και ενέργειας), αλλά απαιτεί κυκλώματα που είναι ευαίσθητα στις ακμές και όχι στα επίπεδα.

Το Req δεν συγχρονίζεται με το $clkB$. Εάν αυτό αλλάξει την ίδια στιγμή που ανέρχεται το $clkB$, το Σύστημα B μπορεί να δεχτεί μια μετασταθερή τιμή. Συνεπώς, το Σύστημα B χρειάζεται ένα συγχρονιστή στην είσοδο Req . Εάν ο συγχρονιστής περιμένει αρκετά, τότε η αίτηση θα έχει πολύ μεγάλη πιθανότητα να γίνει σ' ένα έγκυρο λογικό επίπεδο. Ο συγχρονιστής μπορεί να αποφασίσει ότι το σήμα είναι είτε σε υψηλή στάθμη είτε σε χαμηλή. Εάν αποφασίσει ότι είναι σε υψηλή, έχει ανιχνεύσει την ανοδική αίτηση και το Σύστημα B μπορεί να δειγματοληπτήσει τα δεδομένα. Εάν αποφασίσει ότι είναι σε χαμηλή στάθμη, η ανοδική αίτηση μόλις έχει χαθεί. Ωστόσο, αυτή θα ανιχνευτεί στον επόμενο κύκλο του $clkB$, ακριβώς σαν η ανοδική αίτηση να είχε συμβεί λίγο πιο μετά. Το Ack δεν είναι συγχρονισμένο στο $clkA$, και έτσι επίσης απαιτεί ένα συγχρονιστή.

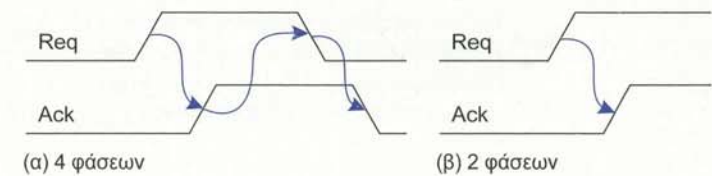
Το Σχήμα 10.49 παρουσιάζει ένα τυπικό σύστημα χειραφίας 2 φάσεων [Crews03]. Τα $clkA$ και $clkB$ λειτουργούν σε διαφορετικές συχνότητες και κάθε σύστημα μπορεί να μην γνωρίζει τη συχνότητα του άλλου. Κάθε σύστημα περιέχει ένα συγχρονιστή, ένα μετατροπέα επιπέδων σε παλμών κι ένα μετατροπέα παλμών σε επίπεδα. Το Σύστημα A θέτει το $ReqA$ για έναν κύκλο όταν το $DataA$ είναι έτοιμο. Θα αναφερόμαστε σ' αυτό ως παλμός. Η XOR και το flip-flop σχηματίζουν ένα μετατροπέα παλμών σε επίπεδα που αλλάζει το επίπεδο του Req . Αυτό το επίπεδο συγχρονίζεται με το $clkB$. Αυτό το επίπεδο συγχρονίζεται με το $clkB$. Όταν ανιχνεύεται μια ακμή, ο μετατροπέας επιπέδου σε παλμό παράγει έναν παλμό στο $ReqB$. Αυτός ο παλμός στη συνέχεια αλλάζει το Ack . Το επίπεδο επιβεβαίωσης συγχρονίζεται στο $clkA$ και μετατρέπεται πίσω σ' έναν παλμό στο $AckA$. Οι συγχρονιστές προσθέτουν σημαντική καθυστέρηση έτσι ώστε ο ρυθμός απόδοσης της ασύγχρονης επικοινωνίας να είναι πολύ μικρότερος από το ρυθμό απόδοσης της σύγχρονης επικοινωνίας.

10.6.4 Κοινά Σφάλματα σε Κυκλώματα Συγχρονιστών

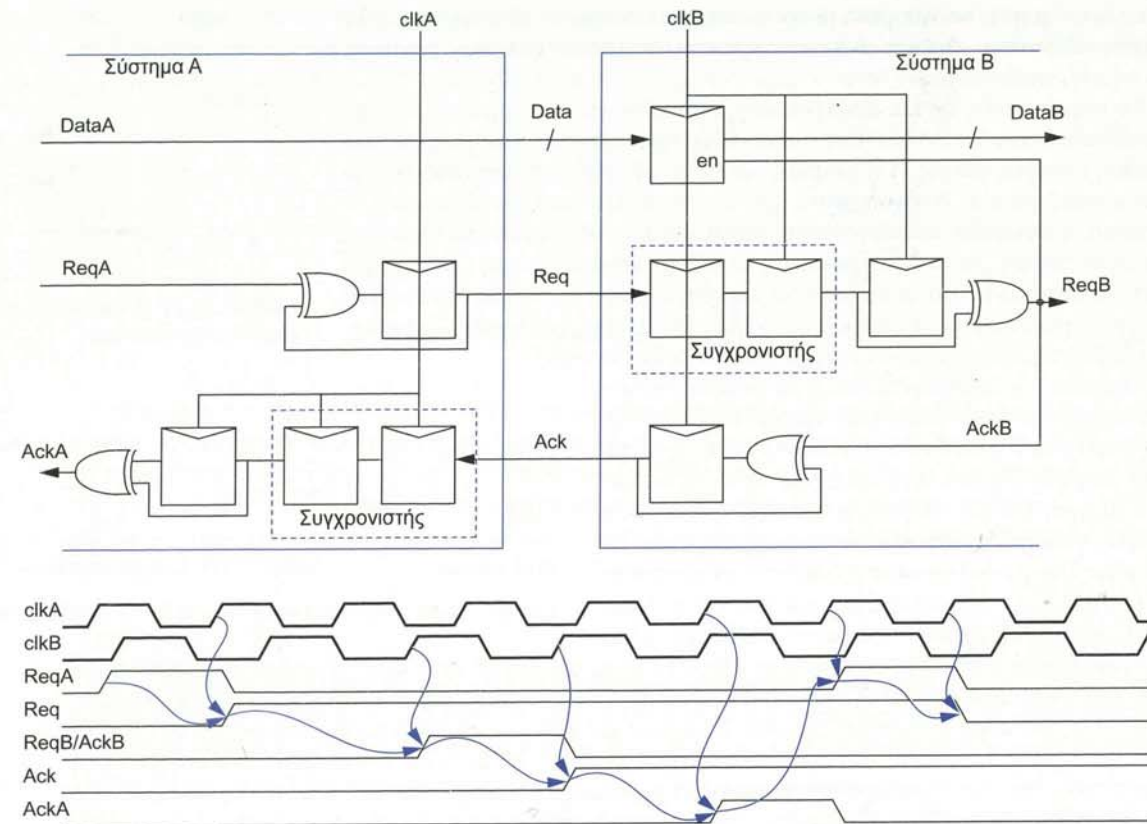
Παρά το γεγονός ότι ο συγχρονιστής είναι ένα απλό κύκλωμα, είναι ευρέως γνωστό ότι είναι επίσης ένα από τα πλέον επιρρεπή σε λανθασμένη χρήση. Για παράδειγμα, ο ελεγκτής χρονισμού συστήματος του AMD 9513, ο ελεγκτής διακοπών του AMD 9519, το υποσύστημα σειριακής επικοινωνίας του Zilog Z-80, ο μικροεπεξεργαστής Intel 8048 και ο μικροεπεξεργαστής AMD 29000 είναι γνωστό ότι αντιμετωπίζουν προβλήματα μετασταθερότητας [Wakerly00]. Στην εργασία του με τίτλο *Fourteen Ways to Fool Your Synchronizer* (δεκατέσσερις τρόποι για να ξεγελάσετε το συγχρονιστή σας), ο [Ginosar03] περιγράφει ορισμένες εξαιρετικά ευφάνταστες σχεδιάσεις.



ΣΧΗΜΑ 10.47 Επικοινωνία μεταξύ ασύγχρονων συστημάτων.



ΣΧΗΜΑ 10.48 Πρωτόκολλα χειραφίας δύο και τεσσάρων φάσεων.



ΣΧΗΜΑ 10.49 Κύκλωμα για την υλοποίηση χειραφιάς 2 φάσεων με συγχρονιστές.

Ένας τρόπος κατασκευής ενός προβληματικού συγχρονιστή είναι με χρήση προβληματικού μανδαλωτή ή flip-flop. Ο συγχρονιστής βασίζεται στη θετική ανάδραση που οδηγεί την έξοδο σ' ένα καλό λογικό επίπεδο. Για το λόγο αυτό, οι δυναμικοί μανδαλωτές χωρίς ανάδραση, όπως αυτοί των Σχημάτων 10.17(α-δ) δεν δουλεύουν σ' αυτή την περίπτωση. Η πιθανότητα αστοχιών αυξάνεται εκθετικά με τη σταθερά χρόνου του βρόχου ανάδρασης. Για το λόγο αυτό, ο βρόχος θα πρέπει να είναι πολύ ελαφρώς φορτωμένος. Ο μανδαλωτής του Σχήματος 10.17(στ) είναι μια φτωχή επιλογή λόγω του μεγάλου χωρητικού φορτίου στην έξοδο, το οποίο αυξάνει τη σταθερά χρόνου. Η υλοποίηση του Σχήματος 10.17(ζ) είναι μια πολύ καλύτερη επιλογή.

Ένα άλλο λάθος είναι η σύλληψη ασυνεπών δεδομένων. Για παράδειγμα, το Σχήμα 10.87(α) παρουσιάζει ένα απλό σήμα που οδηγεί δύο συγχρονιστές (έκαστος αποτελείται από ένα ζεύγος flip-flop συνδεδεμένων «πλάτη με πλάτη»). Εάν το σήμα είναι σταθερό κατά το χρονικό διάστημα μεταξύ των χρόνων αποκατάστασης και συγκράτησης, τα Q1 και Q2 θα είναι τα ίδια. Ωστόσο, εάν το σήμα αλλάξει σ' αυτό το διάστημα, τα Q1 και Q2 μπορεί να αντιστοιχούν σε διαφορετικές τιμές. Εάν το σύστημα απαιτεί τα Q1 και τα Q2 να είναι ίδιες αναπαραστάσεις των δεδομένων εισόδου, θα πρέπει να έρχονται από τον ίδιο συγχρονιστή.

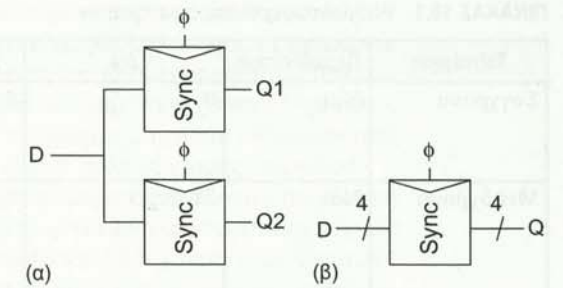
Ένα άλλο παράδειγμα είναι να συγχρονίζεται μια λέξη πολλαπλών bit, στην οποία υπάρχει η πιθανότητα να τροποποιούνται την ίδια χρονική στιγμή παραπάνω από ένα bit. Για παράδειγμα, εάν η λέξη στο Σχήμα 10.50(β) μεταβάλλεται από 0000 σε 1111, ο συγχρονιστής μπορεί να παράγει μια τιμή 0101 η οποία δεν είναι ούτε η παλαιά ούτε η νέα λέξη δεδομένων. Για το λόγο αυτό, το σύστημα του Σχήματος 10.49 συγχρονίζει μόνο τα σήματα Req/Ack και τα χρησιμοποιεί για να υποδείξει ότι τα δεδομένα είναι σταθερά για σκοπούς δειγματοληψίας ή ότι ολοκληρώθηκε η δειγματοληψία. Οι κώδικες Gray (βλ. Ενότητα 11.7.3) χρησιμοποιούνται σε μετρητές των οποίων οι έξοδοι θα πρέπει να συγχρονίζονται επειδή αλλάζει

ακριβώς και μόνο ένα bit σε κάθε μέτρηση, έτσι ώστε να διασφαλίζεται ότι ο συγχρονιστής θα βρει είτε την παλαιά, είτε τη νέα τιμή.

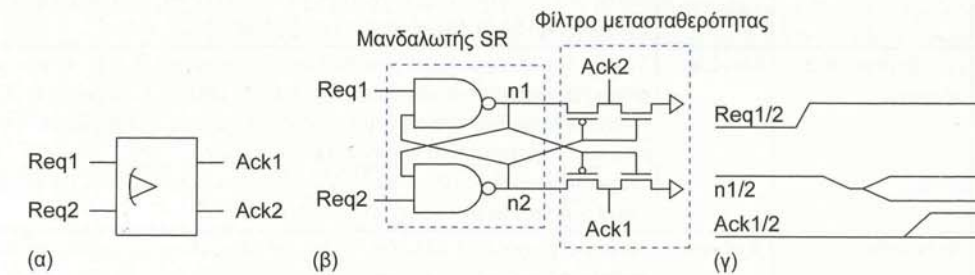
Γενικά, τα προβλήματα των συγχρονιστών είναι περιοδικά διακοπόμενα και έτσι είναι πολύ δύσκολο να βρεθούν και να διαγνωστούν. Για το λόγο αυτό, ο αριθμός των συγχρονιστών σ' ένα σύστημα θα πρέπει να είναι αυστηρά περιορισμένος.

10.6.5 Διαιτητές

Το κύκλωμα διαιτητή (arbiter) του Σχήματος 10.51(α) σχετίζεται στενά με το συγχρονιστή. Καθορίζει ποια από τις δύο εισόδους φτάνει πρώτη. Εάν το χρονικό διάστημα μεταξύ τους των εισόδων υπερβαίνει κάποιο χρόνο, η πρώτη εισόδου θα πρέπει να επιβεβαιωθεί. Εάν το διάστημα είναι μικρότερο, ακριβώς μια από τις δύο εισόδους θα πρέπει να επιβεβαιωθεί αλλά η επιλογή είναι αυθαίρετη. Για παράδειγμα, σ' ένα θέαμα παιχνιδιού της τηλεόρασης, οι δύο συμμετέχοντες μπορεί να πατήνε κουμπιά προκειμένου να απαντήσουν σε μια ερώτηση. Εάν πατήσει το κουμπί ένας, τότε θα πρέπει να επιβεβαιωθεί αυτός μόνο. Εάν όμως, και οι δύο πατήσουν το κουμπί σε χρονική στιγμή πολύ κοντά ο ένας στον άλλο για να διασαφηνιστεί με ασφάλεια, ο συντονιστής μπορεί να επιλέξει έναν από τους δύο συμμετέχοντες αυθαίρετα.



ΣΧΗΜΑ 10.50 Προβληματικές σχεδιάσεις συγχρονιστών.



ΣΧΗΜΑ 10.51 Κύκλωμα διαιτητή.

Το Σχήμα 10.51(β) παρουσιάζει ένα διαιτητή κατασκευασμένο μ' ένα μανδαλωτή SR κι ένα μετασταθερό φίλτρο τεσσάρων τρανζιστορ. Εάν μια από τις αιτούμενες εισόδους φτάνει πολύ πιο νωρίς απ' ό,τι η άλλη, ο μανδαλωτής θα αντιδράσει ανάλογα. Ωστόσο, εάν φτάσουν αμφότερες περίπου την ίδια χρονική στιγμή, ο μανδαλωτής μπορεί να οδηγηθεί σε μετασταθερότητα, όπως απεικονίζεται στο Σχήμα 10.51(γ). Το φίλτρο κρατάει και τα δύο σήματα επιβεβαίωσης σε χαμηλή στάθμη έως ότου η διαφορά τάσεων ανάμεσα στους εσωτερικούς κόμβους n1 και n2 να υπερβεί την V_{th} , υποδεικνύοντας ότι έχει παρθεί μια απόφαση. Ένας τέτοιος ασύγχρονος διαιτητής δεν θα παράγει ποτέ μετασταθερές εξόδους. Ωστόσο, ο χρόνος που απαιτείται για να παρθεί η απόφαση μπορεί να είναι χωρίς περιορισμό, και έτσι τα σήματα επιβεβαίωσης θα πρέπει να είναι συγχρονισμένα πριν χρησιμοποιηθούν σ' ένα συγχρονισμένο με το ρολόι σύστημα.

Οι διαιτητές μπορούν να γενικευτούν ώστε να επιλέγουν 1 από N ή M από N εισόδους. Ωστόσο, τέτοιοι διαιτητές έχουν πολλαπλές μετασταθερές καταστάσεις και απαιτούν προσεκτικό σχεδίαση [van Berkel99].

10.6.6 Βαθμοί Συγχρονίας

Ο απλός συγχρονιστής της Ενότητας 10.6.2 δέχεται εισόδους οι οποίες μπορεί να αλλάζουν ανά πάσα στιγμή, αλλά έχει καθυστέρηση δύο κύκλων και μη-μηδενική πιθανότητα αστοχίας. Στην πράξη, πολλές εισόδου μπορεί να μην είναι ευθυγραμμισμένες με το ρολόι του συστήματος αλλά και πάλι να είναι προβλέψιμες. Ο Πίνακας 10.3 παραθέτει τους διάφορους βαθμούς συγχρονίας που μπορεί να υφίστανται μεταξύ σημάτων εισόδου και του ρολογιού του συστήματος λήψης [Messerschmitt90] βάσει διαφοράς φάσης $\Delta\phi$ και συχνότητας Δf .

ΠΙΝΑΚΑΣ 10.3 Βαθμοί συγχρονίας συστημάτων

Ταξινόμηση	Περιοδικότητα	$\Delta\phi$	Δt	Περιγραφή
Σύγχρονα	Ναι	0	0	Το σήμα έχει ίδια συχνότητα και φάση με το ρολόι. Είναι ασφαλής η δειγματοληψία του σήματος απευθείας από το ρολόι. Παράδειγμα: Από flip-flop σε flip-flop στο ίδιο ολοκληρωμένο.
Μεσόχρονα	Ναι	Σταθερό	0	Το σήμα έχει την ίδια συχνότητα με το ρολόι, αλλά διαφορετική φάση. Η δειγματοληψία του σήματος είναι ασφαλής εάν καθυστερήσουμε το σήμα κατά ένα σταθερό ποσό χρόνου για να βρεθούμε έξω από το χρονικό άνοιγμα. Παράδειγμα: Από ολοκληρωμένο σε ολοκληρωμένο, σε περιπτώσεις όπου τα ολοκληρωμένα χρησιμοποιούν το ίδιο σήμα ρολογιού, αλλά μπορεί να έχουν αυθαίρετα μεγάλες χρονικές αποκλίσεις.
Πλησιόχρονα	Ναι	Διαφοροποιείται αργά	Μικρή	Το σήμα έχει περίπου την ίδια συχνότητα, ενώ η φάση διολισθαίνει αργά με την πάροδο του χρόνου. Η δειγματοληψία του σήματος είναι ασφαλής εάν το καθυστερήσουμε κατά ένα μεταβλητό αλλά προβλέψιμο ποσό χρόνου. Η διαφορά στη συχνότητα μπορεί να οδηγήσει σε απόρριψη δεδομένων ή σε διπλότυπα δεδομένα. Παράδειγμα: Από πλακέτα σε πλακέτα, όταν οι πλακέτες χρησιμοποιούν κρυστάλλους ρολογιών με ονομαστικά πανομοιότυπους ρυθμούς, αλλά με μικρές αναντιστοιχίες μεταξύ τους.
Περιοδικά	Ναι	Διαφοροποιείται τάχιστα	Μεγάλη	Το σήμα είναι περιοδικό σε αυθαίρετη συχνότητα. Η περιοδική του φύση μπορεί να αξιοποιηθεί ώστε να προβλεφθεί και να εφαρμοστεί η ανάλογη καθυστέρηση όταν τα δεδομένα θα αλλάξουν μέσα στο κρίσιμο διάστημα του χρονικού ανοίγματος. Παράδειγμα: Από πλακέτα σε πλακέτα, όταν οι πλακέτες χρησιμοποιούν ρολόγια με διαφορετικές συχνότητες.
Ασύγχρονα	Όχι	Άγνωστο	Άγνωστο	Το σήμα μπορεί να αλλάζει τυχαία, ανά πάσα στιγμή. Απαιτείται ένας πλήρης συγχρονιστής. Παράδειγμα: Είσοδος από ένα διακόπτη κουμπιού πίεσης.

Ο [Dally98] περιγράφει διάφορους συγχρονιστές οι οποίοι έχουν μηδενική πιθανότητα αστοχίας και πιθανότατα χαμηλότερες καθυστερήσεις όταν η είσοδος είναι μη-προβλέψιμη. Βασίζονται στην παρατήρηση ότι κάθε σήμα ή αντίγραφο του σήματος καθυστερούμενο κατά t_a θα είναι σταθερό σε όλη τη διάρκεια του χρονικού ανοίγματος μεταξύ των χρόνων αποκατάστασης και συγκράτησης. Συνεπώς, ένας συγχρονιστής που μπορεί να προβλέψει το χρόνο άφιξης της εισόδου μπορεί να επιλέξει είτε το ίδιο το σήμα είτε την καθυστερημένη έκδοσή του για δειγματοληψία εκ του ασφαλούς. Τα μεσόχρονα σήματα συγχρονίζονται μετρώντας τη διαφορά φάσης και καθυστερώντας την είσοδο αρκετά για να διασφαλιστεί ότι βρίσκεται έξω από το χρονικό άνοιγμα. Τα πλησιόχρονα σήματα μπορούν να συγχρονίζονται με παρόμοια διαδικασία, αλλά η διαφορά φάσης μεταβάλλεται αργά οπότε είναι αναγκαίο να προσαρμόζεται η καθυστέρηση ανά διαστήματα. Επειδή διαφοροποιούνται οι συχνότητες, ο συγχρονιστής χρειάζεται κάποια μορφή ελέγχου ροής για να χειρίζεται τα χαμένα ή τα πλεονάζοντα στοιχεία δεδομένων. Τα περιοδικά σήματα απαιτούν επίσης έλεγχο ροής και χρησιμοποιούν ένα μηχανισμό πρόβλεψης ρολογιού για να υπολογίζουν πότε θα συμβεί η επόμενη ακμή του ρολογιού και κατά πόσο θα πρέπει να καθυστερήσει το σήμα για να μην πέσει μέσα στο χρονικό άνοιγμα.

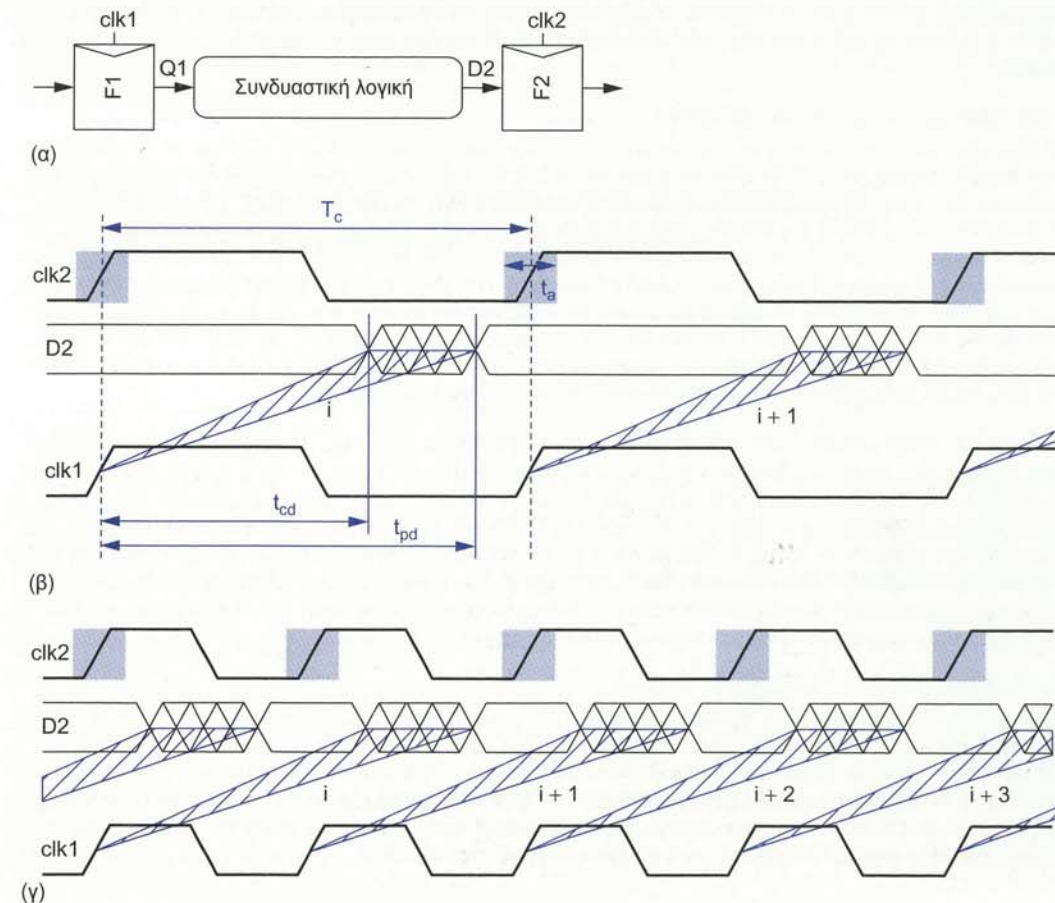


10.7 Κυματική Διαδοχική Διοχέτευση

Τα ακολουθιακά στοιχεία χρησιμοποιούνται σε συστήματα διαδοχικής διοχέτευσης (pipeline) για να εμποδίσουν το τρέχον σύμβολο να προφτάσει το επόμενο σύμβολο, ή το προηγούμενο σύμβολο να προφτάσει το τρέχον. Εάν τα σύμβολα διαδίδονται μέσω της διαδοχικής διοχέτευσης με σταθερό περίπου ρυθμό, δεν απαιτείται η χρήση συγκεκριμένων ακολουθιακών στοιχείων για να διατηρηθεί η ακολουθία. Σαν παρά-

δειγμα σκεφτείτε τα καλώδια οπτικών ινών, τα οποία μεταφέρουν δεδομένα με τη μορφή μιας σειράς παλμών φωτός. Παρόλο που εισέρχονται πολλοί παλμοί (σύμβολα) στο καλώδιο πριν προλάβει ο πρώτος να φτάσει στο τέλος του καλωδίου, το καλώδιο δεν περιλαμβάνει εσωτερικούς μανδαλωτές για το διαχωρισμό των παλμών μεταξύ τους, επειδή αυτοί μεταδίδονται κατά μήκος του καλωδίου με καλά ελεγχόμενη ταχύτητα. Ο μέγιστος ρυθμός μετάδοσης δεδομένων περιορίζεται από τη σκέδαση κατά μήκος της γραμμής, η οποία αλλοιώνει τους παλμούς με τρόπο ώστε να είναι δυσδιάκριτος ο ένας από τον άλλο εάν γίνουν πολύ σύντομες διάρκειες.

Το Σχήμα 10.52 συγκρίνει την «παραδοσιακή» διαδοχική διοχέτευση με την κυματική διαδοχική διοχέτευση (wave pipelining). Και στις δύο τις περιπτώσεις, η διαδοχική διοχέτευση περιέχει στάδια συνδυαστικής λογικής τα οποία διαχωρίζονται με καταχωρητές (Σχήμα 10.52(α)). Οι καταχωρητές $F1$ και $F2$ δέχονται τα ρολόγια $clk1$ και $clk2$ τα οποία είναι ονομαστικά πανομοιότυπα, αλλά μπορεί να έχουν υποστεί κάποια χρονική απόκλιση. Το Σχήμα 10.52(β) παρουσιάζει μια τυπική διαδοχική διοχέτευση. Τα δεδομένα εκκινούν στην ανοδική ακμή του $clk1$. Η διάδοσή τους αναπαρίσταται με το διακεκομμένο κώνο. Το $D2$ γίνεται σταθερό σε κάποιο σημείο μεταξύ των καθυστερήσεων μόλυνσης και διάδοσης μετά από την ακμή του ρολογιού (αγνοώντας την καθυστέρηση clk έως Q του flip-flop). Το $D2$ δεν πρέπει να αλλάξει στο άνοιγμα μεταξύ των χρόνων αποκατάστασης και συγκράτησης γύρω από το $clk2$, πράγμα το οποίο επισημαίνεται με ένα γκρι πλαίσιο. Το σχήμα παρουσιάζει δύο διαδοχικούς κύκλους στους οποίους τα σύμβολα i και $i+1$ διασχίζουν τη διαδοχική διοχέτευση. Κάθε σύμβολο περνάει από τη διαδοχική λογική s' ένα μόνο κύκλο. Το Σχήμα 10.52(γ) παρουσιάζει τη κυματική διαδοχική διοχέτευση με ένα ρολόι διπλάσιας συχνότητας. Το σύμβολο i εισέρχεται στη συνδυαστική λογική, αλλά απαιτεί δύο κύκλους για να φτάσει το $F2$. Εν τω μεταξύ, το σύμβολο $i+1$ εισέρχεται στη λογική τον επόμενο κύκλο. Εφόσον κάθε σύμβολο είναι σταθερό ώστε να μπορεί να δειγματοληπτηθεί στο $F2$ και οι κώνοι δεν συμπίπτουν, η διαδοχική διοχέτευση θα λειτουργεί σωστά με την ίδια καθυστέρηση αλλά διπλάσια ρυθμοαπόδοση.



ΣΧΗΜΑ 10.52 Κυματική διαδοχική διοχέτευση.

Στο [Burleson98] περιλαμβάνεται ένας οδηγός εκμάθησης για την τεχνική της διαδοχικής διοχέτευσης και δίνονται οι χρονικοί περιορισμοί. Γενικά, μια διαδοχική διοχέτευση μπορεί να περιέχει N σύμβολα ανάμεσα σε κάθε ζεύγος καταχωρητών. Η μέγιστη τιμή του N περιορίζεται από το λόγο της καθυστέρησης διάδοσης προς τη διασπορά των λογικών κώνων.

$$N < \frac{t_{pd}}{t_{pd} - t_{cd}} \quad (10.30)$$

Εάν οι καθυστερήσεις μόλυνσης και διάδοσης είναι περίπου ίσες, η συνδυαστική λογική μπορεί να υποστηρίξει πολλά σύμβολα ταυτόχρονα. Σε πρακτικό επίπεδο, οι καθυστερήσεις παρουσιάζουν συνήθως μεγάλες διαφοροποιήσεις λόγω κατασκευαστικών διακυμάνσεων και διακυμάνσεων τάσης/θερμοκρασίας, καθώς και λόγω διαφορών στο μήκος των μονοπατιών που διατρέχουν τη λογική. Η χρονική απόκλιση του ρολογιού και η ακολουθιακή επιβάρυνση παίζουν επίσης ρόλο στη διαμόρφωση της κατανομής του χρόνου. Στην πράξη, είναι δύσκολο να επιτευχθούν ακόμα και $N=2$ ταυτόχρονα σύμβολα και γι' αυτό η κυματική διαδοχική διοχέτευση δεν έχει τύχει ευρείας αποδοχής σε γενικού σκοπού εφαρμογές λογικής.

10.8 Κίνδυνοι και Πλάνες

Μη πλήρης αναφορά της καθυστέρησης των flip-flop

Η ενεργή καθυστέρηση ενός flip-flop είναι ο ελάχιστος χρόνος από την είσοδο D έως την έξοδο Q . Συμποσούται στο άθροισμα του χρόνου αποκατάστασης t_{setup} και της καθυστέρησης clk -σε- Q , t_{pdq} , εάν αυτές οι καθυστερήσεις οριστούν ώστε να ελαχιστοποιούν το άθροισμα. Ορισμένοι επικεντρώνονται μόνο στην καθυστέρηση clk -σε- Q , ή ορίζουν τις καθυστερήσεις αποκατάστασης και clk -σε- Q με τρόπο ο οποίος δεν ελαχιστοποιεί το άθροισμα.

Αδυναμία ελέγχου των χρόνων συγκράτησης

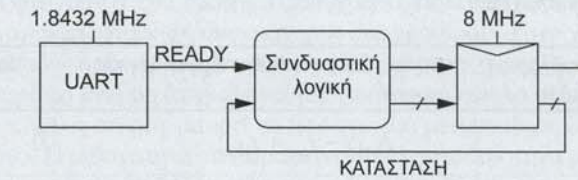
Ένας από τους κύριους λόγους για τους οποίους αποτυγχάνουν τα ολοκληρωμένα, ακόμα κι αν στο στάδιο της προσομοίωσης δείχνουν να λειτουργούν σωστά, είναι η παραβίαση των χρόνων συγκράτησης και ειδικά οι παραβιάσεις που οφείλονται σε μη-αναμενόμενες αποκλίσεις ρολογιού. Εκτός κι αν η σχεδίαση χρησιμοποιεί μη-επικαλυπτόμενα ρολόγια 2 φάσεων, η χρονική απόκλιση του ρολογιού θα πρέπει να μοντελοποιείται προσεκτικά και οι χρόνοι συγκράτησης θα πρέπει να ελέγχονται μ' ένα στατικό αναλυτή χρονισμού. Αυτοί οι έλεγχοι θα πρέπει να διεξάγονται αμέσως μόλις σχεδιαστεί μια δομή, έτσι ώστε τα λάθη να διορθώνονται όσο το δυνατόν πιο γρήγορα. Για παράδειγμα, ένας μεγάλος μικροεπεξεργαστής χρησιμοποιούσε διάφορα καθυστερημένα ρολόγια για να λύσει τα προβλήματα χρόνου αποκατάστασης σε μεγάλα μονοπάτια. Οι χρόνοι συγκράτησης δεν είχαν ελεγχθεί μέχρι λίγο πριν από την κατασκευή του, γεγονός το οποίο οδήγησε σε σημαντικές αποκλίσεις από το χρονοδιάγραμμα επειδή εντοπίστηκαν πολλές χρονικές παραβιάσεις.

Επιλογή ακολουθιακής μεθοδολογίας πολύ αργά στον κύκλο σχεδίασης

Οι σχεδιαστές έχουν αρκετές ακολουθιακές μεθοδολογίες στη διάθεσή τους, κάθε μία από τις οποίες έχει τους συμβιβασμούς της. Το ποια είναι η καλύτερη μεθοδολογία για μια συγκεκριμένη εφαρμογή αποτελεί αντικείμενο διαμάχης, και οι μηχανικοί αγαπούν τις διαμάχες. Εάν η ακολουθιακή μεθοδολογία δεν αποφασιστεί με την έναρξη της σχεδίασης, η εμπειρία δείχνει ότι οι μηχανικοί θα δαπανήσουν τεράστια ποσά χρόνου για να ξανακάνουν την ίδια δουλειά όταν χρειαστεί να αλλάξει η μέθοδος, ή για να υποστηρίξουν και να επαληθεύσουν την ορθή λειτουργία πολλαπλών μεθοδολογιών. Τα σχεδιαστικά έργα χρειάζονται έναν ικανό τεχνικό διευθυντή, ο οποίος θα απαιτεί την επιλογή της κατάλληλης μεθόδου στην αρχή του έργου.

Αδυναμία συγχρονισμού των ασύγχρονων εισόδων

Οι ασύγχρονες εισόδους μπορεί να προκαλέσουν παράξενες και δυσεπίλυτες σποραδικές αστοχίες, οι οποίες είναι πολύ δύσκολο να εντοπιστούν. Για παράδειγμα, μια μηχανή πεπερασμένων καταστάσεων (FSM) που λειτουργούσε μ' ένα ρολόι, δεχόταν μια είσοδο READY από μια μονάδα UART (που λειτουργούσε με διαφορετικό ρολόι) όταν το UART είχε δεδομένα, όπως βλέπετε στο Σχήμα 10.53. Ο σχεδιαστής αποφάσισε ότι ο συγχρονισμός του σήματος READY δεν ήταν σημαντικός επειδή εάν άλλαζε κοντά στην ακμή του ρολογιού της FSM, δεν θα τον ενδιέφερε εάν θα ανιχνεύονταν στον έναν κύκλο ή στον επόμενο. Επιπρόσθετα, το ρολόι ήταν τόσο



ΣΧΗΜΑ 10.53 Μη-συγχρονισμένη είσοδος.

αργό που η μετασταθερότητα θα είχε χρόνο να σταθεροποιηθεί. Ωστόσο, η FSM περιστασιακά αστοχούσε, μεταβαίνοντας σε φαινομενικά τυχαίες καταστάσεις που δεν έπρεπε να συμβαίνουν κανονικά. Μετά από 2 μήνες αποσφαλμάτωσης, ο σχεδιαστής κατάλαβε ότι το πρόβλημα εμφανιζόταν όταν το ασύγχρονο σήμα READY λαμβάνονταν λίγες καθυστερήσεις πύλης πριν από την ακμή του ρολογιού της FSM. Η καθυστέρηση διάδοσης διαμέσου της συνδυαστικής λογικής ήταν διαφορετική για τα διάφορα bit της λογικής της επόμενης κατάστασης. Κάποια bit είχαν αλλάξει στις νέες τιμές ενώ κάποια άλλα ήταν ακόμη στις παλαιές τιμές, με αποτέλεσμα η FSM να οδηγείται σε απροσδιόριστες καταστάσεις. Ο συγχρονισμός του σήματος READY με το ρολόι της FSM πριν αυτό οδηγήσει τη συνδυαστική λογική έλυσε το πρόβλημα.

Κατασκευή προβληματικών συγχρονιστών

Οι σχεδιαστές έχουν βρει αρκετούς τρόπους να κατασκευάζουν προβληματικούς συγχρονιστές. Για παράδειγμα, εάν μια ασύγχρονη είσοδος οδηγεί περισσότερους από ένα συγχρονιστές, οι δύο συγχρονιστές μπορεί να οδηγήσουν σε διαφορετική τιμή. Εάν πρέπει να παράγουν συνεπείς εξόδους, θα πρέπει να χρησιμοποιηθεί μόνο ένας συγχρονιστής. Σε ένα άλλο παράδειγμα, οι συγχρονιστές δεν θα πρέπει να δέχονται εισόδους πολλαπλών bit όπου παραπάνω από ένα bit αλλάζει ταυτόχρονα. Αυτό θα είχε τον κίνδυνο ότι για κάποια από τα bit η τιμή τους αποφασίζεται ενώ αλλάζουν στη νέα τιμή, ενώ άλλα κρατούν την παλαιά τιμή τους, κάτι το οποίο θα οδηγήσει σε άκυρο σχήμα, το οποίο δεν δίνει ούτε την παλαιά ούτε τη νέα λέξη εισόδου. Σαν ένα επιπλέον παράδειγμα, οι συγχρονιστές με κακοσχεδιασμένο βρόχο ανάδρασης μπορεί να είναι αρκετά πιο αργό από το αναμενόμενο, πράγμα το οποίο μπορεί να έχει εκθετικά χειρότερο MTBF (μέσο χρόνο μεταξύ αστοχιών).

10.9 Μελέτη Εφαρμογής: Μεθοδολογίες Ακολουθιακής Λογικής στους Pentium 4 και Itanium 2

Αυτή η ενότητα περιλαμβάνεται στην όλη που είναι διαθέσιμη online, μέσω του συνδέσμου «Web Enhanced», στον ιστότοπο www.cmosvlsi.com.



Σύνοψη του Κεφαλαίου

Σ' αυτό το κεφάλαιο περιγράψαμε τους συμβιβασμούς που ενέχει η υλοποίηση ακολουθιακών δομών λογικής με flip-flop, διαφανείς μανδαλωτές 2 φάσεων και παλμικούς μανδαλωτές. Η ελαχιστοποίηση της ακολουθιακής επιβάρυνσης είναι αρκετά σημαντική σε συστήματα υψηλών επιδόσεων. Τα flip-flop είναι η απλούστερη επιλογή υλοποίησης, αλλά έχουν τη μεγαλύτερη ακολουθιακή επιβάρυνση. Οι διαφανείς μανδαλωτές είναι πιο ανεκτικοί στη χρονική απόκλιση και επιτρέπουν περισσότερο δανεισμό χρόνου, αλλά απαιτούν αυξημένη σχεδιαστική προσπάθεια για το διαμερισμό της λογικής σε ημι-κύκλους αντί για κύκλους. Οι παλμικοί μανδαλωτές έχουν τη μικρότερη ακολουθιακή επιβάρυνση, αλλά είναι πολύ επιρρεπείς σε προβλήματα ελάχιστης καθυστέρησης. Ο Πίνακας 10.4 περιλαμβάνει μια συγκριτική παρουσίαση όλων των τεχνικών, παρουσιάζοντας την ακολουθιακή επιβάρυνση, τον περιορισμό ελάχιστης καθυστέρησης και τις δυνατότητες δανεισμού χρόνου κάθε τεχνικής. Όλες οι τεχνικές χρησιμοποιούνται σε εμπορικά προϊόντα, ενώ η επιλογή που θα κάνει ο σχεδιαστής εξαρτάται από τους περιορισμούς μιας δεδομένης σχεδίασης και από τις δυνατότητες των εργαλείων CAD.

ΠΙΝΑΚΑΣ 7.4 Συγκριτική παρουσίαση ακολουθιακών στοιχείων

	Ακολουθιακή επιβάρυνση ($T_c - t_{pd}$)	Ελάχιστη Καθυστερήση Λογικής t_{cd}	Δανεισμός χρόνου t_{borrow}
Flip-flop	$t_{pcq} + t_{setup} + t_{skew}$	$t_{hold} - t_{ccq} + t_{skew}$	0
Διαφανείς μανδαλωτές 2 φάσεων	$2t_{pdq}$	$t_{hold} - t_{ccq} + t_{nonoverlap} + t_{skew}$ in each half-cycle	$T_c/2 - (t_{setup} + t_{nonoverlap} + t_{skew})$
Παλμικοί μανδαλωτές	$\max(t_{pdq}, t_{pcq} + t_{setup} - t_{pw} + t_{skew})$	$t_{hold} - t_{ccq} + t_{pw} + t_{skew}$	$t_{pw} - (t_{setup} + t_{skew})$

Σ' ένα πανεπιστημιακό περιβάλλον, κατά τη διδασκαλία εισαγωγικών μαθημάτων πάνω στο σχεδιασμό συστημάτων VLSI, η χρονική ανάλυση είτε μελετάται ανεπαρκώς, είτε παραβλέπεται ολοκληρωτικά. Η χρήση μη-επικαλυπτόμενων ρολογιών 2 φάσεων τα οποία παράγονται εκτός ολοκληρωμένου είναι ελκυστική, επειδή παρέχει τη διασφάλιση ότι το ολοκληρωμένο δεν θα αστοχήσει λόγω ελάχιστης ή μέγιστης καθυστέρησης, εάν η περίοδος του ρολογιού και ο χρόνος μη-επικάλυψης είναι επαρκώς μεγάλα. Ωστόσο, η παραγωγή και διανομή δύο μη-επικαλυπτόμενων φάσεων σ' ένα μεγάλο, υψηλής απόδοσης εμπορικό ολοκληρωμένο δεν είναι πρακτική.

Η συντριπτική πλειονότητα των σχεδιάσεων χαμηλής/μέτριας απόδοσης, καθώς και ορισμένες σχεδιάσεις υψηλής απόδοσης, χρησιμοποιούν flip-flop. Τα flip-flop είναι εύχρηστα και οικεία στους περισσότερους σχεδιαστές. Ακόμα πιο σημαντικό είναι το γεγονός ότι υποστηρίζονται καλά από εργαλεία σύνθεσης και αναλυτές χρονισμού. Δυστυχώς, στα συστήματα με λίγες καθυστερήσεις πολλών ανά κύκλο, η ακολουθιακή επιβάρυνση μπορεί να καταναλώσει σημαντικό ποσό των κύκλων. Επιπλέον, πολλά flip-flop σε μορφή τυποποιημένων κυττάρων σχεδιάζονται σκόπιμα ώστε να είναι αργά, με στόχο την αποτροπή παραβιάσεων του χρόνου συγκράτησης και αντίτιμο τη μεγαλύτερη ακολουθιακή επιβάρυνση.

Τα περισσότερα συστήματα μανδαλωτών 2 φάσεων κατανέμουν μόνο ένα ρολόι και το αντιστρέφουν τοπικά για να οδηγήσουν ένα δεύτερο μανδαλωτή. Αυτά τα συστήματα μπορούν να ανέχονται σημαντικές χρονικές αποκλίσεις ρολογιού χωρίς μείωση της απόδοσης: μπορούν επίσης να χρησιμοποιούν την τεχνική του δανεισμού χρόνου για να ισοσταθμίζουν την καθυστέρηση, είτε εσκεμμένα είτε ευκαιριακά. Ωστόσο, η κατανόησή τους είναι πιο δύσκολη επειδή ο δανεισμός χρόνου κατανέμει τους περιορισμούς χρόνου σε πολλαπλά στάδια μιας διαδοχικής διοχέτευσης αντί να τους απομονώνει σε κάθε στάδιο. Ορισμένοι αναλυτές χρονισμού δεν μπορούν να χειριστούν ικανοποιητικά τους χρονισμούς των μανδαλωτών, κυρίως όταν υπάρχουν διαφορετικές χρονικές αποκλίσεις μεταξύ διαφορετικών ρολογιών [Harris99]. Μανδαλωτές 2 φάσεων έχουν χρησιμοποιηθεί στους Alpha 21064 και 21164 [Gonowski98], καθώς και σε διάφορα άλλα ολοκληρωμένα, αλλά πλέον σήμερα χρησιμοποιούνται σπανίως.

Οι παλμικοί μανδαλωτές έχουν χαμηλή ακολουθιακή επιβάρυνση και επιτρέπουν συμβιβασμούς κατά την επιλογή του πλάτους παλμού. Ένας πλατύς παλμός επιτρέπει περισσότερο δανεισμό χρόνου και σχετική ανοχή στη χρονική απόκλιση, αλλά δυσκολεύει την ικανοποίηση των περιορισμών ελάχιστης καθυστέρησης. Οι παλμικοί μανδαλωτές είναι επίσης δημοφιλείς επειδή μπορούν να μοντελοποιούνται ως γρήγορα flip-flop με απαρτέκτο χρόνο συγκράτησης από τη σκοπιά ενός χρονικού αναλυτή (ή ενός άπειρου σχεδιαστή), εάν δεν επιτρέπεται ο εσκεμμένος δανεισμός χρόνου. Τα προβλήματα ελάχιστης καθυστέρησης μπορούν να λυθούν με τη χρήση παλμικών μανδαλωτών για τα μεγάλα μήκους μονοπάτια και flip-flop για τα μικρού μήκους. Δυστυχώς, αρκετές πραγματικές σχεδιάσεις έχουν μονοπάτια στα οποία η καθυστέρηση διάδοσης είναι πολύ μεγάλη αλλά η καθυστέρηση μόλυνσης πολύ μικρή, με αποτέλεσμα να είναι δυσκολότερη η επίτευξη συμπαγούς σχεδίασης. Παλμικοί μανδαλωτές έχουν χρησιμοποιηθεί στους επεξεργαστές Itanium 2 [Naffziger02], Pentium 4 [Kord01], Athlon [Draper97], και CRAY 1 [Unger86]. Ωστόσο, μπορούν να προκαλέσουν χάος σε συμβατικές, εμπορικά διαθέσιμες ροές σχεδιασμού και είναι προτιμότερο να μην χρησιμοποιούνται παρά μόνο σε περιπτώσεις που απαιτούν υπερυψηλές επιδόσεις.

Όταν οι εισοδοί φτάνουν σ' ένα σύστημα ασύγχρονα, δεν είναι εγγυημένο ότι θα ικανοποιούνται οι απαιτήσεις χρόνου αποκατάστασης ή συγκράτησης στα χρονισμένα στοιχεία. Ακόμα κι αν δεν μας ενδιαφέρει το εάν μια είσοδος ήρθε στον ένα κύκλο ή στον επόμενο, θα πρέπει να διασφαλίσουμε ότι το χρονισμένο στοιχείο παράγει έγκυρη λογική στάθμη. Δυστυχώς, εάν το στοιχείο δειγματοληπτεί μια μεταβαλλόμενη είσοδο σε λάθος στιγμή, μπορεί να παράγει μια μετασταθερή έξοδο που παραμένει άκυρη για απροσδιόριστο χρόνο. Η πιθανότητα να παραμείνει η μετασταθερότητα μειώνεται εκθετικά με το χρόνο. Τα συστήματα χρησιμοποιούν συγχρονιστές για να δειγματοληπτούν τις ασύγχρονες εισόδους και να τις συγκρατούν αρκετά ώστε να βρεθούν με πολύ υψηλή πιθανότητα σε μια έγκυρη λογική στάθμη, πριν τις προωθήσουν.

Τα περισσότερα ασύγχρονα συστήματα VLSI χρησιμοποιούν αδιαφανή ακολουθιακά στοιχεία για το διαχωρισμό του ενός συμβόλου από το επόμενο. Σε αντίθεση, αρκετά οπτικά συστήματα μεταδίδουν τα δεδομένα ως χρονικά διαχωριζόμενους παλμούς. Εφόσον το μέσο μεταφοράς δεν σκεδάζει υπερβολικά τους παλμούς, αυτοί μπορούν να λαμβάνονται σωστά από το δέκτη. Παρόμοια, εάν ένα VLSI σύστημα έχει χαμηλή σκέδαση, δηλαδή περίπου ίσες καθυστερήσεις διάδοσης και μόλυνσης, μπορεί να στέλνει περισσότερα από ένα κύματα δεδομένων χωρίς μανδαλωτές. Τέτοια κυματική διαδοχική διοχέτευση παρέχει δυνατότητες για υψηλές επιδόσεις και χαμηλή ακολουθιακή επιβάρυνση. Ωστόσο, είναι πολύ δύσκολο να επιτευχθεί στην πράξη λόγω των διακυμάνσεων στην καθυστέρηση των δεδομένων.

Ασκήσεις

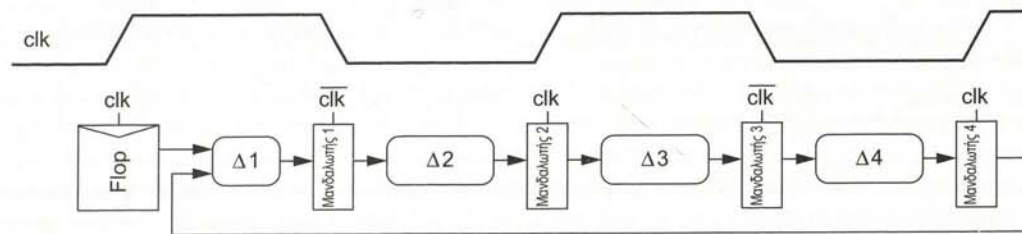
Χρησιμοποιήστε τις ακόλουθες παραμέτρους χρονισμού για τις ασκήσεις αυτής της ενότητας.

ΠΙΝΑΚΑΣ 10.5 Παράμετροι χρονισμού ακολουθιακών στοιχείων

	Χρόνος αποκατάστασης	Καθυστερήση Clk σε Q	Καθυστερήση D σε Q	Καθυστερήση μόλυνσης	Χρόνος συγκράτησης
Flip-flop	65 ps	50 ps	–	35 ps	30 ps
Μανδαλωτές	25 ps	50 ps	40 ps	35 ps	30 ps

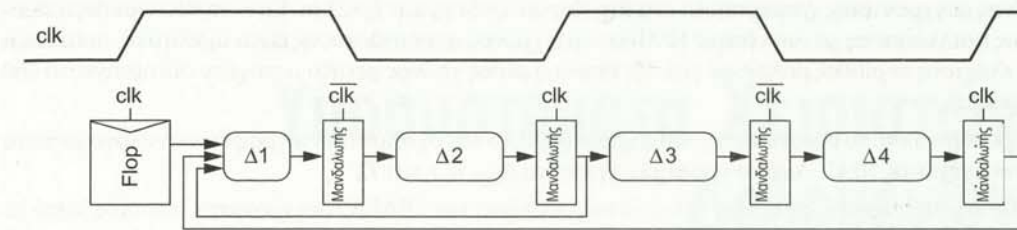
- Για κάθε ένα από τα ακόλουθα στηλ ακολουθιακών κυκλωμάτων, καθορίστε τη μέγιστη καθυστέρηση διάδοσης που είναι διαθέσιμη για ένα ρολόι με κύκλο 500 ps. Υποθέστε ότι δεν υπάρχει χρονική απόκλιση ρολογιού και δεν λαμβάνει χώρα δανεισμός χρόνου.
 - Flip-flop
 - Διαφανείς μανδαλωτές 2 φάσεων
 - Παλμικοί μανδαλωτές με 80 ps πλάτος παλμού
- Επαναλάβετε την Άσκηση 10.1 εάν η χρονική απόκλιση του ρολογιού μεταξύ οποιωνδήποτε δύο στοιχείων φτάνει έως 50 ps.
- Για κάθε ένα από τα ακόλουθα στηλ ακολουθιακών κυκλωμάτων, καθορίστε την ελάχιστη καθυστέρηση μόλυνσης λογικής σε κάθε κύκλο ρολογιού (ή ημι-κύκλο για μανδαλωτές 2 φάσεων). Υποθέστε ότι η χρονική απόκλιση ρολογιού είναι 0.
 - Flip-flop
 - Διαφανείς μανδαλωτές 2 φάσεων με ρολόγια με κύκλο λειτουργίας 50%
 - Διαφανείς μανδαλωτές 2 φάσεων με 60 ps μη-επικάλυψης μεταξύ των φάσεων
 - Παλμικοί μανδαλωτές με 80 ps πλάτος παλμού
- Επαναλάβετε την Άσκηση 10.3 εάν η χρονική απόκλιση του ρολογιού μεταξύ οποιωνδήποτε δύο στοιχείων μπορεί να φτάσει τα 50 ps.

- 10.5 Υποθέστε ότι ένας κύκλος λογικής είναι ιδιαίτερα κρίσιμος και ο επόμενος κύκλος είναι περίπου άδειος. Καθορίστε το μέγιστο ποσό χρόνου που μπορεί να δανείσει ο πρώτος κύκλος στο δεύτερο για κάθε ένα από τα ακόλουθα στίλ ακολουθιακών κυκλωμάτων. Υποθέστε ότι δεν υπάρχει χρονική απόκλιση ρολογιού.
- Flip-flop
 - Διαφανείς μανδαλωτές 2 φάσεων με ρολόγια με κύκλο λειτουργίας 50%
 - Διαφανείς μανδαλωτές 2 φάσεων με 60 ps μη-επικάλυψης μεταξύ των φάσεων
 - Παλμικοί μανδαλωτές με 80 ps πλάτος παλμού
- 10.6 Επαναλάβετε την Άσκηση 10.5 εάν η χρονική απόκλιση του ρολογιού μεταξύ οποιωνδήποτε δύο στοιχείων μπορεί να φτάσει τα 50 ps.
- 10.7 Αποδείξτε την Εξ. (10.17)
- 10.8 Δίνεται flip-flop κατασκευασμένο μ' ένα ζεύγος οιαφανών μανδαλωτών που χρησιμοποιούν μη-επικαλυπτόμενα ρολόγια. Εκφράστε το χρόνο αποκατάστασης, το χρόνο συγκράτησης και την καθυστέρηση ρολοί-σε-Q του flip-flop βάσει των παραμέτρων χρονισμού του μανδαλωτή και του $t_{\text{nonoverlap}}$.
- 10.9 Για το μονοπάτι του Σχήματος 10.54, βρείτε ποιοι μανδαλωτές δανείζουν χρόνο και αν συμβαίνουν παραβιάσεις στο χρόνο αποκατάστασης. Επαναλάβετε για χρόνους κύκλου 1200, 1000 και 800 ps. Υποθέστε ότι υπάρχει μηδενική χρονική απόκλιση ρολογιού και ότι οι καθυστερήσεις των μανδαλωτών προσμετρούνται στα Δ της καθυστέρησης διάδοσης.
- $\Delta 1 = 550$ ps; $\Delta 2 = 580$ ps; $\Delta 3 = 450$ ps; $\Delta 4 = 200$ ps
 - $\Delta 1 = 300$ ps; $\Delta 2 = 600$ ps; $\Delta 3 = 400$ ps; $\Delta 4 = 550$ ps



ΣΧΗΜΑ 10.54 Το μονοπάτι για την Άσκηση 10.9.

- 10.10 Καθορίστε την ελάχιστη περίοδο του ρολογιού στην οποία το κύκλωμα του Σχήματος 10.55 θα λειτουργήσει σωστά για κάθε μία από τις ακόλουθες λογικές καθυστερήσεις. Υποθέστε ότι δεν υπάρχει χρονική απόκλιση ρολογιού και ότι οι καθυστερήσεις των μανδαλωτών προσμετρούνται στα Δ της καθυστέρησης διάδοσης.
- $\Delta 1 = 300$ ps; $\Delta 2 = 400$ ps; $\Delta 3 = 200$ ps; $\Delta 4 = 350$ ps
 - $\Delta 1 = 300$ ps; $\Delta 2 = 400$ ps; $\Delta 3 = 400$ ps; $\Delta 4 = 550$ ps
 - $\Delta 1 = 300$ ps; $\Delta 2 = 900$ ps; $\Delta 3 = 200$ ps; $\Delta 4 = 350$ ps



ΣΧΗΜΑ 10.55 Το μονοπάτι για την Άσκηση 10.10.

- 10.11 Επαναλάβετε την Άσκηση 10.10 εάν η χρονική απόκλιση του ρολογιού είναι 100 ps
- 10.12 Χαρακτηρίστε τους τύπους χρονισμού κάθε σήματος του κυκλώματος του Σχήματος 10.54. Το flip-flop έχει κατασκευαστεί με διαφανείς μανδαλωτές συνδεδεμένους «πλάτη-με-πλάτη», όπου ο πρώτος ελέγχεται από το clk_b και ο δεύτερος από το clk .
- 10.13 Χρησιμοποιώντας έναν προσομοιωτή, συγκρίνετε τις καθυστερήσεις διάδοσης από D-σε-Q του συμβατικού δυναμικού μανδαλωτή του Σχήματος 10.17(δ) και του μανδαλωτή TSPC του Σχήματος 10.30(α). Υποθέστε ότι κάθε μανδαλωτής φορτώνεται με βαθμό οδήγησης εξόδου 4. Χρησιμοποιήστε χρονισμένα τρανζίστορ πλάτους 4 λ, και προσαρμόστε τα άλλα μεγέθη των τρανζίστορ για την ελάχιστη καθυστέρηση διάδοσης.
- 10.14 Χρησιμοποιώντας έναν προσομοιωτή, βρείτε τους χρόνους αποκατάστασης και συγκράτησης ενός μανδαλωτή TSPC, υπό τις προϋποθέσεις της Άσκησης 10.13.
- 10.15 Καθορίστε τη μέγιστη καθυστέρηση λογικής που είναι διαθέσιμη σ' έναν κύκλο για μια τυπική δομή διοχέτευσης domino που χρησιμοποιεί ένα ρολόι με κύκλο 500 ps. Υποθέστε ότι υπάρχει μηδενική χρονική απόκλιση ρολογιού.
- 10.16 Επαναλάβετε την Άσκηση 10.15 εάν η χρονική απόκλιση του ρολογιού μεταξύ οποιωνδήποτε δύο στοιχείων μπορεί να φτάσει τα 50 ps.
- 10.17 Βρείτε τη μέγιστη καθυστέρηση διάδοσης που είναι διαθέσιμη σ' ένα κύκλο για μια δομή διοχέτευσης διαδοχικής επίδρασης 4 φάσεων με ανοχή στη χρονική απόκλιση, που χρησιμοποιεί ρολόι με κύκλο 500 ps. Υποθέστε ότι υπάρχει μηδενική χρονική απόκλιση ρολογιού.
- 10.18 Επαναλάβετε την Άσκηση 10.17 εάν η χρονική απόκλιση του ρολογιού μεταξύ οποιωνδήποτε δύο στοιχείων μπορεί να φτάσει τα 50 ps.
- 10.19 Πόσο χρόνο μπορεί να δανείσει μια φάση στην επόμενη, στην περίπτωση της Άσκησης 10.18, εάν τα ρολόγια έχουν κύκλο λειτουργίας 50%; Υποθέστε $t_{\text{hold}} = 0$.
- 10.20 Επαναλάβετε την Άσκηση 10.18 εάν τα ρολόγια έχουν κύκλο λειτουργίας 65%.
- 10.21 Σχεδιάστε ένα γρήγορο παλμικό μανδαλωτή. Υποθέστε ίσες χωρητικότητες πύλης στο ρολόι και στις εισόδους των δεδομένων. Διαμορφώστε το μανδαλωτή ώστε να οδηγεί ένα φορτίο εξόδου αποτελούμενο από τέσσερις πανομοιότυπους μανδαλωτές. Προσομοιώστε το μανδαλωτή και βρείτε τους χρόνους αποκατάστασης & συγκράτησης και τις καθυστερήσεις διάδοσης & μόλυνσης ρολοί-σε-Q. Εκφράστε τα αποτελέσματά σας σε καθυστερήσεις αντιστροφής FO4.
- 10.22 Προσομοιώστε το σενάριο χειριστης περίπτωσης για την καθυστέρηση διάδοσης μιας δυναμικής πύλης NOR 8 εισόδων που οδηγεί 4 στοιχεία. Αναφέρετε την καθυστέρηση σε όλες τις σχεδιαστικές γωνίες (τάση, θερμοκρασία, nMOS, pMOS). Επίσης, βρείτε την καθυστέρηση αντιστροφής FO4 σε κάθε μία από αυτές τις γωνίες. Κατά ποιο ποσοστό διαφοροποιείται η απόλυτη καθυστέρηση διάδοσης της πύλης NOR μεταξύ των γωνιών; Κατά ποιο ποσοστό διαφοροποιείται η κανονικοποιημένη καθυστέρηση (βάσει καθυστέρησης αντιστροφής FO4); Σχολιάστε τις επιπτώσεις που μπορεί να έχει αυτό σε κυκλώματα τα οποία χρησιμοποιούν ταιριασμένες καθυστερήσεις.

- 10.23 Ένας συγχρονιστής χρησιμοποιεί ένα flip-flop με $\tau_r=54$ ps και $T_0=21$ ps. Εάν υποθέσουμε ότι η είσοδος εναλλάσσεται με συχνότητα 10 MHz και ο χρόνος αποκατάστασης είναι αμελητέος, ποια είναι η ελάχιστη περίοδος ρολογιού για την οποία ο μέσος χρόνος μεταξύ αστοχιών υπερβαίνει τα 100 χρόνια;
- 10.24 Προσομοιώστε το συγχρονιστή του Σχήματος 10.45 και σχεδιάστε ένα γράφημα ανάλογο με αυτό του Σχήματος 10.43. Από το γράφημα, βρείτε τα Δ_{DQ} , h , τ και T_0 .
- 10.25 Η εταιρεία InferiorCircuits Inc θέλει να σας πουλήσει τον ΤΕΛΕΙΟ συγχρονιστή, ο οποίος, κατά τα λεγόμενά της, δεν παράγει ποτέ μετασταθερή έξοδο. Ο συγχρονιστής αποτελείται από ένα κανονικό flip-flop το οποίο ακολουθείται από ένα συγκριτή μεγάλου κέρδους που παράγει υψηλή έξοδο για εισόδους πάνω από $V_{DD}/4$ και χαμηλή έξοδο για εισόδους κάτω από αυτό το σημείο. Ο αντιπρόεδρος του τμήματος μάρκετινγκ ισχυρίζεται ότι ακόμα κι αν το flip-flop εισέλθει σε κατάσταση μετασταθερότητας, η έξοδος του θα παραμένει κοντά στο $V_{DD}/2$, οπότε ο συγχρονιστής θα παράγει "καλή" υψηλή έξοδο μετά από το συγκριτή. Γιατί δεν θα αγοράζατε αυτό το συγχρονιστή;

Υποσυστήματα Χειριστών Δεδομένων

11

11.1 Εισαγωγή

Γενικά, οι λειτουργικές μονάδες των ολοκληρωμένων μπορούν να ταξινομηθούν στις ακόλουθες κατηγορίες:

- Χειριστές δεδομένων
- Στοιχεία μνήμης
- Δομές ελέγχου
- Κύτταρα ειδικού σκοπού
 - Εισόδου/Εξόδου
 - Διανομής ισχύος
 - Δημιουργίας και διανομής ρολογιού
 - Αναλογικά και RF

Η διαδικασία σχεδίασης συστημάτων CMOS συνίσταται στο διαχωρισμό του σχεδιαζόμενου συστήματος σε υποσυστήματα των παραπάνω κατηγοριών. Υπάρχουν πολλά εναλλακτικά σχήματα τα οποία επιτρέπουν στους σχεδιαστές να κάνουν τους επιθυμητούς ή αναγκαίους συμβιβασμούς μεταξύ ταχύτητας, πυκνότητας, δυνατότητας προγραμματισμού, ευκολίας σχεδίασης και διάφορων άλλων παραμέτρων. Το παρόν κεφάλαιο εξετάζει διάφορες επιλογές σχεδίασης για τους ευρύτερα χρησιμοποιούμενους τελεστές χειριστών δεδομένων. Το επόμενο κεφάλαιο πραγματεύεται τις διατάξεις (arrays), δίνοντας ιδιαίτερη έμφαση σ' αυτές που χρησιμοποιούνται για κυκλώματα μνήμης. Οι δομές ελέγχου κωδικοποιούνται συνήθως με τη χρήση κάποιας γλώσσας περιγραφής hardware και κατόπιν ακολουθεί η σύνθεσή τους. Στο Κεφάλαιο 13 θα εξετάσουμε ορισμένα υποσυστήματα ειδικού σκοπού.

Όπως αναφέραμε στο Κεφάλαιο 1, οι χειριστές δεδομένων ωφελούνται από τις αρχές της ιεραρχίας, της κανονικότητας, της τμηματοποίησης και της τοπικότητας, οι οποίες διέπουν τη δομημένη σχεδίαση συστημάτων. Μπορούν να χρησιμοποιούν N πανομοιότυπα κυκλώματα για την επεξεργασία δεδομένων των N bit. Οι σχετιζόμενοι χειριστές δεδομένων τοποθετούνται σε φυσικά γειτονικές θέσεις, έτσι ώστε να μειώνεται το μήκος των αγωγών διασύνδεσης και η καθυστέρηση. Γενικά, τα δεδομένα διευθετούνται ώστε να ρέουν μόνο προς μία κατεύθυνση, ενώ τα σήματα ελέγχου διευθετούνται ώστε να ρέουν σε κατεύθυνση ορθογώνια προς τη ροή δεδομένων.

Στους κοινούς τελεστές χειριστών δεδομένων που θα εξετάσουμε σ' αυτό το κεφάλαιο περιλαμβάνονται οι αθροιστές, οι ανιχνευτές 0/1, οι συγκριτές, οι μετρητές, οι μονάδες Boolean λογικής, οι μονάδες κώδικα διόρθωσης σφαλμάτων, οι ολισθητές και οι πολλαπλασιαστές.

11.2 Πρόσθεση/Αφαίρεση

«Σχεδιάστηκε πλειάδα μηχανισμών και δημιουργήθηκαν σχεδόν ατελείωτα σχεδιαγράμματα, με στόχο την εξοικονόμηση χρόνου και την απλοποίηση του μηχανισμού κρατούμενου».

-Charles Babbage, για την Difference Engine No.1, 1864 [Morrison61]